Energiesparende System- und Schaltungskonzepte für drahtlose Sensornetzwerke

vorgelegt von

Diplom-Ingenieur
Stefan von der Mark

von der Fakultät IV - Elektrotechnik und Informatik
der Technischen Universität Berlin
zur Erlangung des akademischen Grades

Doktor der Ingenieurwissenschaften
- Dr.-Ing. -

genehmigte Dissertation

Promotionsausschuss:

Vorsitzender:	Prof. Dr.-Ing. G. Mönich
1. Berichter:	Prof. Dr.-Ing. G. Böck
2. Berichter:	Prof. Dr.-Ing. W. Heinrich

Tag der wissenschaftlichen Aussprache: 14. Juli 2008

Berlin 2008

D 83

Danksagung

Zuallererst gebührt mein Dank Herrn Prof. Dr. G. Böck, der mir die Anfertigung der vorliegenden Dissertation an seinem Fachgebiet Mikrowellentechnik ermöglicht hat. Herr Prof. Dr. W. Heinrich hat sich freundlicherweise bereit erklärt, das Zweitgutachten zu erstellen, herzlichen Dank dafür. Vielen Dank auch an Prof. Dr. G. Mönich, der immer ein offenes Ohr und guten Rat hatte.

Weiterhin möchte ich mich bei allen Kollegen an der TU Berlin bedanken, insbesondere bei Dr. Dariusz Pienkowski, der mir oft mit Rat und Tat zur Seite stand, sowie bei Meik Huber, Nchewah Angwafo und Martin Kubisch für die gute Zusammenarbeit am Projekt AVM. Marko Krčmar und Viswanathan Subramanian waren mir eine große Hilfe beim Umgang mit der CAD-Software Cadence. René Hartmann sorgte für ein stets verfügbares CAD-System und löste auftretende Schwierigkeiten schnell und unkompliziert, Thomas Kiekbusch war bei Fragen zum mechanischen Aufbau stets mit gutem Rat und tatkräftiger Unterstützung zur Stelle.

Beim Projektpartner FBH bekam ich große Unterstützung beim Entwurf der integrierten Schaltungen von Dr. Bernd Janke, Dr. Fritz Lenk und Dr. Chafik Meliani. Herr Neuner und Herr Liero vom FBH sowie Herr Klein vom IZM haben mit großem Einsatz die Flip-Chip Montage durchgeführt.

Herr Prof. Dr. Kraemer und Herr Dr. Scheytt ermöglichten mir die Nutzung der IHP IC-Technologie, Herr Dr. Gustat gab mir dabei ausführliche Hilfestellung und viele gute Ratschläge beim Entwurf der ICs, Herr Dr. Scholz gab mir Hilfestellung mit dem dazugehörigen Design Kit.

Nicht zuletzt möchte ich Vasil Dykky und Nicolay Ilkov für zahlreiche Ratschläge rund um den hybriden Aufbau von Schaltungen danken.

Ohne diese Hilfe und die Hilfe vieler anderer, die mir verzeihen mögen wenn Sie hier nicht erwähnt wurden, hätte diese Arbeit nicht in der vorliegenden Form entstehen können.

Kurzfassung

Zum Thema drahtlose Sensornetzwerke existieren zahllose Ideen und Forschungsarbeiten, wie mit dieser neuartigen Technologie verteilt anfallende Messdaten effizient aufgenommen und verarbeitet werden können. Das größte Hindernis auf dem Weg zu einer breiten Anwendung besteht jedoch im Energiebedarf solcher drahtloser Sensoren. Während einerseits Verbesserungen der Batterietechnologie und neue Methoden zur Energiegewinnung erforscht werden, ist andererseits die Einsparung von Energie mindestens ebenso wichtig. Dabei stehen der Sende- und Empfangsteil solcher Sensoren besonders im Vordergrund, da dort der Großteil der Energie verbraucht wird.

Die vorliegende Arbeit geht den Energieverbrauch auf drei Ebenen an: Zuerst werden optimierte Abläufe und Kommunikationsstrategien betrachtet. Besonders wird hier die Idee eines zusätzlichen dedizierten so genannten Wakeup-Empfängers untersucht, dessen einzige Aufgabe darin besteht, während der Inaktivitätsphasen mit minimalen Energiebedarf auf Kommunikationsanforderungen anderer Knoten zu warten, um dann den Hauptempfänger zu aktivieren.

Die nächste Ebene besteht in der genaueren Struktur der im ersten Schritt definierten Funktionsblöcke. Neben der Konzeption eines CMOS integrierbaren Wakeup-Empfängers wird besonders die Frequenzsynthese betrachtet, welche besonders bei hohen Frequenzen einen wesentlichen Anteil des Energiebedarfs verursacht. Nach Festlegung der Strukturen werden schließlich auch im konkreten Schaltungsentwurf neue Ideen gefunden und anschließend implementiert und optimiert.

Die Konzeption und der Aufbau eines Demonstrators für eine stromsparende Datenübertragung bei 24 GHz mit Hilfe eines Direktempfängers runden die Arbeit ab.

Abstract

Many Ideas have been presented how Wireless Sensor Networks can fundamentally change the way how distributed measurements can be conducted and the resulting data collected. However, energy consumption has so far prevented this technology from broad application. While improvements of battery technology and new methods of energy generation are one important way towards realization of these ideas, reduction of the energy consumption remains essential. The RF transceivers of such wireless sensors are most important in this regard as the bigger part of energy consumption is caused there.

This work approaches the topic at three different levels: First of all, procedures and mechanisms of communication are optimized. The main focus lies on the idea of a dedicated wakeup receiver, whose sole purpose is to monitor the communication channel for incoming requests using minimal energy, while the rest of the sensor is on standby.

Next step is the optimization of the detailed structure of the function blocks devised before. In addition to the conception of a CMOS integrable wakeup receiver, ways to structurally reduce energy consumption of frequency synthesizers are found. Especially at high frequencies, frequency synthesizers contribute significantly to the energy consumption of a transceiver. Finally the investigated structures are implemented using novel ideas also in circuit design.

Design and implementation of an ultra-low-power 24 GHz data transmission using direct conversion completes this work.

Inhaltsverzeichnis

1 Einführung **7**
- 1.1 Unterschiede zu und Gemeinsamkeiten mit RFID 9
- 1.2 Stand der Technik 10
  - 1.2.1 Netzwerk und Anwendungen 10
  - 1.2.2 Miniaturisierte Hardware 12
- 1.3 Das AVM Projekt 14

2 Energieoptimierung auf Systemebene **17**
- 2.1 Wake-up Empfänger 18
  - 2.1.1 Grundidee: Netzwerksynchronisation wird überflüssig . . . 18
  - 2.1.2 Implementierungskonzept 19
- 2.2 Frequenzregelung 22
  - 2.2.1 Phasenrauschen 23

3 Realisierung eines Wakeup-Empfängers **25**
- 3.1 Grundidee 25
  - 3.1.1 Detektor und Entscheider 25
  - 3.1.2 Auswahl der Dioden 27
  - 3.1.3 NMOS Detektor 32
  - 3.1.4 Adressdekodierung 33
- 3.2 Diskreter Aufbau 34
- 3.3 Integrierter Detektor 35
- 3.4 Integration mit Diskriminator 39
  - 3.4.1 Entwurf 39
  - 3.4.2 Aufbau 43
  - 3.4.3 Ergebnisse 45
- 3.5 Verifikation des Gesamtsystemes 48
- 3.6 Diskussion und Verbesserungsmöglichkeiten 49

4 Ausgewählte Funktionsblöcke **53**
- 4.1 VCO 53
  - 4.1.1 Entwurf 54
  - 4.1.2 Ergebnisse 55

4.2 Freqenzvervielfacher . . . 57
4.2.1 Funktionsprinzip . . . 57
4.2.2 Realisierung . . . 58
4.2.3 Ergebnisse . . . 60
4.3 Dielektrische Resonatoren als Filter . . . 65
4.3.1 Motivation . . . 65
4.3.2 Theorie . . . 65
4.3.3 Realisierung . . . 67

5 Demonstrator für eine 24 GHz Übertragung 69
5.1 Motivation . . . 69
5.2 Systemkonzept . . . 69
5.3 Komponenten . . . 72
5.4 Aufbaukonzept . . . 75
5.4.1 Auswahl des Substrates . . . 77
5.5 Entwurf der Leiterplatten . . . 78
5.6 Aufbautechnik . . . 81
5.6.1 Thermokompressionsbonden / Stud-Bumping . . . 81
5.6.2 Lotball-Reflow Verfahren . . . 82
5.6.3 Kleben der ICs . . . 83
5.6.4 Kleben der Beam-Lead Schottky-Diode . . . 84
5.7 Controllerplatine für den Demonstrator . . . 86
5.7.1 Hardware . . . 87
5.7.2 Software . . . 89
5.8 Ergebnisse . . . 94
5.8.1 Antenne . . . 94
5.8.2 Empfänger . . . 96
5.8.3 Sender . . . 99
5.9 Diskussion . . . 102

6 Zusammenfassung und Ausblick 105

Anhang 107
Quelltext des Demonstrator-Controllers . . . 107
Abbildungsverzeichnis . . . 123
Abkürzungsverzeichnis . . . 125
Publikationsliste . . . 128
Literaturverzeichnis . . . 130

Kapitel 1

Einführung

Sensornetzwerke sind ein in der Nachrichtentechnik viel diskutiertes Konzept, bei dem miniaturisierte autarke Geräte, die Sensoren, drahtlos untereinander sowie mit Basisstationen kommunizieren sollen. Dabei ist ein wichtiges Merkmal das sogenannte Ad-Hoc Networking, bei dem die einzelnen Sensoren selbständig ihre Nachbarn finden und die Netzwerkstruktur autonom und dynamisch festlegen. Die Daten werden also nicht unbedingt direkt vom Sensor zur Abfrageeinheit übertragen, sondern von anderen Sensoren weitergeleitet bis sie schließlich ihr Ziel erreichen (Multi-Hop-Routing).

Vielfältige Anwendungsmöglichkeiten sind denkbar, um entweder existierende Sensoranwendungen zu vereinfachen, oder neuartige Sensorik zu ermöglichen. Wesentlich reduzierter Verkabelungsaufwand beispielsweise in der Gebäudeüberwachung, sowohl technisch (Temperatur, Luftfeuchtigkeit, Gefahrstoffe u.a.) als auch in Richtung Sicherheit, ist ein solches Beispiel. Die Verkabelung eines einzigen Sensors in der Gebäudetechnik kostet mit bis zu 200 $ [1] meistens deutlich mehr als der Sensor selbst, es ist hier also ein ziemlich großer finanzieller Spielraum für drahtlose Lösungen gegeben.

Auch in der Logistik wird zunehmend auf drahtlose Konzepte gesetzt. Aktuell verfügbare Systeme auf RFID Basis bilden einen Anfang, intelligentere Systeme könnten sowohl Lagerung als auch Transport von Waren und anderen Gegenständen noch wesentlich übersichtlicher machen. Beispielsweise ließe sich auch das in Bibliotheken gefürchtete Problem der verstellten Bücher, also Bücher, die im falschen Regal stehen, lösen, wenn jedes Buch einen solchen Sender tragen würde, über den es geortet werden könnte.

In der Wissenschaft können Sensornetzwerke ebenfalls erfolgreich eingesetzt werden, z.B. in der Geologie und in der Klimaforschung, wo Temperaturen, Drücke und andere Daten über große Flächen verteilt an vielen, teilweise schwer zugänglichen Punkten regelmäßig gemessen werden sollen. In der Biologie wird durch die unaufdringliche Überwachung natürlicher Lebensräume das Erfassen von Daten ganz neuer Qualität möglich, wie u.a. das viel beachtete Experiment von Szewczyk et. al. [2, 3] gezeigt hat. Auch in der Kunst werden zunehmend

Sensornetzwerke für interaktive Installationen und Performances verwendet, wodurch die eingesetzte Technik (Beleuchtung, Ton, Projektionen etc.) auf Handlungen der Darsteller oder des Publikums reagieren kann [4]. Viele weitere Anwendungsmöglichkeiten wurden in zahlreichen Publikationen vorgestellt [5–10], es kann aber an dieser Stelle nicht verschwiegen werden, dass wie bei fast jeder neuen Technologie auch militärische Anwendungen denkbar sind.

Die zu übertragenden Datenmengen sowie die erforderlichen Reichweiten sind in der Regel gering im Vergleich zu bekannten Netzwerktechnologien wie WLAN oder UMTS. Es handelt sich um Unterschiede von mehreren Größenordnungen, was eine eigenständige Betrachtung der Sendeempfänger für derartige Sensoren notwendig macht. Es müssen besondere Konzepte sowohl auf System- als auch auf Schaltungsebene gefunden werden, die die wesentlich geringeren Anforderungen nutzen, um Komplexität und Energieverbrauch so zu reduzieren, dass die o.g. Anwendungen realisierbar werden. Da Batteriewechsel oder ein Nachladen der Batterien in vielen Anwendungsszenarien technisch oder aus Kostengründen nicht möglich sind, müssen Batterielebensdauern von mehreren Monaten oder sogar Jahren erreicht werden.

Vielfach werden auch Möglichkeiten untersucht, der unmittelbaren Umgebung Energie in Form von Wärme, Vibrationen, Licht oder elektromagnetischer Wellen aller Art zu entnehmen, um die Batterie zu entlasten. Dies soll aber nicht Gegenstand der vorliegenden Arbeit sein, eine Übersicht über Arbeiten zu diesem Thema findet sich unter anderem in [11].

Zum Aufbau der vorliegenden Arbeit: In den folgenden Abschnitten dieses Kapitels wird das Thema zunächst zum verwandten, aber doch separaten Thema RFID abgegrenzt, anschließend werden der Stand der Technik beschrieben sowie das BMBF-Projekt „Autarke Verteilte Mikrosysteme“ (AVM) [12–14] vorgestellt, in dessen Kontext der Großteil der in dieser Arbeit beschriebenen Ergebnisse entstanden ist. Kapitel 2 diskutiert Ansätze zur Energieeinsparung bereits beim Systementwurf, Kapitel 3 präsentiert die erstmalige Realisierung eines so genannten Wakeup-Empfängers, während in Kapitel 4 ausgewählte Bestandteile eines Sendeempfängers näher untersucht werden. Kapitel 5 berichtet von der Konzeption und dem Aufbau eines Demonstrators für eine Datenübertragung bei 24 GHz bei sehr niedrigem Stromverbrauch. Kapitel 6 beschließt die Arbeit mit einer Zusammenfassung und einem Ausblick auf die zukünftige Entwicklung.

1.1 Unterschiede zu und Gemeinsamkeiten mit RFID

Die Themen „Sensornetzwerke“ und „RFID“ (Radio Frequency Identification) werden oft vermischt und gelegentlich auch verwechselt. Obwohl für beide Anwendungen kleine, autarke Kommunikationseinheiten benötigt werden, die „Sensoren“ bei Sensornetzwerken bzw. die „Tags“ bei RFID, unterscheiden sich die Anforderungen doch fundamental: Während bei echten Sensornetzwerken mit Ad-Hoc-Networking eine Peer-to-Peer Kommunikation möglich sein muss, also die Kommunikation zwischen zwei Sensoren, findet bei RFID die Kommunikation immer zwischen einem Tag und einem Lesegerät statt, welches wegen seiner Größe als portables oder sogar stationär installiertes Gerät über eine ausreichende Energieversorgung verfügt und deswegen auch über vergleichsweise viel Sende- und Rechenleistung verfügen kann. Dieser Unterschied hat insbesondere für den Entwurf der Sende- und Empfangsstufe wesentliche Auswirkungen, welche in Tabelle 1.1 zusammengefasst sind.

Das bedeutet natürlich nicht, dass nicht zahlreiche Ideen und Schaltungen, die für RFID entwickelt wurden, auch für die Anwendung in Sensornetzwerken in Frage kommen. Da RFID eine relativ ausgereifte Technik darstellt, die bereits industriell in großem Maßstab in Anwendung ist, ist hier ein großes Potential an Ideen und vor allem auch praktischer Erfahrung vorhanden. Dennoch sind die Konzepte nicht eins zu eins übertragbar, sondern müssen auf ihre Brauchbarkeit für die Anwendung in Sensornetzwerken überprüft und gegebenenfalls modifiziert werden.

Sensornetzwerke	**RFID**
Alle Knoten sind gleich	Abfragegerät und Transponder
Jeder Knoten kann Kommunikation anstoßen	Transponder reagieren nur auf Abfragen vom Lesegerät
Sehr niedrige Sendeleistung	Abfragegerät sendet mit hoher Leistung
Eigene Energieversorgung der Knoten nötig	Transponder beziehen Energie meist aus Abfragesignal

Tabelle 1.1: Gegenüberstellung RFID und Sensornetzwerke

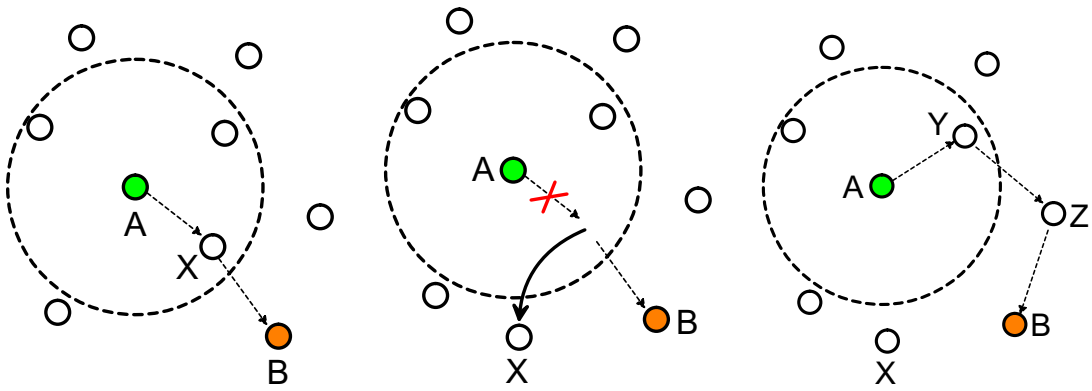
1.2 Stand der Technik

Die Forschung auf dem Gebiet der Sensornetzwerke lässt sich in drei Gebiete einteilen: Netzwerktechnologien, Anwendungen, und schließlich miniaturisierte Hardware, wozu auch die vorliegende Arbeit zu zählen ist.

1.2.1 Netzwerk und Anwendungen

Auf die besonderen Netzwerktechnologien wie Multi-Hop Routing, Ad-Hoc Networking und vieles mehr, die notwendig sind um die für viele Anwendungsszenarien notwendige Flexibilität und Ausfallsicherheit des Gesamtnetzes zu erreichen, soll im Rahmen dieser Arbeit nicht im Detail eingegangen werden. Hierfür sei auf das einschlägige Buch von Holger Karl und Andreas Willig verwiesen [15], das die reichliche Literatur zu diesen Themen umfassend wiedergibt.

Interessant aus Sicht des Hardwareentwicklers sind die Anforderungen, die sich aus den neuartigen Netzwerkstrukturen ergeben. Hier ist zuerst das Ad-Hoc Networking zu nennen: Beim Ad-Hoc Networking wird die Netzwerkstruktur nicht vorgeplant, wie es in den meisten heutigen Netzwerken der Fall ist, sondern die Teilnehmer handeln ständig und dynamisch die Struktur des Netzes aus. Bei Bewegung oder Ausfall eines Teilnehmers wird ständig neu festgelegt, über welche Knoten der Weg eines Datenpaketes von Teilnehmer A zu B führen soll (Beispiel siehe Abb. 1.1). Dadurch erhält das Netzwerk eine hohe Flexibilität und Robustheit, da es keine kritischen Elemente gibt, deren Ausfall das gesamte Netzwerk stilllegen würden. Zusätzliche Elemente können jederzeit beliebig



(a) Knoten B liegt nicht in der Reichweite von Knoten A (gestrichelte Kreislinie), die Knoten stellen fest, dass Übertragung über den Vermittler X möglich ist

(b) Knoten X bewegt sich und ist nun außer Reichweite von A, die Verbindung ist unterbrochen

(c) Die Knoten finden selbständig heraus, dass über Y und Z eine neue Verbindung möglich ist.

Abbildung 1.1: Ad-Hoc Networking

und ohne Planungsaufwand hinzugefügt werden. Für die wirklich neuen und visionären Anwendungen, wie z.B. die Vermessung großer Landstriche indem die Sensorknoten einfach in großer Zahl von Flugzeugen abgeworfen werden, ist das Ad-Hoc Networking unverzichtbar.

Je nach zu erwartender Beweglichkeit und Ausfallhäufigkeit der Knoten erfordert dieses Verfahren von den einzelnen Übertragungsstrecken ausreichend kurze Latenzzeiten, damit die Netzwerkstruktur aufrechterhalten werden kann. Weiterhin erfordert dieses Verfahren, dass jeder Knoten jeden direkt ansprechen kann, ohne dass immer eine dedizierte zentrale Basisstation oder ähnliches in Reichweite sein muss.

Zur praktischen Erforschung der genauen Anforderungen an die Hardware, die diese Netzwerkprotokolle stellen, existieren zahlreiche Projekte. Spezielle Hardware für Sensornetzwerke, die in diesen Projekten entwickelt wird, versucht nicht in erster Linie, die Größen- und Energiespar-Anforderungen von Sensornetzwerken zu erfüllen. Stattdessen dient sie nur dazu, die Netzwerkprotokolle außerhalb von Simulatoren real zu erproben.

Als wohl wichtigstes Projekt dieser Art seien die Mica Motes (Mote = Staubkorn) der University of California at Berkeley (UCB) genannt [16], die mittlerweile kommerziell u.a. von Crossbow [17] erhältlich sind und an deren Integration Intel forscht [18]. Diese messen je nach Ausführung in ihrer größten Ausdehnung 5 - 10 cm und können mit gewöhnlichen AAA Batterien bis zu ein Jahr lang betrieben werden. Das ist weit weg von Staubkorngröße, aber ausreichend um Protokolltechnologien zu testen. Zahlreiche Projekte zur Anwendung von Sensornetzwerken z.B. aus Geologie, Meteorologie, Biologie und Medizin haben diese Sensoren erfolgreich eingesetzt, Beispiele finden sich in [2, 3, 19–22]. Auch für Untersuchungen zur Vorhersagbarkeit des Energieverbrauches wurden Mica Motes erfolgreich eingesetzt [23].

Ebenfalls an der UCB wurde das PicoRadio Projekt mit ähnlicher Zielsetzung durchgeführt [1, 24, 25]. Einen etwas anderen Ansatz verfolgt das ORBIT Projekt [26, 27] am WINLAB der Rutgers University, New Jersey: Hier wurden 400 Sensorknoten aus Standardhardware in PC-Größe in einer Halle fest montiert (Abb. 1.2), um das Zusammenspiel großer Netzwerke hoher Dichte zu erproben. Die drahtlose Kommunikation erfolgt per WLAN, zusätzlich sind die Knoten zur Konfiguration und Überwachung an ein drahtgebundenes Netzwerk angebunden. Mobilität der Sensoren wird hier emuliert, in dem ein Sensor als logische Einheit über das drahtgebundene Netz von einer physikalischen Sensoreinheit auf eine andere verschoben wird.

Die Anwendung von Sensornetzwerken in verschiedensten Umgebungen, von Naturschutzgebieten [2] über Gletscher [8, 9] bis hin zu unterirdischem Bergbau [28] findet meist mit kommerzieller Hardware wie den oben erwähnten Crossbow Motes [2, 17] oder EmberZNet [28, 29] statt. Es existieren auch bereits mehrere Standards für die Kommunikation in Sensornetzwerken wie IEEE 802.15.4 und der darauf aufbauende ZigBee [30]. Diese erlauben auch Netzknoten, die keine

Foto: WINLAB

Abbildung 1.2: Versuchshalle des ORBIT Projektes

Weiterleitung von Daten unterstützen und somit nicht die volle Sensornetzwerk-Funktionalität besitzen.

Der Standard IEEE 1451.4 definiert unabhängig vom darunterliegenden Kommunikationsverfahren ein so genanntes „plug&play“ Verfahren zum standardisierten Austausch von Daten wie Sensor-Identifikation, Art der Messung, Kalibrierdaten. Damit soll das Zusammenspiel von Sensoren unterschiedlicher Hersteller gewährleistet werden.

1.2.2 Miniaturisierte Hardware

Die Literatur zum Thema miniaturisierte Hardware ist deutlich spärlicher als zu den oben genannten Themen. An der UCB wurden, ebenfalls im Rahmen des PicoRadio Projektes, zusätzlich zu den funktionalen, aber nicht miniaturisierten Nodes auch Versuche zur Hardware-Miniaturisierung durchgeführt. Der PicoBeacon [11] kann zwar nur senden und nicht empfangen, implementiert aber auf einer nur $2{,}4\,\mathrm{x}\,3{,}9\,\mathrm{cm}^2$ großen Platine ein autarkes System, das Energie aus einer Solarzelle sowie aus Vibrationen bezieht und sich damit selbst versorgen kann. Der PicoBeacon sendet bei 1,9 GHz periodisch Messwerte. Schwerpunkt dieses Projektes war die autonome Energieversorgung.

Zu den am weitesten fortgeschrittenen Arbeiten in Richtung eines vollständig integrierten Sendeempfängers gehört sicherlich das *WiseNET* Projet von Enz et

al. [31] am Swiss Center for Electronics and Microtechnology CSEM. Hier wurden alle Komponenten mit Ausnahme von Antenne und Batterie in einen IC integriert. Dabei wurden mit dem Ziel der vollständigen Realisierung hauptsächlich konventionelle Hardware-Technologien eingesetzt, ein Schwerpunkt lag im gemeinsamen Entwurf von Hard- und Software (Hardware-Software-Codesign), aus dem ein spezieller MAC-Layer, der *WiseMAC*, hervorging. Es werden sowohl eine sternförmige Netzwerktopologie, bei der alle Teilnehmer mit einer zentralen Station kommunizieren, als auch die für Sensornetzwerke wichtige Ad-Hoc Kommunikation untersützt. Aus einer AA-Batterie (auch bekannt als Mignon) kann der vorgestellte Chip mehrere Jahre betrieben werden, wenn alle 100 Sekunden 56 Byte übertragen werden. Die Leistungsaufnahme während des Sendens beträgt 31,5 mW, während des Empfangens nur bemerkenswerte 1,8 mW. Die Antenne muss jedoch extern angeschlossen werden, und wird bei den unterstützten Übertragungsfrequenzen 433 oder 868 MHz nicht beliebig klein werden können.

Ein vollständig integrierter Transmitter (ebenfalls ohne integrierte Antenne) für eine WPAN Übertragung ähnlich dem oben erwähnten IEEE 802.15.4 Standard wurde in [32] vorgestellt. Die Leistungsaufnahme während des Sendens ist mit 30 mW vergleichbar mit der von Enz et al. erreichten, während des Empfangens ist die Leistungsaufnahme mit 21 mW jedoch deutlich höher. Über gepulste Betriebsarten werden keine Angaben gemacht. Der vorgestellte Chip unterstützt jedoch nur eine sternförmige Netzwerkstruktur, Ad-Hoc Kommunikation ist somit nicht möglich.

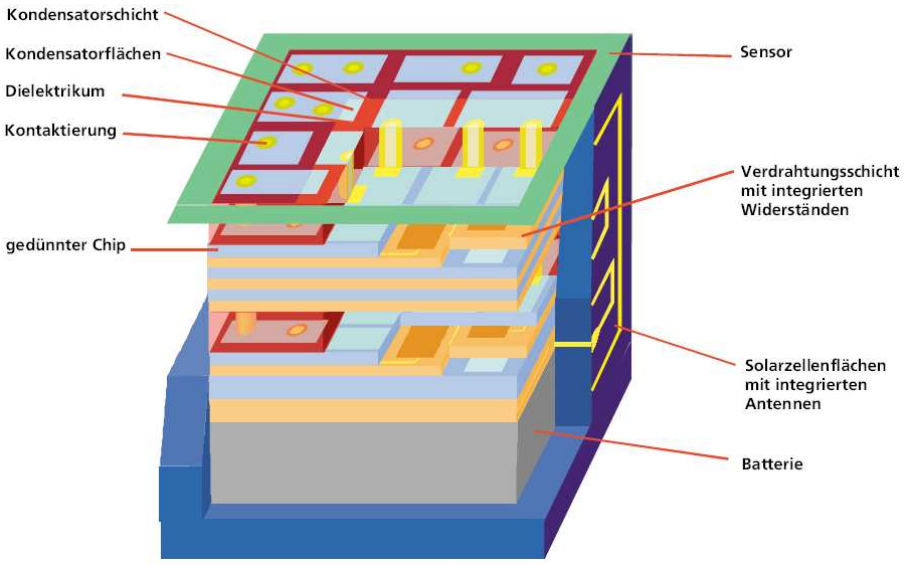
Besonderen Schwerpunkt auf die Integration der Antenne legen die Arbeiten am Ferdinand-Braun-Institut für Höchstfrequenztechnik (FBH) Berlin, die auch im Rahmen des AVM-Projektes stattfanden. Hier wurde die Integration eines 24 GHz Frontends in eine planar aufgebaute Antenne gezeigt [33], der Aufbau wurde patentiert [34]. Der resultierende quadratische Aufbau hatte 12 mm Kantenlänge, enthielt aber keine Batterie oder andere Energieversorgung.

Eine Bandbreite verschiedener Bausteine für einen miniaturisierten Sensorknoten wird in der Dissertation von Brett Warneke vorgestellt [35], die ebenfalls an der UCB entstanden ist. Der Schwerpunkt der Arbeit liegt im Bereich der Digitalschaltungen, es werden jedoch auch analoge Schaltungsteile wie Oszillatoren und Sensoren betrachtet.

Diese Arbeit berichtet auch über einen neuartigen Ansatz zur Kommunikation, der im Smart Dust Projekt der UCB verfolgt wird: Zur drahtlosen Kommunikation kommen hier keine Radiowellen zum Einsatz wie sonst üblich, sondern Laserlicht [5, 35, 36]. Die sehr hohe Bündelung der Energie in einem Laserstrahl macht Kommunikation über vergleichsweise hohe Entfernungen möglich, stellt jedoch gleichzeitig sehr hohe Anforderungen an die Genauigkeit der Strahlausrichtung. Der Ansatz beruht auf dem intensiven Einsatz von höchst komplexen MEMS-Strukturen, was eine Übertragung in die serienmäßige Anwendung in der näheren Zukunft nicht erwarten lässt.

1.3 Das AVM Projekt

Das Projekt „Autarke Verteilte Mikrosysteme“ (AVM) wurde im Jahr 2002 als BMBF-Projekt im Rahmenprogramm „Mikrosystemtechnik 2000+“ durch mehrere Institute der Technischen Universität Berlin, die Fraunhofer Institute IZM und FOKUS, sowie das Ferdinand-Braun-Institut für Höchstfrequenztechnik (FBH) ins Leben gerufen [12]. Ziel des Projektes war die Entwicklung „vernetzter kleinster intelligenter elektronischen Komponenten (Mikromodule), sogenannter *electronic Grains* (e-Grain) wie sie in Abb. 1.3 schematisch dargestellt sind.



Zeichnung aus [12]

Abbildung 1.3: Konzeptzeichnung für die dreidimensionale Integration eines eGrain (Kantenlänge 1 cm)

Das Projekt gliederte sich in fünf Teile, die so genannten Work Packages:

WP 1 Systemintegration

WP 2 HF-Frontend

WP 3 Energieversorgung

WP 4 μ Networking

WP 5 Demonstratoren

Teilpaket 2.1 des WP 2 mit dem Thema Mikrowellen-Design wurde am Fachgebiet Mikrowellentechnik der TU Berlin bearbeitet, viele in der vorliegenden Arbeit präsentierte Ergebnisse sind in diesem Zusammenhang entstanden. Der

in Kapitel 5 vorgestellte Demonstrator wurde in Zusammenarbeit mit dem Fachgebiet Antennentechnik (T2.3 Antennenentwurf) sowie dem FBH (T2.2 GaAs-MMIC-Prozess) aufgebaut.

Die zu Beginn des Projektes erarbeiteten Konzepte wurden von allen Projektpartnern in einer Sonderausgabe der Zeitschrift Frequenz [13] dargestellt und sollen hier kurz zusammengefasst werden:

WP 1 beschäftigt sich zum einen mit den speziellen Technologien, insbesondere der Aufbau- und Verbindungstechnik, die für die Integration der miniaturisierten Sensorknoten notwendig ist. Dabei wurden sowohl spezielle Materialien als Substrate für die Schaltungen als auch besondere Verbindungstechniken untersucht. Zusätzlich zu diesen Werkstoffbetrachtungen müssen bei starker Integration auf engstem Raum aber auch Wechselwirkungen zwischen den verschiedenen zu integrierenden Elementen betrachtet werden, um einerseits störende Einflüsse zu vermeiden aber andererseits auch um durch gemeinsame Optimierung zusätzliche Einsparpotentiale zu nutzen, die bei separater Optimierung der Einzelkomponenten nicht realisierbar wären.

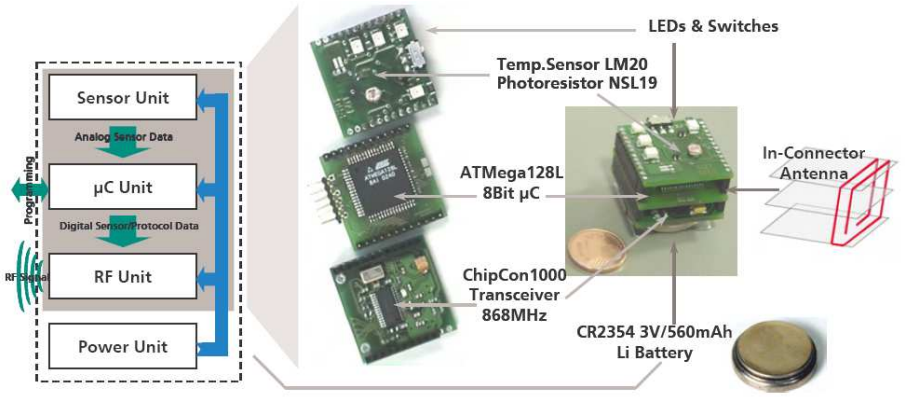
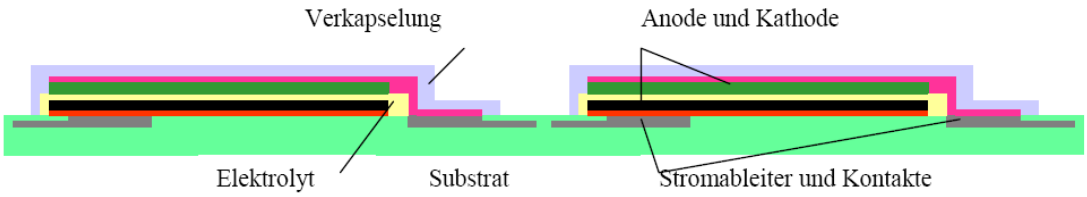


Abbildung aus [14]

Abbildung 1.4: Beispiel eines integrierten Testaufbaues

WP 2 beschäftigt sich mit dem Entwurf der HF-Hardware auf allen Ebenen: Angefangen vom Systementwurf über den Schaltungs- und Antennenentwurf bis hin zur Halbleitertechnologie müssen innovative Methoden gefunden werden, um den Energie- und Platzbedarf so weit zu reduzieren, dass die ambitionierten Visionen fortschrittlicher Sensornetzwerk-Applikationen realisierbar werden. Auch hier sind ganzheitliche Ansätze zur Optimierung des Gesamtsystems unverzichtbar, wie auch die vorliegende Arbeit zeigen wird.

In WP 3 wurden sowohl neuartige Formen der Energieversorgung wie Mikro-Brennstoffzellen als auch die Miniaturisierung bewährter Technologien wie Batterien und Akkumulatoren untersucht. Abbildung 1.5 zeigt einen Vorschlag, wie sehr dünne Batterien durch Schichtaufbau im Wafer-Verbund hergestellt werden können.



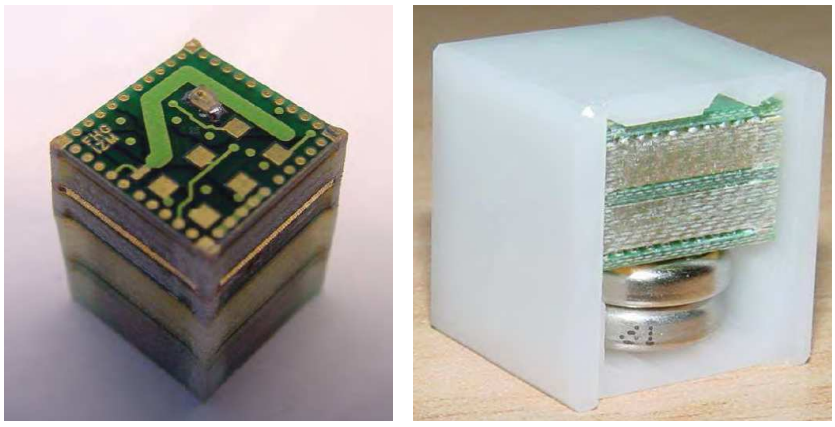
Zeichnung aus [12]

Abbildung 1.5: Prinzipieller Aufbau von Mikrobatterien, die durch sequentielle Abscheidung im Wafer-Verbund hergestellt werden.

Um die durch neuartige Hardware zur Verfügung gestellten Eigenschaften wie z.B. energiesparende Schlafzustände, gerichtete Antennen und ähnliches effizient nutzen zu können, untersuchte WP 4 spezielle Netzwerktechnologien, die auf den Einsatz in Sensornetzwerken zugeschnitten sind. So müssen beispielsweise die Algorithmen für die autonome Verbindungssuche beim bereits angesprochen Ad-Hoc Networking modifiziert werden, um optimal von der gerichteten Abstrahlung segmentierter Antennen zu profitieren. Um trotz der stark eingeschränkten Energieversorgung und damit auch Rechenkapazität eines Einzelknotens dennoch ein intelligent agierendes Netzwerk zu erhalten, müssen verteilte Strukturen sowohl für interne Funktionen wie Aufbau und Aufrechterhaltung der Netzwerkstruktur als auch für Anwenderfunktionen wie Datenvorselektion und -analyse eingesetzt werden.

Zur anschaulichen Demonstration der Potentiale von Autarken Verteilten Mikrosystemen sowie des Standes der Technik wurden im WP 5 funktionale autarke Demonstratoren entwickelt, die mit einer Größe von $1\,\mathrm{cm}^3$ (inclusive Batterie) Grundfunktionen eines Sensornetzwerkes zeigen konnten.

Die Ergebnisse des Projektes wurden in zahlreichen internationalen Publikationen veröffentlicht und im Abschlussbericht [14] zusammengefasst.



Abbildungen aus [14]

Abbildung 1.6: Zwei Varianten des Demonstrators aus WP 5

Kapitel 2

Energieoptimierung auf Systemebene

Die Maßnahmen zur Energieoptimierung eines Systemes lassen sich in drei Ebenen einteilen: Schon bei der Festlegung der allgemeinen Systemparameter wie Übertragungsfrequenz, Bandbreite, Bitrate und Modulationsverfahren müssen ständig die Auswirkungen auf den Energiebedarf im Auge behalten werden. Der zeitliche Ablauf der Kommunikation ist dabei besonders wichtig, da dieser festlegt, wann und wie oft der Empfänger in energiesparende Bereitschafts- (Standby-) oder Ruhe- (Sleep-) Zustände oder sogar ganz aus geschaltet werden kann. Die Art und Weise, wie die Empfänger dann wieder aktiviert werden, spielt dabei eine zentrale Rolle, mögliche Vorgehensweisen werden im folgenden Abschnitt 2.1 erörtert.

Die darunterliegende Ebene ist dann die funktionelle Struktur der Sender und Empfänger, hier sind zentrale Fragen zu klären wie die Anzahl der Oszillatoren, Homodyn- oder Heterodyn-Empfänger, Struktur der Frequenzsynthesizer und Art der Referenzen, und vieles mehr. Einige Überlegungen zu diesem Thema mit besonderem Bezug auf den Einsatz in drahtlosen Sensornetzwerken sind in Abschnitt 2.2 dargelegt.

Wenn die beiden vorgenannten Punkte geklärt wurden, ist natürlich auch beim Entwurf der einzelnen Schaltungen stets auf möglichst geringen Strom- und damit Energiebedarf zu achten. Einige Funktionsblöcke, die in den Abschnitten 2.1 und 2.2 diskutiert werden, wurden daher exemplarisch entworfen und aufgebaut, sie werden in den Kapiteln 3 und 4 vorgestellt. Die dabei erreichten Leistungsdaten können einen groben Anhaltspunkt über das momentan Machbare bieten, mit jeder neuen oder verbesserten Halbleitertechnologie, die zur Verfügung steht, lassen sich jedoch sowohl der Stromverbrauch als auch die anderen Daten ständig weiter verbessern.

2.1 Wake-up Empfänger

2.1.1 Grundidee: Netzwerksynchronisation wird überflüssig

Bei den meisten heute verwendeten drahtlosen Kommunikationsprotokollen wie z.B. DECT [37], WLAN nach IEEE 802.11 [38] oder Bluetooth [39] ist es vorgesehen, dass der Empfänger nicht permanent eingeschaltet bleibt, sondern regelmässig in einen stromsparenden Bereitschaftszustand gebracht wird.

Um den für Sensornetzwerke notwendigen niedrigen Energieverbrauch zu erreichen, ist diese Maßnahme unerlässlich. Die mittlere Gesamtleistungsaufnahme P_{tot} setzt sich dann aus drei Anteilen zusammen:

$$P_{tot} = P_{sleep} + H_{RX} * T_{RX} * P_{RX} + \frac{N}{R} * P_{Komm} \tag{2.1}$$

Der erste Anteil P_{sleep} bezeichnet die Leistungsaufnahme im Ruhezustand. Der zweite Anteil ist die Energie, die aufgewendet wird, um den Kanal auf Kommunikationsanforderungen zu überwachen. Dabei bezeichnet H_{RX} die Häufigkeit, T_{RX} die Dauer eines Überwachungsvorganges und P_{RX} die währenddessen aufgewendete Leistung. Der dritte Anteil ist schließlich der Energieaufwand für die tatsächliche Kommunikation, dabei bezeichnet N die Menge der in einem Zeitraum übertragenen Daten, R die Bitrate und P_{Komm} die Leistungsaufnahme während der Kommunikation. Wenn N sehr klein wird, was bei vielen Anwendungsszenarien für Sensornetzwerke der Fall ist, dominieren die anderen beiden Terme die Energiebilanz des Systems.

Das übliche Verfahren zum Wechsel zwischen Ruhe- und Empfangszustand ist das so genannte *scheduled rendezvous*, es wird auch bei den oben genannten Standards eingesetzt. Hierbei wird der Empfänger zu nach einem bestimmten Algorithmus festgelegten Zeitpunkten aktiviert, und hört, ob eine Kommunikation gewünscht wird. Wie Nosovic und Todd in [40] und [41] gezeigt haben und leicht nachvollziehbar ist, bringt dieses Verfahren eine erhebliche Energieverschwendung mit sich, da die Empfänger oft unnötigerweise aktiviert werden. Je seltener tatsächlich kommuniziert wird, desto ineffizienter wird dieses Verfahren (siehe auch [23]). Durch entsprechend höhere zeitliche Abstände zwischen den Aktivitätsperioden, also einer Reduzierung von H_{RX} in Gl. 2.1, lässt sich die unnötig aufgewendete Energie zwar reduzieren, das führt jedoch zu einer langsameren Reaktionszeit des Netzwerkes. Insbesondere wenn ein Datenpaket durch das in den meisten Anwendungsszenarien vorgesehene Multi-Hop-Routing (siehe Abschnitt 1.2.1 und [15]) mehrere Übertragungsstrecken zwischen Datenquelle und -senke passieren muss und sich dadurch die Verzögerungen addieren, können die Reaktionszeiten schnell das erträgliche Maß überschreiten.

Ein weiterer Nachteil dieses Verfahrens ist, dass alle Knoten des Netzes jederzeit synchronisiert bleiben müssen: Damit ein Kommunikationsversuch nach der

vereinbarten Ruhezeit erfolgreich sein kann, ist eine allen Knoten bekannte Systemzeit erforderlich. Dafür muss jeder Knoten mit einer ständig laufenden Uhr ausgestattet sein, die entweder sehr genau sein muss und dadurch hohen ständigen Stromverbrauch verursacht, was die P_{sleep} erhöht, oder durch regelmäßiges Synchronisieren aktuell gehalten wird, was eine Kommunikation erfordert, die wiederum Energie benötigt. Ohne Synchronisation müsste der Sender vor den Daten eine Preambel schicken, die mindestens so lange ist wie die vereinbart Ruhezeit [23]. Dies bedeutet aber einen hohen Energieverbrauch auf Senderseite und wird dadurch insbesondere für lange Ruhezeiten unwirtschaftlich.

Je seltener eine Übertragung von Nutzdaten benötigt wird, und je schneller eine Reaktion im Bedarfsfall erwünscht ist, desto ungeeigneter wird das *scheduled rendezvous* Verfahren. Beides trifft aber auf viele denkbare Sensornetzwerk-Szenarien zu, insbesondere Überwachungs- und Alarmierungsanwendungen, weswegen alternative Wakeup-Verfahren notwendig sind. Vielfach theoretisch vorgeschlagen [41–44] wurde der Einsatz eines separaten Wakeup-Empfängers, der mit sehr niedrigem Energiebedarf keine hohen Datenraten empfangen kann, sondern ausschließlich dafür da ist, auf ein Wakeup-Signal zu warten und dann den eigentlichen Empfänger zu aktivieren, der dann Kommunikationsprotokoll und Datenübertragung abwickelt.

Ein solcher zusätzlicher Empfänger bedeutet durch Erhöhung der Leistungsaufnahme im Ruhezustand P_{sleep} natürlich andererseits zusätzlichen Energieverbrauch, der dann unnötig wird, wenn ohnehin häufig Kommunikation stattfindet.

Wann ein solcher zusätzlicher Empfänger vorteilhaft ist und wann nicht, hängt im wesentlichen von den erwähnten Parametern Kommunikationshäufigkeit und maximal erlaubter Reaktionszeit und natürlich nicht zuletzt davon ab, um wie viel P_{sleep} durch ihn erhöht wird. Da im Gegensatz zum *scheduled rendezvous* keine ständig aktive Zeitreferenz nötig ist, und deswegen kein Oszillator weiterlaufen muss, kann P_{sleep} je nach Energiebedarf für Oszillator bzw. Wakeup-Empfänger sogar niedriger werden. In [41] und [45] wurden die Vor- und Nachteile der beiden Verfahren in verschiedenen Szenarien untersucht.

2.1.2 Implementierungskonzept

Der einfachste denkbare Wakeup-Empfänger ist ein reiner Energiedetektor, der bei jedem wie auch immer gearteten Signal im überwachten Frequenzbereich den Hauptempfänger aktiviert. Wie leicht einsehbar ist, würde dieses Verfahren zahlreiche unnötige Aktivierungs-Ereignisse mit sich bringen, aufgrund von systemeigenen und systemfremden Aussendungen als auch durch Störungen die z.B. von Maschinen stammen. Das führte zu dem von Nosovic und Todd in [41] vorgeschlagene *Addressed Low Power Wakeup* Konzept, bei dem schon der Wakeup-Empfänger eine erste Vorselektion vornimmt bevor er den Hauptempfänger aktiviert.

Trotz zahlreicher Erörterungen des Nutzens eines separaten Wakeup-Empfäng-

ers vornehmlich aus dem Umfeld der Forschung an MAC- und Netzwerk-Schicht sind bis heute noch keine Realisierungen derartiger Schaltungen für Sensornetzwerke bekannt [15]. Es existieren zwar bereits kommerzielle Lösungen für Transceiver mit separatem Wakeup-Empfänger wie z.B. der Zarlink ZL70101 [46], dabei handelt es sich jedoch um nicht-symmetrische Lösungen ähnlich RFID, bei denen keine direkte Kommunikation zwischen verschiedenen Sensorknoten sondern immer nur zwischen einem Sensor und einem Auslesegerät möglich ist (siehe auch Abschnitt 1.1).

Mit dem Ziel, ein derartiges Verfahren tatsächlich in Hardware für Sensornetzwerke mit peer-to-peer Kommunikation zu realisieren, wurde auf Basis der vorliegenden theoretischen Überlegungen im Rahmen der Arbeiten zu AVM ein dreistufiges *Three Stage Concept* [47] entwickelt: Abb. 2.1 zeigt ein Blockschaltbild dieses Ansatzes. Die erste Stufe bildet ein Energiedetektor wie oben besprochen, dieser weckt aber nicht direkt den energiehungrigen Hauptempfänger, sondern erst eine zweite Stufe. Diese kann bei Bedarf mit Hilfe eines LNAs empfindlicher sein, um Sendeenergie beim aufweckenden Partner einzusparen. Darauf folgt wieder ein Detektor, der ein OOK-Moduliertes Signal demoduliert.

Die so gewonnenen Daten werden an einen einfachen Korrelator übergeben, der ermittelt, ob die gesendete Sequenz der eigenen Adresse entspricht. Dann und nur dann wird der Hauptempfänger aktiviert. Dadurch wird nicht nur eine ungewollte Aktivierung des Knotens durch Störsignale vermieden, sondern gleichzeitig wird es auch möglich, einzelne Knoten oder bestimmte Gruppen von Knoten zu wecken, während die anderen weiter im Schlafzustand verbleiben.

Der Energieverbrauch des Korrelators ist vernachlässigbar, da er in langsamer CMOS-Technologie ausgeführt werden kann, die im Ruhezustand nahezu gar keinen Stromverbrauch aufweist. Dennoch wird die Stromaufnahme der zweiten Stufe durch den LNA etwas höher sein als der der ersten Stufe. Das ist aber

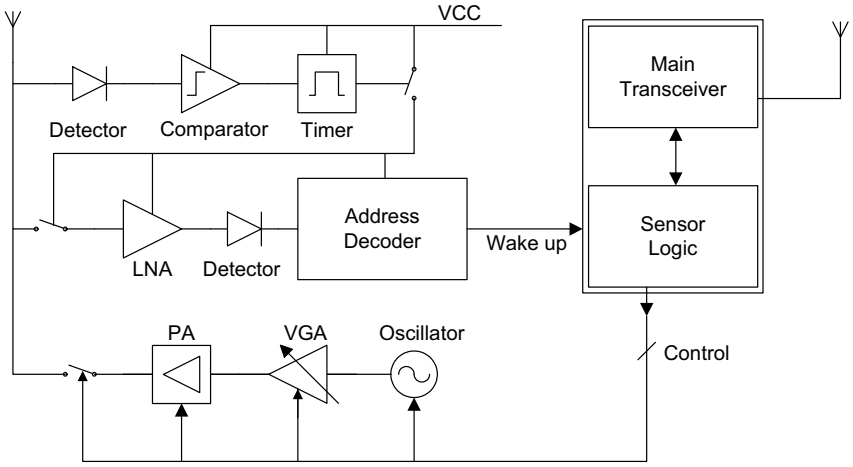


Abbildung 2.1: Dreistufiges Wakeup-Konzept

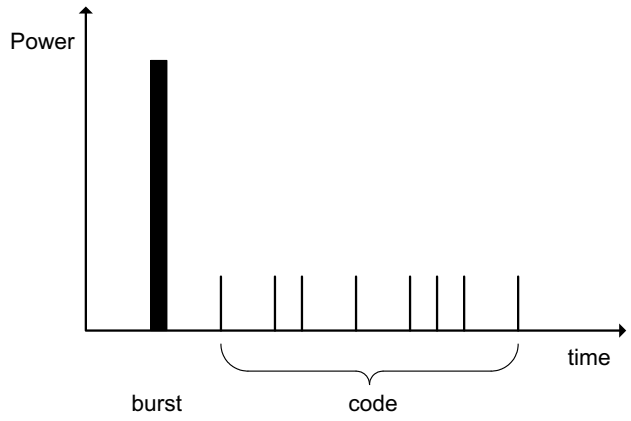


Abbildung 2.2: Signalisierung eines Wakeup Vorganges

tolerierbar, da sie nicht ständig in Bereitschaft ist.

Das übertragene Signal würde dann ähnlich wie in Abb. 2.2 gezeigt aussehen: einem ersten Aktivierungs-Puls (*burst*) von hoher Leistung folgt die Adresse des zu weckenden Knotens, die mit kürzeren Pulsen von niedrigerer Leistung übertragen wird.

Unten im Bild 2.1 wird ein Vorschlag für den Aufbau der Sendeseite gezeigt: Der Sender muss in der Lage sein, unterschiedlich starke Pulse auszusenden. Das kann entweder durch einen VGA und nachfolgenden hocheffizienten Leistungsverstärker (z.B. Klasse C oder D, Linearität ist hier nicht erforderlich) geschehen wie hier dargestellt, oder durch einen Verstärker mit dynamischem Bias wie er z.B. in [48] gezeigt wurde.

Die in dem hier erläuterten Konzept vorgesehenen Elemente Detektor, Entscheider und Address-Dekoder wurden erfolgreich realisiert, Implementation und Ergebnisse sind Gegenstand des 3. Kapitels.

2.2 Frequenzregelung

Während bei den meisten aktuell verwendeten drahtlosen Übertragungsverfahren wie z.B. Mobiltelefonie oder WLAN der Stromverbrauch der Leistungsendstufe im Sender die Energiebilanz deutlich dominiert, gilt dies für Sensornetzwerke mit ihren kurzen Reichweiten und folglich niedrigen Sendeleistungen nicht mehr [49]. In der Regel werden die restlichen Komponenten eines Sendeempfängers den Energiebedarf der Leistungsendstufe sogar übertreffen.

Die Frequenzsynthese beansprucht dabei einen nicht zu unterschätzenden Anteil am Energiebedarf. Der heute gebräuchlichste Frequenzsynthesizer beruht auf dem Phase Locked Loop (PLL) Prinzip (siehe Abb. 2.3 links).

Das Ausgangssignal eines abstimmbaren Oszillators, in der Regel ein VCO, wird durch einen Teiler m geteilt und durch den Phasendiskriminator (PD) mit einem Referenzsignal verglichen, welches z.B. von einem Quarzoszillator stammen kann. Je nachdem welche Phase vorauseilt, wird die VCO Frequenz erhöht oder abgesenkt. Ein Tiefpassfilter zwischen Phasendiskriminator und Oszillator sorgt für die Stabilität der Regelschleife. Damit sind, im Rahmen des Abstimmbereiches des VCO, alle ganzzahligen Vielfachen der Referenzfrequenz erreichbar. Falls eine feinere Schrittweite erforderlich ist, kann das Referenzsignal noch durch einen Teiler r geteilt werden.

Besonderes Augenmerk verdient bei der Energieoptimierung der Teiler m. Bei einen 22 GHz Oszillator, wie er z.B. im AVM Projekt zur Umsetzung der 24 GHz Übertragungsfrequenz auf eine 2 GHz Zwischenfrequenz vorgesehen wurde, muss die erste Teilerstufe des Faktor m Teilers mit 22 GHz betrieben werden. Derart schnelle Teiler haben einen Strombedarf der Größenordnung 100 mA wenn sie

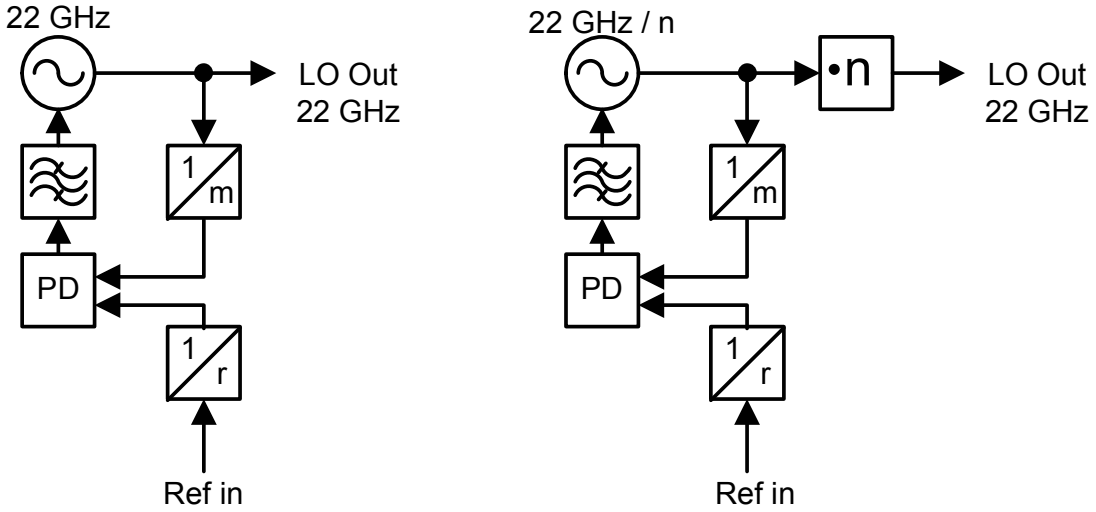


Abbildung 2.3: 22 GHz PLL-Synthesizer klassisch (links) und mit Frequenzvervielfacher (rechts)

digital aufgebaut sind, und auch alternative Konzepte wie reaktive Teiler können den Strombedarf in aktuellen Technologien nicht unter 10 mA senken [50]. Dabei handelt es sich wohlgemerkt um den Strombedarf einer einzigen Teilerstufe, die lediglich eine Division durch zwei durchführt, die nächsten Stufe arbeitet dann folglich bei der halben Frequenz und hat einen niedrigeren, aber immer noch hohen Stromverbrauch.

Es gibt verschiedene Konzepte um diesen Teiler zu umgehen, wie z.B. den Sampling Phase Detector [51] anstelle des gewöhnlichen Phasendiskriminators oder Injection Locking [50, 52–54]. Ein weiteres Verfahren, das wegen seiner Einfachheit für Empfänger niedriger Komplexität besonders gut anwendbar ist, ist in Abb. 2.3 rechts dargestellt: Der Oszillator selbst schwingt bei einem ganzzahligen Bruchteil der gewünschten Frequenz, und bei dieser niedrigeren Frequenz findet auch die Stabilisierung statt, was einige Teilerstufen in der PLL einspart, und zwar genau jene, die bei der höchsten Frequenz arbeiten und daher am meisten Strom verbrauchen. Das so erzeugte Signal wird anschließend mit einem Frequenzvervielfacher auf die erwünschte Zielfrequenz hochmultipliziert. Frequenzvervielfacher lassen sich einfach und mit vergleichsweise geringem Strombedarf realisieren, wie in Abschnitt 4.2 gezeigt wird.

Selbstverständlich ist auch eine Kombination der angesprochenen Verfahren möglich und eventuell sogar notwendig, so ließe sich die letzte Vervielfacherstufe auch in diesem Konzept vorteilhaft als injection locked Leistungsoszillator realisieren wie in [49] gezeigt.

2.2.1 Phasenrauschen

Das Phasenrauschen als wichtige Kenngröße jedes Frequenzgenerators spielt bei den in Sensornetzwerken üblicherweise verwendeten einfachen Modulationsarten (z.B. OOK [49]) keine allzu große Rolle. Dennoch sollen an dieser Stelle kurz einige Überlegungen zum Einfluss eines Frequenzvervielfachers auf das Phasenrauschen des gesamten Frequenzgenerators wiedergegeben werden.

Generell erhöht sich das Phasenrauschen eines Signales durch einen idealen Faktor n Vervielfacher um den Faktor n^2, also z.B. 6 dB für einen Verdoppler [55,56]. Hinzu kommt noch der Rauschbeitrag einer realen Schaltung, der aber in den meisten Fällen sehr gering ist, wie auch im Abschnitt 4.2.3 gezeigt werden wird. Da der Oszillator selbst allerdings beim Einsatz einses Vervielfachers bei einer um den Faktor n niedrigeren Frequenz arbeitet, kann hier u.a. wegen der höheren erzielbaren Güte ein wesentlich besseres Phasenrauschen erreicht werden. In der Literatur wird dafür technologieübergreifend ein Zusammenhang von f^4 bis f^5 genannt [56,57], sodaß das Phasenrauschen der Oszillator-Vervielfacher Zusammenschaltung einem direkt bei der Zielfrequenz arbeitenden Oszillator sogar überlegen sein kann.

Kapitel 3

Realisierung eines Wakeup-Empfängers

3.1 Grundidee

3.1.1 Detektor und Entscheider

Der prinzipielle Ansatz für den Empfänger ist in Abb. 3.1 dargestellt: Durch eine Gleichrichter-Kaskade wird aus dem eingehenden HF-Signal eine Gleichspannung erzeugt. Durch die Kaskadierung mehrerer Stufen (hier im Beispiel sind drei Stufen gezeigt) kann dabei eine Gleichspannung erzeugt werden, die höher ist als die Amplitude des eingehenden Signales [58]. Im Prinzip ließe sich durch Aneinanderreihung entsprechend vieler Stufen eine beliebig hohe Spannung erzeugen, solange kein Strom am Ausgang entnommen wird. Praktisch wird aber durch die Verluste und die parasitären Eigenschaften der realen Bauelemente (insbesondere der Dioden) ab einer bestimmten Länge der Kaskade keine Erhöhung der Ausgangsspannung mehr erreicht [59], sondern bei weiterer Verlängerung über das Optimum hinaus sogar wieder eine Abnahme. Zusätzlich erhöht sich die Anstiegszeit weiter.

Die so gewonnene Spannung wird verwendet, um einen nahe des Umschalt-

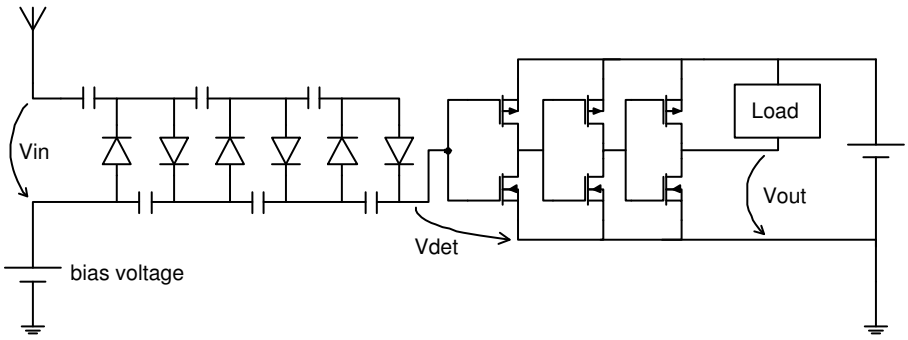


Abbildung 3.1: Prinzipschaltbild des Empfängers

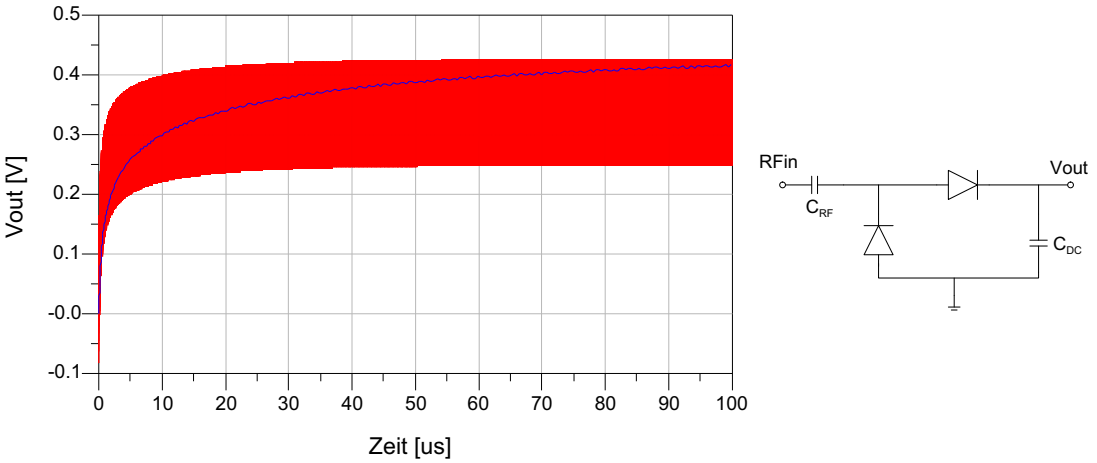


Abbildung 3.2: Simulation einer einzelnen Detektorstufe für zwei verschiedene Kapazitäten C_{DC}: 0,1 pF (rot), 10 pF (blau), Diodenparameter siehe Tab. 3.1 auf S. 28

punktes vorgespannten CMOS Inverter durchzuschalten. Da die MOSFET-Gates am Eingang eine sehr hohe Impedanz besitzen (Leckströme i.d.R. <1 pA), wird die Kaskade kaum durch Stromentnahme belastet.

Da für den Umschaltvorgang ein maximaler Spannungshub vorteilhaft ist, aber keine Leistung benötigt wird, wurde in [60] das Konzept der *Wattless Reception* vorgeschlagen. Dafür wurde eine spezielle Antenne von sehr hoher Impedanz (Größenordnung kΩ) entwickelt, die durch Resonanz eine hohe Spannungsamplitude liefert, solange sie nicht niederohmig belastet wird. Dadurch ließ sich die Empfindlichkeit in der Simulation noch weiter steigern.

Leider stellte sich jedoch beim Versuch der Implementierung bei 2,4 GHz heraus, dass reale Dioden so ungünstige parasitäre Eigenschaften aufweisen, dass eine so hohe Eingangsimpedanz nicht erreichbar ist. Obwohl der Schaltvorgang des Inverters an sich nahezu leistungsfrei erfolgt, ist dennoch eine Leistungsaufnahme von der Antenne notwendig: der Ladestrom für die Kapazitäten in der Kaskade fließt durch den Serienwiderstand R_s der Dioden, außerdem wird über die Flussspannung der Dioden die Leistung $V_f \cdot I$ dissipativ umgesetzt.

Bei der Annahme eines idealen Stromventiles wären möglichst kleine Kapazitäten ideal, um möglichst schnell und mit minimalem Strom von der Antenne den maximalen Pegel zu erreichen. Da die realen Dioden allerdings eine Impedanz besitzen, die für den Wechselstrom in Reihe mit der Kapazität geschalten ist, bedeuten größere Kapazitäten eine höhere maximale Ausgangsspannung. Abb. 3.2 zeigt die Simulation der Ausgangsspannung für eine einzelne Detektorstufe aus zwei Dioden und zwei Kapazitäten, bei der die DC-Kapazität einmal mit 0,1 pF und einmal mit 10 pF gerechnet wurde. Simuliert wurde mit dem Transient Simulator von Agilent ADS2005A. Wie deutlich zu sehen ist, steigt die Ausgangsspannung für die kleinere Kapazität zunächst schneller an, die Impedanz bei 2,4 GHz der vergleichsweise kleinen Kapazität ist jedoch nicht vernachlässigbar gegenüber

der Impedanz der Diode, wodurch ein deutlicher HF-Anteil im Ausgangssignal erhalten bleibt.

Der letztlich erreichte Mittelwert ist dann auch für die größere Kapazität höher. Das liegt daran, dass der Wechselspannungshub über der Kapazität kleiner ist und dadurch ein größerer Spannungshub an der Diode selbst anliegt, wodurch mehr Strom durch die Diode fließt und der Gleichrichter insgesamt besser funktioniert. Diese größere Kapazität zu laden benötigt aber mehr Energie, und damit dies möglichst schnell geschieht entsprechend mehr Leistung (da der Ladestrom, wie oben gezeigt, dissipative Verluste erzeugt). Da die Kapazitäten über Leckströme ständig wieder entladen werden, entscheidet die Höhe der zugeführten Leistung dabei nicht nur über die Anstiegsgeschwindigkeit des Ausgangssignales, sondern auch über den maximal erreichbaren Ausgangspegel.

Wegen diesen Nachteilen bei der praktischen Implementierung mit realen Bauelementen wurde die Methode der Wattless Reception für die Realisierung nicht weiter verfolgt und stattdessen die Standardmethode der Leistungsanpassung angewendet. Dieser Ansatz wird auch in [59] als vorteilhaft beschrieben. Dabei können ebenfalls Resonanzeffekte ausgenutzt werden, indem die stark kapazitive Eingangsimpedanz der Schaltung mit Spulen hoher Güte kompensiert wird. Um die Anpassung an niedrigere Impedanzen zu erleichtern, kann es dann vorteilhaft sein, die einzelnen Stufen (siehe Abb. 3.2 rechts) HF-seitig nicht in Reihe zu schalten wie in Abb. 3.1 gezeigt, sondern parallel wie in Abschnitt 3.3 beschrieben (siehe Abb. 3.9(b)). Je nach Impedanz einer einzelnen Stufe und angestrebter Eingangsimpedanz der Gesamtschaltung können auch Mischformen aus Reihen- und Parallelschaltung zweckmäßig sein.

3.1.2 Auswahl der Dioden

Der Strom durch eine Schottky Diode kann grundsätzlich durch die Gleichung

$$I = I_s \left(e^{\frac{q}{nkT}(V - IR_s)} - 1 \right) \tag{3.1}$$

angenähert werden [61]. Wie ebenda gezeigt wird, lässt sich für kleine Ströme mit der Näherung für den Idealitätsfaktor $n = 1$ und unter Vernachlässigung von parasitären Verlusten und Verlusten durch Reflektion ableiten, dass sich die Spannungsempfindlichkeit γ für einen nicht vorgespannten Schottky-Detektor invers proportional zum Sättigungsstrom I_s verhält:

$$\gamma = \frac{0,52}{I_s} \tag{3.2}$$

Die Vernachlässigung der parasitären Verluste ist allerdings für die sehr niedrigen Leistungen im hier erforschten Fall nicht zulässig, zusätzlich muss die Belastung des Detektors am Ausgang berücksichtigt werden: die Spannungsempfindlichkeit γ beschreibt nur die Leerlaufspannung des Detektors. Wie in [61] gezeigt

wurde und im folgenden simulatorisch bestätigt wird, gibt es unter realen Bedingungen einen für die Empfindlichkeit optimalen Bereich des Sättigungsstromes I_s, der eher am oberen Ende der Sättigungsströme verfügbarer Dioden angesiedelt ist.

Um eine Auswahl aus der nahezu unendlichen Vielfalt von Schottky Dioden zu ermöglichen, ist es wichtig zu wissen, welche weiteren Parameter der Dioden die größte Bedeutung für die vorliegende Anwendung haben. Um dies zu untersuchen, wurden ausgehend vom SPICE Modell einer Avago (vormals Agilent) HSMS285x Zero Bias Schottky Diode (siehe Tabelle 3.1) die einzelnen Parameter in der Simulation variiert und deren Einfluss auf die Leistungsfähigkeit ermittelt.

Dazu wurde die in Abb. 3.3 oben gezeigte zweistufige Detektorschaltung mit dem Harmonic Balance Simulator (HB) von Agilent ADS simuliert. Vergleichsrechnungen für einzelne Werte mit dem Transient Simulator ergaben eine gute Übereinstimmung, was die Vertrauenswürdigkeit der Ergebnisse verstärkt. Wegen der wesentlich geringeren Rechenzeit wurde dann die HB Simulation bevorzugt.

Als Ausgangswert für die passiven Bauteile wurden je 5 pF für die Kondensatoren C_{DC} und C_{RF} sowie 1 GΩ für den Lastwiderstand R_{load} festgelegt. Diese auf den ersten Blick hoch erscheinende Impedanz ist absolut realistisch, da die Last in der Gesamtschaltung aus den Gates der CMOS-Inverterstufe besteht, welche für Gleichspannung annähernd einen Leerlauf darstellen. Der Lastwiderstand R_{load} bildet also nur die Leckströme ab.

Abb. 3.3 zeigt die Ergebnisse der Simulationen, bei denen jeweils der angegebene Wert verändert wurde, während alle anderen Werte auf den o.g. Ausgangswerten festgehalten wurden. Die Werte der HSMS285x bzw. die Ausgangswerte der externen Bauteile sind zur besseren Übersicht in den Graphen markiert.

Von den Diodenparametern spielen I_s und C_j erwartungsgemäß die größte Rolle für die Funktion des Detektors. Ein hoher Sättigungsstrom I_s ermöglicht einen signifikanten Stromfluss auch schon bei niedrigen Spannungsamplituden,

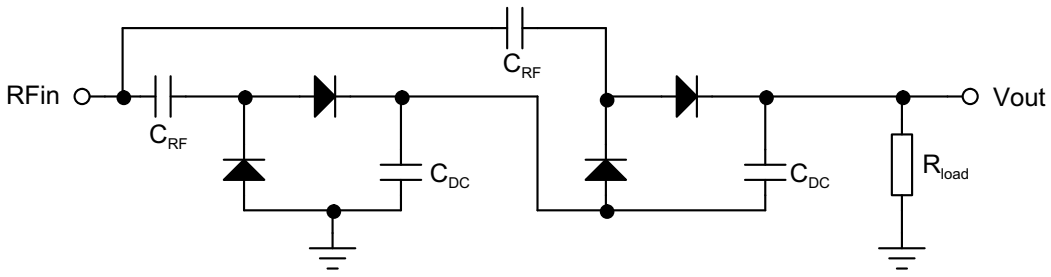
Parameter	Wert
B_V	3,8 V
C_{j0}	0,18 pF
E_G	0,69 eV
I_{BV}	3x10^{-4} A
I_s	3x10^{-6} A
N	1,06
R_s	25 Ω
V_J	0,35 V
XTI	2
M	0,5

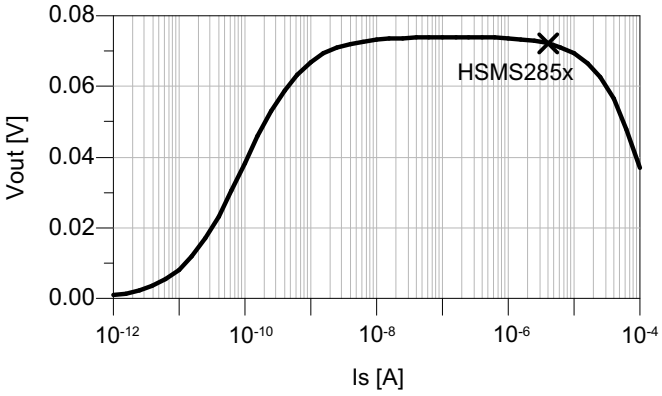
Tabelle 3.1: SPICE Parameter für die HSMS285x nach [62]

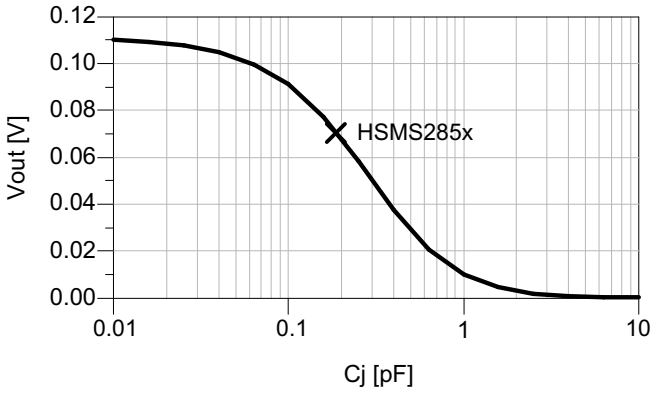
wobei für zu hohe Werte dann der Zusammenhang nach Gleichung 3.2 zu greifen beginnt und die Empfindlichkeit wieder abnimmt. Die Kapazität C_j schließt die Diode für HF kurz und muss daher so niedrig wie möglich sein. Der Serienwiderstand R_s spielt dagegen keine so wesentliche Rolle, da ohnehin nur sehr geringe Ströme durch die Dioden fließen.

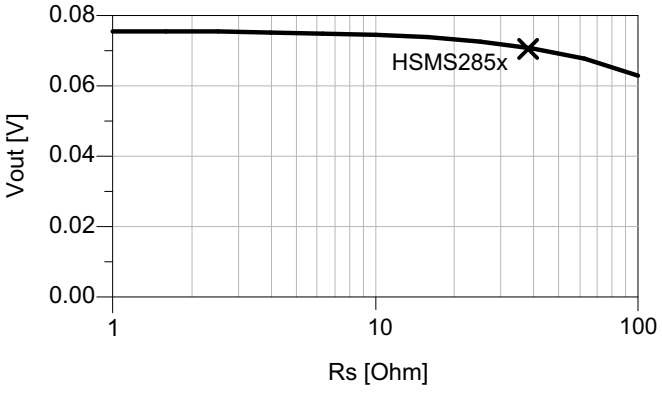
Die Kurve für C_{DC} bestätigt die Überlegungen aus dem vorigen Abschnitt, dass eine höhere Kapazität vorteilhaft ist. Die über der Kapazität C_{RF} abfallende Spannungsamplitude geht für den Detektor verloren, weshalb ihre Impedanz möglichst klein und damit der Kapazitätswert groß sein sollte.

Wie zu erwarten war, spielt die Impedanz R_{load}, mit der der Detektor belastet wird, ebenfalls eine Rolle für die erreichte Ausgangsspannung. Dabei ist deutlich zu erkennen, dass Dioden mit einem höheren Sättigungsstrom I_s zu einer niedrigeren Ausgangsimpedanz des Detektors führen: Während bei der Simulation mit dem Originalwert $I_s = 3\text{x}10^{-6}\,\text{A}$ der HSMS285x oberhalb von $10\,\text{M}\Omega$ Lastimpedanz keine signifikante Erhöhung der Ausgangsspannung zu sehen ist, erreichen (fiktive) Dioden mit einem Sättigungsstrom von nur $I_s = 3\text{x}10^{-8}\,\text{A}$ bei sonst gleichen Parametern erst bei etwa $500\,\text{M}\Omega$ Lastimpedanz die maximale Ausgangsspannung.


RFin
Vout
C_{RF}
C_{RF}
C_{DC}
C_{DC}
R_{load}


0.08
0.06
0.04
0.02
0.00
Vout [V]
HSMS285x
10^{-12}
10^{-10}
10^{-8}
10^{-6}
10^{-4}
Is [A]


0.12
0.10
0.08
0.06
0.04
0.02
0.00
Vout [V]
HSMS285x
0.01
0.1
1
10
Cj [pF]


0.08
0.06
0.04
0.02
0.00
Vout [V]
HSMS285x
1
10
100
Rs [Ohm]

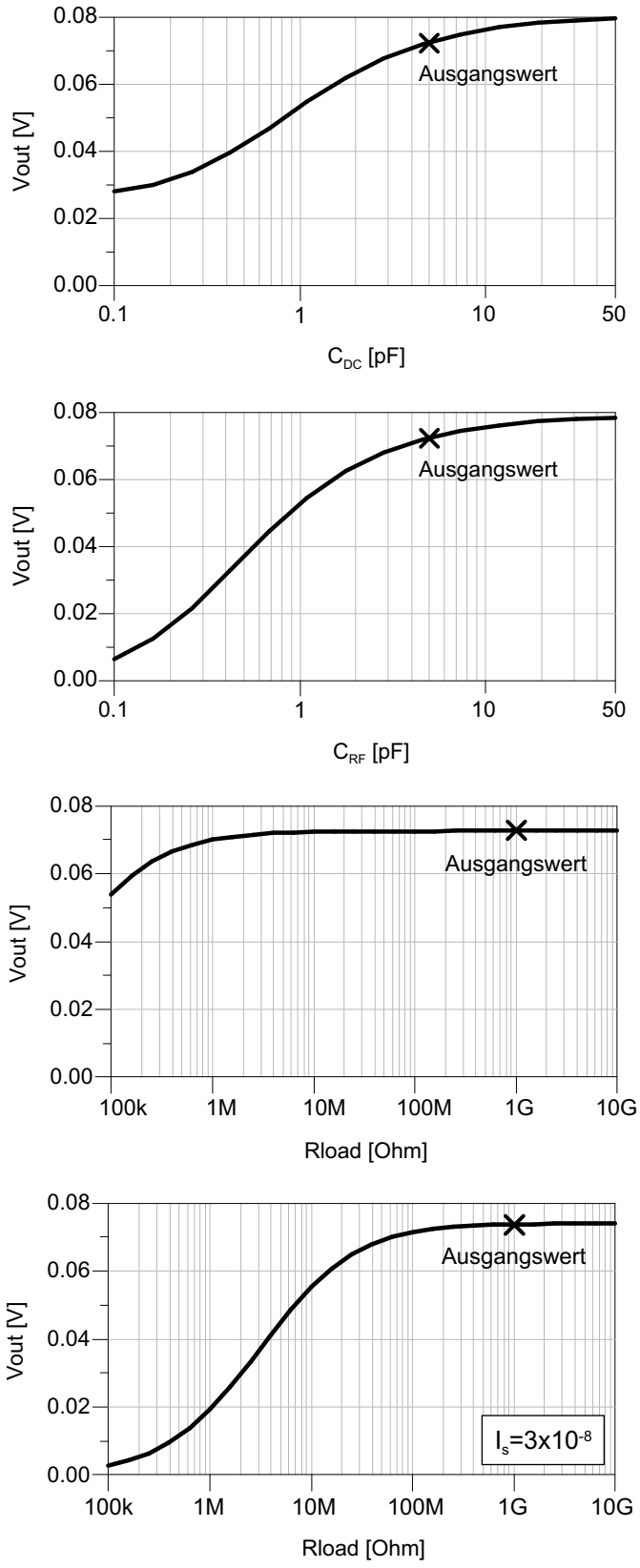


Abbildung 3.3: Ausgangsspannung des Detektors in Abhängigkeit von verschiedenen Diodenparametern der HSMS285x und Werten der externen Bauteile für -20 dBm Eingangsleistung bei 2,4 GHz

3.1.3 NMOS Detektor

Eine alternative zu Schottky Dioden stellen MOS-Dioden dar. Diese bieten den Vorteil, dass sie auch in Standard-CMOS Prozessen zur Verfügung stehen, während Schottky Dioden in der Regel nur in BiCMOS Prozessen vorgesehen sind. Abbildung 3.4 zeigt den Aufbau und die Kennlinie einer solchen Diode aus einem NMOS Transistor.

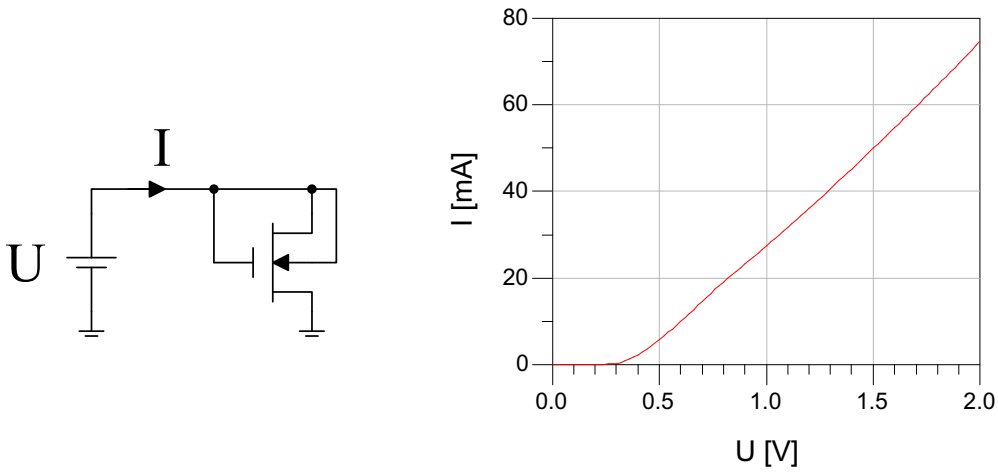


Abbildung 3.4: Aufbau und Kennlinie einer MOS-Diode

Die Kennlinie ähnelt einer Diodenkennlinie, jedenfalls besitzt das Element auch die Eigenschaft eines Stromventiles. Während bei einer eigentlichen Diode mit ihrer exponentiellen Kennlinie aber schon ab einer minimalen positiven Spannung ein Strom fließt, gibt es bei der MOS-Diode eine Einsatzspannung U_{th} unterhalb derer gar kein Strom fließt (außer dem Leckstrom). Da in der hier vorgestellten Schaltung der Detektor aber das unverstärkte Empfangssignal direkt an der Antenne gleichrichten soll, wird die Spannungsamplitude in den meisten Fällen U_{th} nicht überschreiten, so dass kein Strom fließen kann.

In [63] wurde gezeigt, wie diese Schaltung für RFID Anwendungen dennoch eingesetzt werden kann, indem jeder einzelne Transistor mit U_{th} vorgespannt wird. Im Rahmen einer Diplomarbeit hier am Fachgebiet [64] konnte jedoch gezeigt werden, dass die Empfindlichkeit einer derartigen Schaltung zumindest mit aktuell zur Verfügung stehenden MOS-Technologien deutlich niedriger ist. Zudem verbraucht die Erzeugung der notwendigen Vorspannungen, die potentialfrei sein müssen, für den Einsatz in Sensornetzwerken zu viel Energie. Daher wurden für die weiteren Versuche Schottky-Detektoren eingesetzt.

3.1.4 Adressdekodierung

Wie in Abschnitt 2.1.2 erläutert, wurde OOK als Modulationsart ausgewählt. Dabei stellt sich die Frage der Taktrückgewinnung: Wie können die korrekten Abtastzeiten ermittelt werden, an denen das Datensignal auszuwerten ist? Ohne eine genaue Zeitreferenz im Empfänger, die aus Energiespargründen nicht vorhanden sein kann, wird diese Aufgabe zusätzlich erschwert.

Insbesondere mehrere aufeinander folgende gleiche Bits („0000“ bzw. „1111“) machen die sichere Erkennung schwierig. Eine sehr häufig angewandte Methode stellt die Manchester-Kodierung dar [65], bei der jedes Bit durch einen Zustandswechsel übertragen wird, eine „0“ durch „01“, eine „1“ durch „10“. Dadurch ist jedes Bit zeitlich eindeutig durch eine Flanke gekennzeichnet, es wird jedoch eine relativ komplexe und damit auch energiehungrige Schaltung, die unter anderem eine PLL enthält, zur Dekodierung benötigt [66]. Deswegen wurde für den zu realisierenden Wakeup-Empfänger Pulsweitenmodulation (PWM) gewählt. Dabei werden, wie in Abb. 3.5 gezeigt, kurze Pulse als „0“ und lange Pulse als „1“ verstanden. Ein einfaches RC-Glied als Integrator genügt, ausreichend Unterschied zwischen langen und kurzen Pulsen vorausgesetzt, zur Dekodierung des Signales wie in Abschnitt 3.2 gezeigt wird.

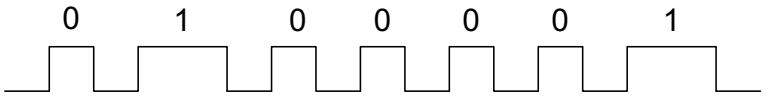


Abbildung 3.5: Pulsweitenmodulation (PWM)

Die so aus dem Empfangssignal rekonstruierten Daten werden, wie in Abb. 3.6 gezeigt, mitsamt dem gewonnenen Takt an ein Schieberegister weitergegeben, dort in ein paralleles Datenwort gewandelt, welches vom Korrelator mit der voreingestellten Adresse verglichen wird. Im Falle einer Übereinstimmung wird ein Wakeup-Signal ausgegeben, um die Steuerlogik und den Kommunikations-Sendeempfänger des Sensors zu aktivieren.

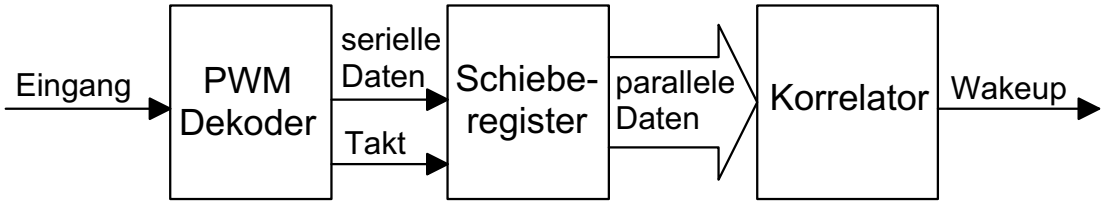


Abbildung 3.6: Blockschaltbild des Adressdekodierers

3.2 Diskreter Aufbau

Die oben beschriebene Schaltung wurde für eine erste Verifikation im Rahmen einer Diplomarbeit [66] hybrid aufgebaut. Dabei kamen HSMS2852 SMD Schottky Dioden von Agilent (inzwischen Avago [62]), SMD Kondensatoren sowie Inverter und Logik Gatter in handelsüblichen CMOS Bausteinen zum Einsatz. Wie sich herausgestellt hat, arbeitete die Detektorschaltung nicht zufriedenstellend, was in erster Linie auf ungünstige Eigenschaften der standard CMOS-Inverter zurückzuführen war. Zum Einsatz kam ein 74AHC1G04 single-gate inverting buffer im SOT353 Gehäuse, der drei hintereinandergeschaltete Inverter enthält wie in Abb. 3.1 gezeigt. Die Empfindlichkeit war wesentlich geringer als erwartet, gleichzeitig war eine gewisse Schwingneigung zu beobachten, wenn der Invertereingang in der Nähe des Umschaltpunktes gehalten wurde. Vermutlich sind Eingangsschutzschaltungen und ähnliche Vorkehrungen in dem IC die Ursache, daher wurde beschlossen, einen integrierten Detektor mit Entscheider als MMIC zu entwickeln, wie im folgenden Abschnitt gezeigt wird.

Zur Dekodierung des digitalen PWM Signales nach der Entscheiderstufe wird ein einfaches RC-Glied verwendet, das das Eingangssignal integriert, zur schnelleren Rücksetzung dient eine Diode mit einem kleineren Widerstand (siehe Abb. 3.8, R2<R1). Das RC-Glied ist so bemessen, dass das Ausgangssignal des Integrators nur beim Anliegen eines langen Pulses die obere Schaltschwelle des folgenden Schmitt-Triggers überschreitet und damit eine „1“ erkannt wird. R1 und

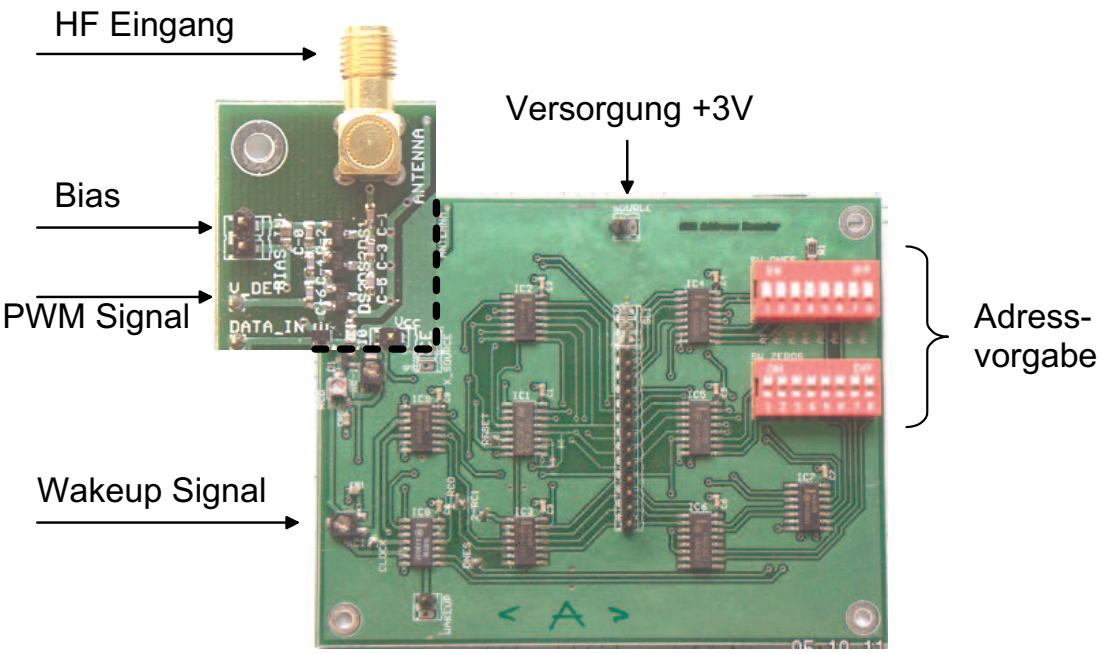


Abbildung 3.7: Foto des hybrid aufgebauten Adressdekodierers (links oben ist der Detektor vergrößert hervorgehoben)

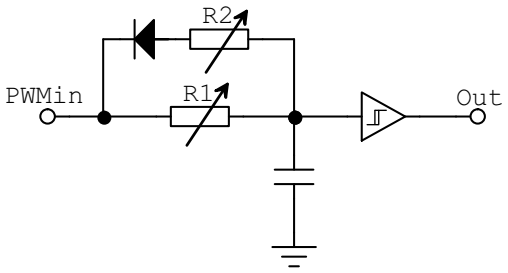


Abbildung 3.8: RC-Glied mit Rückstellglied

R2 sind einstellbar, um eine Anpassung der Schaltung an verschiedene Bitraten zu ermöglichen.

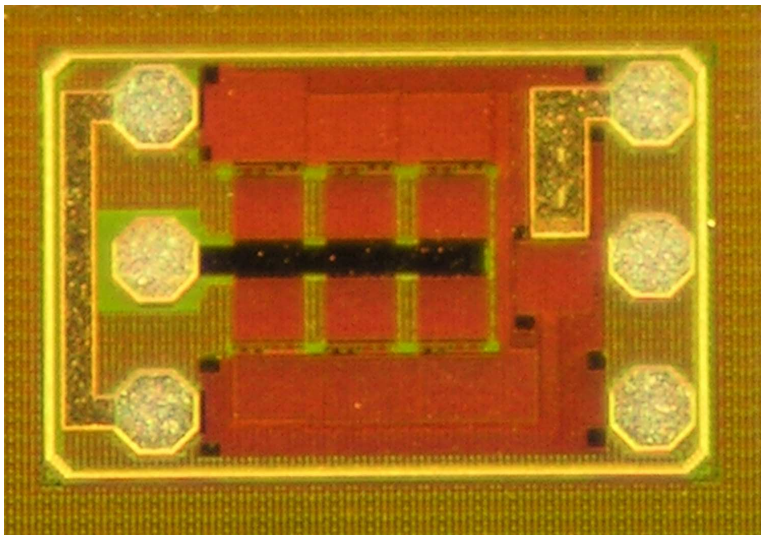
Der Adressdekodierer, bestehend aus dem beschriebenen PWM-Dekoder, einem Schieberegister und einem Korrelator wie in Abb. 3.6 gezeigt, funktionierte wie geplant: Bei nur 10 nW Leistungsaufnahme in Bereitschaft, kann die Schaltung PWM-kodierte 8-bit Adressen zuverlässig erkennen. Bei einer Taktrate von 50 kB/s nimmt sie 40 μW auf, bei 100 kB/s 75 μW. Da sich die Zeit für die Übertragung umgekehrt proportional zur Übertragungsrate reduziert, ist die im Empfänger umgesetzte Energie in etwa gleich für beide Geschwindigkeiten. Der Energieverbrauch im Sender nimmt aber mit kürzerer Übertragungszeit ab, sodass die schnellere Übertragung in einem Gesamtsystem insgesamt vorteilhafter wäre.

Die Logikschaltung besteht insgesamt aus nur 350 Transistoren, sodass sie bei Integration in einen vollintegrierten Wakeup-Empfänger keine nennenswerte Chipfläche benötigen wird.

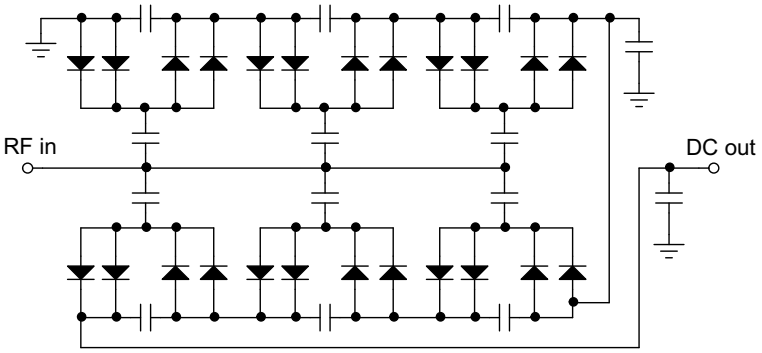
3.3 Integrierter Detektor

Um die Simulationen zu verifizieren, wurde als erster Schritt der Detektor aus dem Empfänger als MMIC realisiert. In Abhängigkeit von den zur Verfügung stehenden Bauelementen ist die Größe der Kondensatoren sowie die Anzahl der kaskadierten Detektorstufen zu optimieren. Bei Integration der Schaltung kann zusätzlich noch die Größe der Dioden gewählt werden, die unter anderem den Sättigungsstrom I_s, den Bahnwiderstand R_s und nicht zuletzt die Sperrschichtkapazität C_j beeinflusst.

Der mit Abstand wichtigste Diodenparameter für diese Anwendung ist der Sättigungsstrom I_s, der mit steigender Weite der Diode zunimmt. Gleichzeitig nimmt R_s ab, was ebenso vorteilhaft ist, ungünstigerweise nehmen aber C_j und der Leckstrom zu. Als Optimum bei der verwendeten 250 nm SiGe BiCMOS Technologie des IHP Frankfurt/Oder wurde in der Simulation die Parallelschaltung von zwei Dioden der technologisch maximal zulässigen Weite von 10 μm (bei mini-



(a) Chipfoto, HF Anschluss links, DC Ausgang rechts. Die aktive Chipfläche beträgt 0.14 mm^2.



(b) Schaltplan

Abbildung 3.9: Der integrierte Detektor.

maler Länge) ermittelt. Für diese Gesamtweite von 20 μm wird das relativ breite Maximum der $V_{out}(I_s)$ Kurve (siehe Abb. 3.3) erreicht, eine weitere Erhöhung von I_s steigert die Empfindlichkeit nicht mehr. Im Gegenteil bewirkt dann die mit einer Vergrößerung der Weite einhergehende Vergrößerung von C_j eine Abnahme der Empfindlichkeit.

Der maximale Ausgangspegel nimmt mit steigender Kapazität der Kondensatoren zu, wie in Abschnitt 3.1 prinzipiell gezeigt. Oberhalb von 5 pF ist der Effekt jedoch auch für diese Schaltung nicht mehr sehr stark, 5 pF ist gleichzeitig die größte erlaubte Einzelkapazität in dieser Technologie, größere Kapazitäten hätten wiederum durch Parallelschaltung realisiert werden müssen. Dies hätte den Platzbedarf weiter in die Höhe getrieben, weshalb 5 pF als Kapazitätswert festgelegt wurde. Wie in Abb. 3.9(a) zu sehen ist belegen die Kondensatoren ohnehin den größten Teil der aktiven Chipfläche.

Von dieser optimalen Detektorzelle wurden wiederum sechs kaskadiert, sodass die Schaltung insgesamt aus 12 Kondensatoren und 12x2 Dioden besteht (siehe Abb. 3.9(b)). Bei Kaskadierung von mehr als sechs Stufen nimmt die Ausgangsspannung in der Simulation wieder ab, was die Überlegungen aus Abschnitt 3.1.1 bestätigt.

Das Chipfoto (Abb. 3.9(a)) zeigt den realisierten MMIC, die aktive Fläche beträgt nur 0,14 mm^2. Deutlich zu erkennen sind die HF-Kondensatoren in der Mitte des IC, die DC-Kondensatoren befinden sich am Rand ober- bzw. unterhalb. Sie sind durch andere Metallschichten überdeckt und daher nicht so gut zu sehen. Die Dioden befinden sich in dem schmalen Spalt zwischen HF- und DC-Kondensatoren, dadurch sind sie mit kürzestmöglichen Leitungen an die Kondensatorplatten angeschlossen.

Zur Anpassung an 50 Ω sind große Induktivitäten in der Größenordnung 20 nH erforderlich. Integrierte Spulen würden nicht nur sehr viel Platz auf dem Chip einnehmen, sondern durch ihre niedrige Güte auch das Ergebnis deutlich verschlechtern. In der Simulation lieferte die am Eingang unangepasste Schaltung nahezu genauso viel Ausgangspegel wie die mit integrierten Spulen angepasste Schaltung. Daher wurden eine externe Anpassung vorgesehen.

Das Layout wurde mit Cadence Virtuoso erstellt und die Fertigungsdaten an das IHP weitergegeben, wo der Chip hergestellt wurde. Der fertige IC wurde On-Wafer gemessen, mit einem Wiltron 68169A Mikrowellen-Signalgenerator als HF-Quelle und einem LeCroy WaveSurfer 424 Oszilloskop am DC Ausgang. Da der Rauschpegel des Oszilloskops bei etwa 10 mV liegt, konnten niedrigere Ausgangspegel nicht direkt gemessen werden. Dafür wurde die Mikrowellenquelle mit 400 Hz gepulst und im Oszilloskop mit Hilfe der internen Mathematikfunktionen eine FFT gerechnet, um eine Filterung zu erhalten und damit das Signal aus dem Rauschen zu isolieren. Mit dieser Methode konnten Ausgangspegel bis hinunter zu 0,2 mV gemessen werden, bei höheren Ausgangspegeln stimmten die Ergebnisse dieser Methode sehr gut mit der direkten Spannungsmessung überein. Abbildung 3.10 zeigt die Messung im Vergleich zur Simulation.

Die Simulationen wurden mit dem Harmonic Balance Simulator (HB) von ADS durchgeführt, nachdem an einzelnen Punkten überprüft wurde, dass die Transient-Simulation bei ausreichend langer Simulationszeit gegen den gleichen Wert konvergiert. Dies war nötig, um Anlaufeffekte oder Konvergenzprobleme der Harmonic Balance Simulation auszuschließen, die durch das stark nichtlineare Verhalten der Schaltung auftreten könnten. Die Abweichung zwischen den beiden Simulatoren lag in der Größenordnung 1%, dadurch konnte für die weiteren Simulationen die wesentlich schnellere HB Simulation eingesetzt werden.

In der Abbildung sind die Simulationsergebnisse für 1 MΩ und 10 GΩ Last dargestellt. Dabei entspricht 1 MΩ der Eingangsimpedanz des Oszilloskopes (spezifiziert mit 1 MΩ||16 pF), 10 GΩ der Eingangsimpedanz der im Anschluss vorgesehenen Entscheiderstufe bei 0,1 nA Leckstrom. Wie zu erwarten war, ist die Lastimpedanz wesentlich für den erreichten Ausgangspegel, wobei kapazitive Last

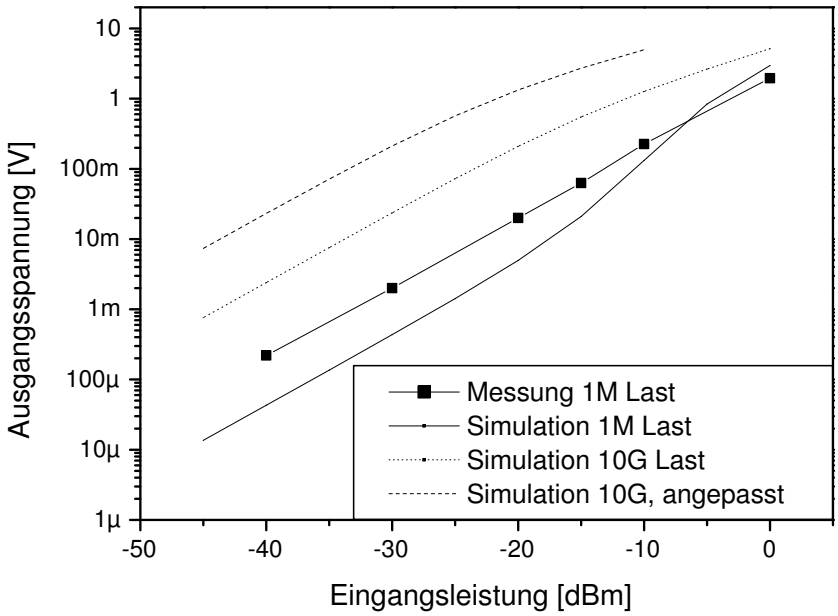


Abbildung 3.10: Simulation und Messung des integrierten Detektors bei unterschiedlichen Last- und Anpassungsbedingungen

lediglich die Anstiegszeit, aber nicht den erreichten Pegel beeinflusst. Die Anstiegszeit beträgt einige μs für 20 pF Last. Die oberste dargestellte Kurve stellt schließlich eine Simulation mit Anpassschaltung am Eingang dar, zur Anpassung wurden zwei Induktivitäten (14 bzw. 17 nH mit je 1 Ω Serienwiderstand) eingesetzt.

Die Messung mit dem Oszilloskop liefert dabei bessere Werte als die Simulation mit 1 MΩ Last, was auf eine ungenaue Modellierung der dynamischen Eigenschaften der Dioden schließen lässt. Es konnte also erwartet werden, dass der reale Detektor in der Zusammenschaltung mit den Entscheiderstufen genauso gut oder möglicherweise sogar besser als in der Simulation arbeitet, er wurde unverändert in den nächsten Integrationsschritt übernommen, wie im folgenden Abschnitt beschrieben. Alle Messungen wurden On-Wafer und ohne Anpassung vorgenommen, da dies ausreichend war, um die Funktion der simulierten Schaltung zu verifizieren. Ein Hybridaufbau mit Anpassung durch externe Spulen wurde zurückgestellt, bis die im Folgenden beschriebene Gesamtschaltung realisiert wurde.

3.4 Integration mit Diskriminator

3.4.1 Entwurf

Nachdem durch die erfolgreichen Messungen die Funktion des Detektors nachgewiesen wurde, wurde der Gesamtempfänger bestehend aus dem Detektor und drei CMOS-Invertern als Entscheider entworfen. Wie sich bei den Versuchen mit einem diskreten Aufbau (Abschnitt 3.2) gezeigt hat, eignet sich ein Standard-Inverter nicht für diesen Zweck, die Schaltung muss gezielt für diese Anwendung optimiert werden. Dabei stellt sich die Frage nach den geeigneten Transistorgrößen. Der Drainstrom I_D eines MOSFET ist proportional zum Verhältnis $\frac{W}{L}$, wobei W die Breite und L die Länge des Gates darstellt [67]. Um möglichst wenig Querstrom zu erhalten, muss also die Weite möglichst klein und die Länge möglichst groß werden.

Abbildung 3.11 zeigt die Simulation eines CMOS-Inverters mit Transistoren aus dem auch schon in Abschnit 3.3 verwendeten IHP DesignKit, Weite W jeweils 0,33 μm, Länge L von 0,25 bis 20 μm. Wie deutlich zu sehen ist, haben Transistoren mit der größtmöglichen Länge für diese Anwendung also zwei Vorteile: Die Vorspannung kann näher an den Umschaltpunkt gebracht werden, ohne dass der Inverter zu schalten beginnt, und der Querstrom während des Schaltens und vor allem im vorgespannten Bereitschaftszustand ist niedriger. Die dadurch erkaufte längere Schaltzeit spielt für die vorliegende Anwendung keine Rolle, da die Taktraten nur im kbit Bereich liegen sollen, wofür auch diese „narrow channel“ Transistoren immer noch schnell genug sind wie in Abschnitt 3.5 gezeigt werden

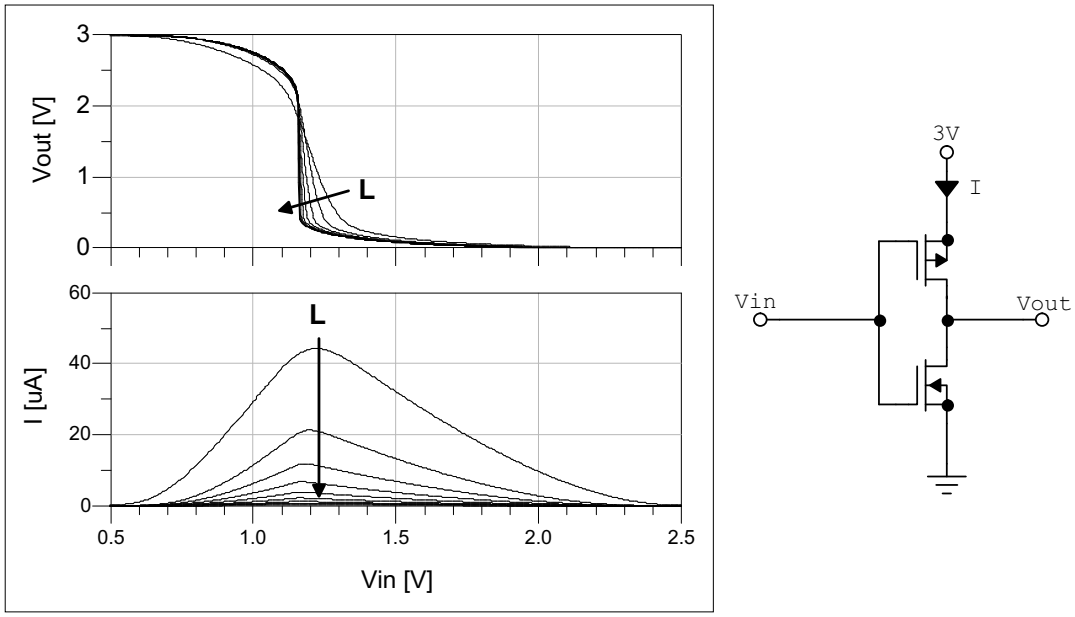


Abbildung 3.11: Verhalten eines CMOS-Inverters für unterschiedliche Transistorgrößen

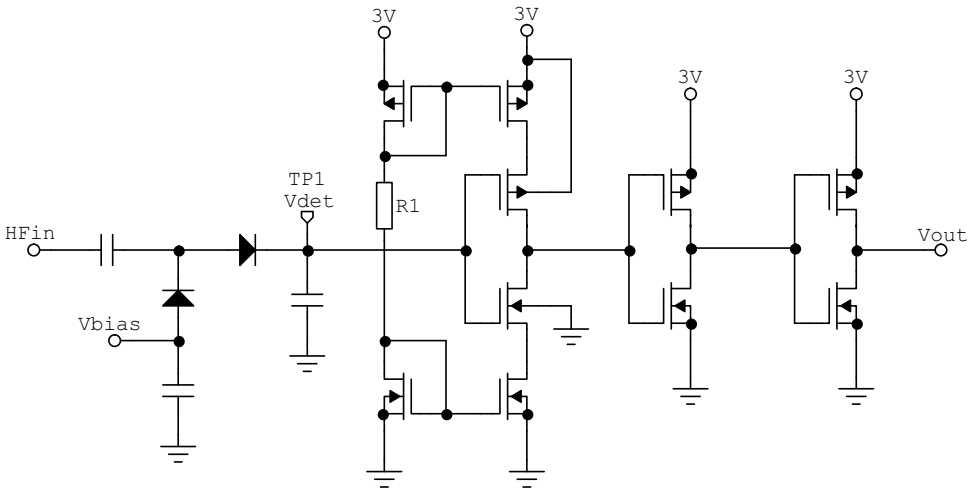


Abbildung 3.12: Schaltplan des gesamten Empfängers bestehend aus dem hier vereinfacht dargestellten Detektor (Detailplan siehe Abb. 3.9(b)) und der Entscheiderstufe mit Stromspiegeln

wird. Dies deckt sich mit den Überlegungen von B. Warneke in [35]. Dort wird zusätzlich darauf hingewiesen, dass eine niedrige Einsatzspannung U_{th} nachteilig für den Stromverbrauch ist. Das bedeutet, dass es nicht ratsam ist, die neuesten ultrafeinen Technologien einzusetzen, die generell niedrigere Werte für U_{th} aufweisen. Stattdessen empfiehlt sich der Einsatz einer Technologie mit moderater minimaler Gatelänge wie der hier verwendete 250 nm Prozess, zumal diese Technologien ohnehin kostengünstiger sind.

Entgegen der üblichen Vorgehensweise wurden die PMOS Transistoren nicht breiter als die NMOS gewählt, sondern beide mit der geringstmöglichen Weite 0,33 μm entworfen, um den kleinstmöglichen Strom zu erhalten. Dadurch liegt der Umschaltpunkt nicht bei der halben Betriebsspannung (1,5 V), sondern darunter bei ca. 1,2 V, was für die vorliegende Anwendung keine Rolle spielt.

Um eine größtmögliche Empfindlichkeit der Schaltung zu erhalten, muss der Entscheider über die Vorspannung *Vbias* im Ruhezustand möglichst nahe an den Umschaltpunkt gebracht werden. Dabei fließen auch durch diese sehr schmalen Transistoren noch einige μA Dauerstrom. Um diesen Strom weiter zu reduzieren, wurden Stromspiegel in Versorgung und Masse der ersten Inverterstufe des Entscheiders eingeführt wie in Abb. 3.12 gezeigt. Dadurch lässt sich die Ruhestromaufnahme bis auf einige 10 nA absenken.

Es gibt zahlreiche Vorschläge, wie eine Stromquelle mit sehr niedrigem Ausgangsstrom ohne integriert nicht zur Verfügung stehende hochohmige Widerstände gebaut werden kann. Zu nennen wäre z.B. die Widlar Stromquelle [68] oder die darauf aufbauenden von Vittoz und Fellrath in [69] vorgestellten Schaltungen. Diese Schaltungen haben aber alle nicht den geringstmöglichen Gesamtstrom-

verbrauch zum Ziel, so benötigt die Widlar Stromquelle einen deutlich höheren Referenzstrom, die in [69] alternativ vorgeschlagene Schaltung benötigt ein externes Taktsignal, welches für den hier entwickelten Empfänger während des Ruhezustandes nicht zur Verfügung steht.

Daher wurden einfache Stromspiegel als Stromquelle bzw. -senke eingesetzt, wobei der Referenzwiderstand (R1 in Abb. 3.12) aufgrund der notwendigen Größe (10 MΩ oder größer) nicht auf dem Chip integriert wurde. Dies stellt keinen großen Nachteil dar, da für die Eingangsanpassung ohnehin schon externe Komponenten notwendig sind. Für experimentelle Messungen bietet es dagegen den Vorteil, dass der Widerstandswert leicht variiert werden kann, um die Leistungsfähigkeit der Schaltung bei unterschiedlichen Strömen zu evaluieren.

Es wurden zwei Varianten entworfen und hergestellt: bei der ersten sind alle Transistoren gleich groß (minimale Weite W=0,33 μm, maximale Länge L=20 μm), bei der zweiten Variante nimmt die Länge der Transistoren der zweiten und dritten Stufe ab. Dadurch fließt in diesen Stufen während des Umschaltens ein höherer Strom, der Schaltvorgang ist jedoch schneller abgeschlossen, was die Energie für einen Schaltvorgang reduziert. Im Ruhezustand ist der Querstrom der zweiten und dritten Stufe ohnehin nahe Null. Welche Variante die optimale ist, konnte aus der Simulation nicht abschließend entschieden werden, da das BSIM3 MOSFET-Modell, das dem verwendeten IHP DesignKit zugrunde liegt, den Bereich der schwachen Inversion nicht sehr genau nachbildet. Die Messung an der realen Schaltung muss hier wie immer das letzte Wort haben.

Simulationstechnik

Die Simulation der diskutierten Gesamtschaltung ist eine nicht zu unterschätzende Herausforderung auch für moderne PCs. Bei der Simulation im Zeitbereich mit der Transient Simulation von Agilent ADS wird vom Simulator der notwendige Zeitschritt zu $2{,}6\text{x}10^{-11}$ s ermittelt, damit die 2,4 GHz Quelle ausreichend genau aufgelöst werden kann. Gleichzeitig benötigt ein Schaltvorgang des Detektor-Entscheider Gespannes aber bis zu 100μs. Daraus ergeben sich $10^7 - 10^8$ Zeitschritte, die berechnet und auch abgespeichert werden müssen. Die Rechenzeit in der Größenordnung einer halben Stunde ist dabei zwar hinderlich, aber zu bewältigen, ein größeres Problem stellen die erzeugten Datenmengen dar: die als Ergebnis der Simulation entstandenen Datenfiles waren bis zu 2 GB groß. Moderne Festplatten können diese Datenmengen zwar spielend bewältigen, die Anzeige dieser Datenmengen im ADS Datadisplay benötigt jedoch Zeiten in der Größenordnung von 10 Minuten, was eine Analyse der entstandenen Daten äußerst langwierig und unergiebig macht, da nach jedem Verschieben eines Markers o.ä. diese Wartezeit erneut auftritt. Es existiert zwar eine Option in ADS, die erlaubt, anstatt jedem einzelnen berechneten Zeitschritt nur in bestimmten Zeitintervallen Daten zu speichern, durch den unten näher beschriebenen Programmfehler konnte diese Option jedoch nur eingeschränkt genutzt werden.

Daher wurde auf eine Simulation der Gesamtschaltung soweit wie möglich verzichtet, und die beiden Teilkomponenten getrennt optimiert, wobei der jeweils andere Teil möglichst genau durch Quellen mit entsprechenden Impedanzen nachgebildet wurde. Wie in Abschnitt 3.1.2 beschrieben, konnte der Detektor gut mit dem Harmonic Balance Simulator optimiert werden. Sein zeitliches Verhalten wurde dann abschließend wiederum mit dem Transient Simulator ermittelt.

Für den Entwurf der Entscheiderstufe wurde zunächst eine einfache DC-Analyse eingesetzt, bei der die Eingangsspannung mit einem Sweep von 0 bis 3 V variiert wurde. Für die Analyse des zeitlichen Verhaltens und insbesondere der Stromspitze während des Umschaltvorganges wurde dann die Transient Simulation eingesetzt. Der zeitliche Verlauf der Ausgangsspannung des Detektors wurde mit Hilfe einer *V_Tran* Quelle nachgebildet.

Abschließend war aber natürlich eine Simulation der Gesamtschaltung unerlässlich. Um die oben beschriebenen Schwierigkeiten mit den großen Datenmengen zu lindern, wurde die wenig bekannte Option *Output all internal time points* des Simulators, die standardmäßig aktiviert ist, abgeschaltet. Dadurch lässt sich erreichen, dass nicht jeder berechnete Zeitschritt auch in die Ausgabedatei geschrieben wird, sondern nur die mit dem Parameter MaxTimeStep vom Benutzer beliebig grob festgelegten Schritte. Das führt naturgemäß zu einer Unterabtastung der Signale, weswegen Aussagen über HF-Amplituden dadurch nicht gemacht werden können. Da der Simulator intern aber weiter mit der selbst ermittelten notwendigen feinen Zeitauflösung rechnet, sind die zeitlichen Verläufe des Gleichanteiles korrekt, wie durch Vergleiche mit und ohne aktivierter Option sichergestellt wurde. Da sowohl vom Spannungsverlauf am Ausgang des Entscheiders als auch von der Stromaufnahme in erster Linie der zeitliche Verlauf des Gleichanteiles interessiert, konnte mit dieser Methode der letzte Feinschliff an der Gesamtschaltung vorgenommen werden.

Dabei war allerdings ein Fehler in ADS2005A sehr hinderlich, dessen Existenz durch den ADS Support bestätigt wurde, der aber auch in ADS2006A nicht behoben ist und auf den ich hier besonders hinweisen möchte: Wenn der Transient Simulator aus einem Parameter Sweep heraus aufgerufen wird, wirkt die Deaktivierung der *Output all internal time points* Option nur für den ersten Schritt des Sweeps, für alle weiteren Schritte werden wieder alle internen Zeitschritte gespeichert. In der resultierenden Ergebnismatrix haben dadurch die einzelnen Zeilen unterschiedlich viele Spalten, wodurch das Ergebnis faktisch unbrauchbar ist, abgesehen davon, dass wieder unerwünscht große Datenmengen zustandekommen. Als Umgehung dieses Problems kann manuell die Simulation für jeden Wert des zu untersuchenden Parameters neu gestartet werden, was jedoch sehr umständlich ist, zumal jede einzelne Simulation bis zu einer Stunde dauert. Die übliche Vorgehensweise, solch lang laufende Simulationen über Nacht rechnen zu lassen, ist dabei nicht möglich. Alternativ lässt man doch die großen Datenmengen er-

zeugen, und lässt sich dann im DataDisplay nur jeden 100sten Punkt anzeigen[1]. Die Datendatei auf der Festplatte wird dabei zwar auch sehr groß, und die Ladezeit beim ersten Anzeigen des Ergebnisses bleibt lang, jedoch reduziert sich die Zeit für den Neuaufbau der Grafik beim Verschieben von Markern, Ändern der Skalierung u.ä. auf einen Bruchteil und macht so ein sinnvolles Arbeiten mit den Daten möglich.

Anschließend an die Optimierung aller Parameter wurde der Schaltplan in Cadence Virtuoso übertragen und dort mit Hilfe des Analog Environment erneut simuliert. Die Ergebnisse bestätigten diejenigen aus der ADS Simulation, woraufhin das Layout, ebenfalls in Cadence Virtuoso, erstellt wurde.

3.4.2 Aufbau

Der IC wurde, genau wie zuvor der einzelne Detektor, vom IHP Frankfurt/Oder hergestellt. Abbildung 3.13 zeigt eine Fotografie des fertigen IC. Der größte Teil des IC wird vom Detektor eingenommen, wie ein Vergleich mit Abb. 3.9(a) zeigt. Neu hinzugekommen ist die Pad-Reihe rechts mit den Anschlüssen für den digitalen Entscheider: Oben die Vorspannung V_{bias}, gefolgt von Masse, dann in der Mitte die 3 V Versorgung für die Inverterkette, gefolgt von den beiden Anschlüssen für den externen Widerstand. Die eigentliche Digitalschaltung ist sehr klein und findet zwischen den deutlich erkennbaren Anschlussleitungen von den Widerstandspads Platz.

In der unteren Reihe liegt das Ausgangssignal V_{out} am zweiten Pad von rechts an, ganz links ist das Ausganssignal des Detektors V_{det} zu Testzwecken herausgeführt. Bei der Untersuchung der Gesamtschaltung darf dieses Pad keinesfalls angeschlossen werden, da selbst sehr hochohmige Belastung des Detektors den Spannungspegel deutlich reduziert wie in Abschnitt 3.3 gezeigt wurde.

Zur Messung wurde der IC auf eine kleine Testplatine montiert, die den externen Widerstand für die Stromspiegel, Abblockkondensatoren für Betriebsspannung und Bias-Spannung sowie Bauelemente zur HF-Anpassung trägt. Der IC wurde mit Silber-Epoxy Kleber aufgeklebt, das Verfahren ist in Abschnitt 5.6.4 detailiert beschrieben. Anschließend wurden der IC mit 25 μm starkem Aluminiumdraht im Wedge-Bonding Verfahren kontaktiert, dabei kam ein manueller Wedge-Bonder Model 4526 von Kulicke&Soffa zum Einsatz. Der fertige Aufbau ist in Abb. 3.14 zu sehen.

[1] Die Formel dafür ist: Vout[0::100::find_index(time,1)] . Der Ausdruck find_index(time,1) dient dabei dazu, den höchsten im Datensatz vorkommenden index zu finden, wobei davon ausgegangen wird, dass time stets kleiner 1 ist. Bei länger laufenden Simulationen ist die Zahl ggfs. zu erhöhen. Die Einheit für time ist stets ganze Sekunden, unabhängig von Start- und Stop Werten des Simulators.

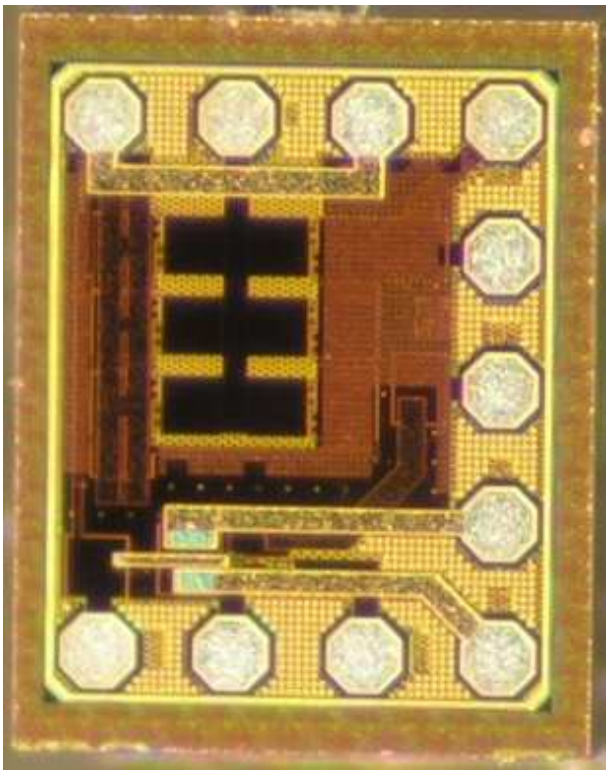


Abbildung 3.13: Chipfoto des IC mit Detektor und Entscheider.
Die aktive Chipfläche beträgt 0,23 mm^2.

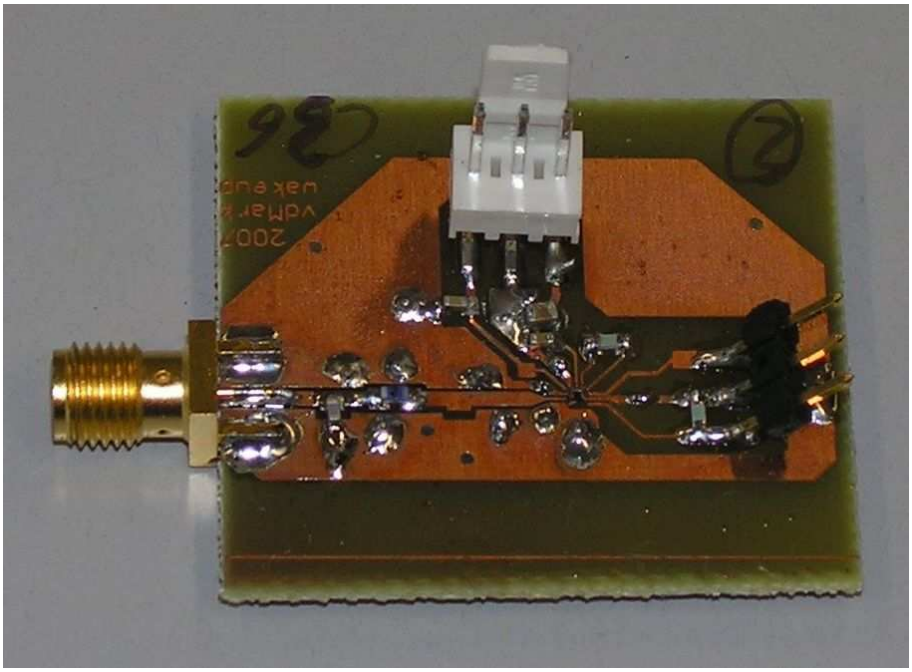


Abbildung 3.14: Foto der Testplatine mit montiertem IC

3.4.3 Ergebnisse

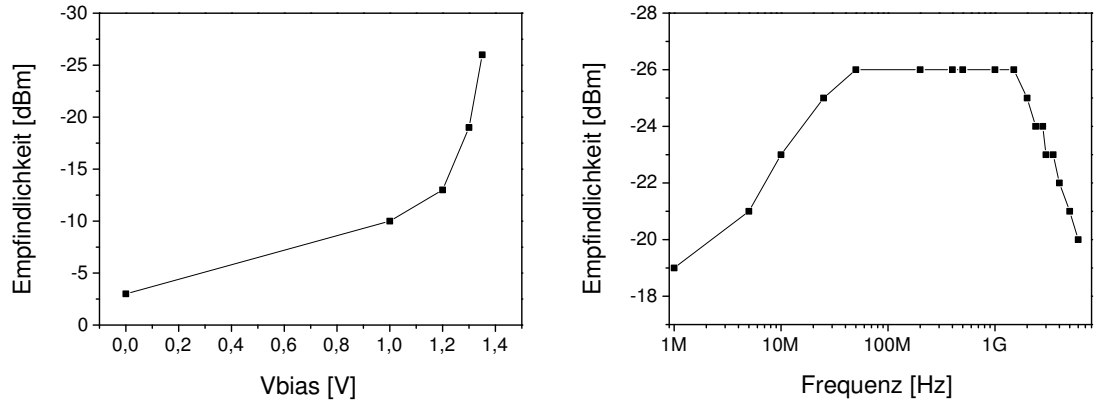
Zur Messung der Empfindlichkeit der Schaltung wurde ein Signalgenerator ESG E4438C von Agilent zunächst per Koaxialkabel mit dem HF-Eingang verbunden. Am Ausgang wurde ein Oszilloskop LeCroy WaveSurfer 424 angeschlossen, Versorgungsspannung und Biasspannung lieferte ein zweikanaliges Labornetzteil Hameg HM 8142. Zur Messung der Stromaufnahme diente ein Philipps PM 2521 Tischmultimeter.

Zur Messung der Empfindlichkeit wurde die interne Pulsmodulation des Signalgenerators verwendet. Am Ausgang der Schaltung war dadurch ein Rechtecksignal im Takt der Pulsmodulation zu sehen. Dann wurde die Amplitude des HF-Signales schrittweise verringert, bis der Ausgang der Schaltung nicht mehr schaltete. Die minimale HF-Leistung, bei der noch ein zuverlässiges Signal am Ausgang vorhanden war, wurde als Empfindlichkeit definiert.

Dabei stellte sich gleich zu Beginn der Messungen heraus, dass die erste Variante des IC, bei der alle drei Stufen des Entscheiders aus Transistoren mit maximaler Gatelänge L bestehen, selbst bei der geringen Belastung durch einen Oszilloskop-Tastkopf (10 MΩ) nicht in der Lage war, ausreichend steile Flanken zu treiben. Daher wurden alle folgenden Messungen mit der zweiten Variante des IC durchgeführt, dessen zweite und dritte Stufe absteigende Gatelängen aufweisen.

Der externe Widerstand für die Stromspiegel (R1 in Abb. 3.12) wurde zu Beginn mit 10 MΩ bestückt. Die Ruhestromaufnahme aus der 3 V Versorgung beträgt damit 103 nA, bei Anliegen eines mit 1 kHz gepulsten HF-Signales beträgt die Stromaufnahme 114 nA. Daraus lässt sich bestimmen, dass pro Schaltvorgang 33 pWs aufgenommen werden. Zur Messung der Stromaufnahme muss unbedingt das Oszilloskop vom Ausgang getrennt werden, da bei 3 V Ausgangssignal 300 nA in den Oszilloskop-Tastkopf (10 MΩ Eingangsimpedanz) fließen, was die Stromaufnahme der eigentlichen Schaltung um ein Mehrfaches übertrifft.

Die Empfindlichkeit der Schaltung hängt naturgemäß sehr von der angelegten Bias-Spannung ab, Abb. 3.15(a) zeigt den Zusammenhang für das erste gemessene Exemplar. Pulsfrequenz war 1 kHz, Trägerfrequenz 2 GHz, der Eingang wurde noch nicht angepasst. Maximale Empfindlichkeit war dabei -26 dBm. Bei Reduzierung der Pulsfrequenz auf 10 Hz betrug die Empfindlichkeit -29 dBm, bei noch niedrigeren Pulsfrequenzen änderte sie sich nicht mehr. Dies weist darauf hin, dass die Anstiegs- und Abklingzeit des Detektorsignales bei diesen niedrigen Leistungspegeln in der Größenordnung einige 10 ms liegt. Die Anstiegszeit konnte nicht direkt gemessen werden, da das Anschliessen eines Tastkopfes mit der im Vergleich zum Diskriminatoreingang niedrigen Impedanz von 10 MΩ den Detektor so stark belastet, dass die Empfindlichkeit der Schaltung um etwa 10 dB abnimmt. Dies deckt sich mit den Messungen aus Abschnitt 3.3. Die maximale Pulsfrequenz spielt jedoch für den Einsatz in der ersten Stufe des Wakeup-Empfängers (siehe Abb. 2.1) keine entscheidende Rolle, da ohnehin nur ein einzelner Puls detektiert werden soll, in Folge dessen die zweite Stufe aktiviert wird.



(a) Abhängigkeit von der Bias-Spannung **(b)** Frequenzabhängigkeit

Abbildung 3.15: Messung der Empfindlichkeit

Abb. 3.15(b) zeigt die Frequenzabhängigkeit des Detektors. Da weder eine (schmalbandige) Anpassschaltung noch Antennen im Signalpfad liegen, ist die Schaltung erwartungsgemäß sehr breitbandig. Die 3 dB Bandbreite reicht von 10 MHz bis 3,5 GHz. Der Eingangsreflektionsfaktor liegt dabei breitbandig um -4 dB, durch Anpassung des Eingangs mit diskreten Bauteilen ließ er sich schmalbandig auf -8 dB verbessern, was die Empfindlichkeit um 3 dB verbesserte.

Bei 2,4 GHz beträgt die Freiraumdämpfung gemäß Gl. 3.3 nach [70] bei 1 m Entfernung 40 dB.

$$a_0 = \left(\frac{4\pi d}{\lambda}\right)^2 = \left(\frac{4\pi d\, f}{c_0}\right)^2 = 1,01^4 \cong 40\, dB \tag{3.3}$$

mit d=1 m, f=2,4 GHz, c_0 = Vakuumlichtgeschwindigkeit

Mit der Empfindlichkeit von besser -25 dBm kann also ein Wakeup-Signal aus 1 m Entfernung empfangen werden, das mit 15 dBm abgestrahlt wird. Bei Verwendung von gerichteten Antennen wie für die eGrains vorgesehen kann die Sendeleistung entsprechend verringert bzw. die Reichweite erhöht werden. Experimentell wurde diese Abschätzung mit Hilfe von zwei kommerziellen 2,4 GHz Minihelix Antennen Typ ANT-24G-HL90-SMA [71] bestätigt: bei 10 dBm Sendeleistung wurde das Wakeup-Signal bis 50 cm Entfernung detektiert, bei 16 dBm Sendeleistung betrug die Reichweite 130 cm. Auch wenn diese Sendeleistungen zunächst hoch erscheinen, sei daran erinnert, dass sie nur für den ersten kurzen Puls der Wakeup-Sequenz (siehe Abb. 2.2) notwendig ist.

Die Umschaltschwelle des Diskriminators liegt bei dem ersten gemessenen Exemplar bei 1,36 V, es war jedoch eine starke Schwankung zwischen verschiedenen Exemplaren zu beobachten, die hinunter bis zu 1,1 V reichte. Der Ruhestrom bei $V_{bias} = 0$ V schwankte bei verschiedenen Exemplaren zwischen 80 und 200 nA.

Wenn die Bias-Spannung direkt unterhalb der Umschaltschwelle gehalten wird (1,35 V bei dem ersten Exepmlar), steigt die Ruhestromaufnahme von 103 auf 162 nA. Bei Anlegen eines gepulsten HF-Signales steigt die Stromaufnahme weiter, und zwar in Abhängigkeit vom HF-Pegel. Bei −10 dBm beträgt sie 184 nA, bei −19 dBm schon 550 nA. Bei näherer Untersuchung erklärt sich dieser Zusammenhang daraus, dass an den Flanken des Ausgangssignales kein zügiges Umschalten stattfindet, sondern der Ausgang einige Male zwischen High- und Low-Pegel schwingt, und zwar mit 320 kHz Schwingfrequenz. Diese Schwingung konnte weder auf der Versorgung noch auf der Bias-Spannung nachgewiesen werden, welche beide zusätzlich zu den integrierten 5 pF Kapazitäten auf dem Testboard mit 1 nF und 1 μF abgeblockt wurden.

Die erste Vermutung, dass diese Schwingung in der Stromspiegelschaltung entsteht, konnte durch Messung mit anderen Werten für R1 bestätigt werden. In Abb. 3.16 sind Messungen mit R1=100 MΩ (oben) bzw. R1=1 GΩ (unten) gezeigt. Die Schwingfrequenz nimmt mit steigenden Werten für den Widerstand ab und beträgt 150 bzw. 95 kHz, die Schwingdauer nimmt zu.

Die Ruhestromaufnahme nimmt erwartungsgemäß ebenfalls ab und beträgt

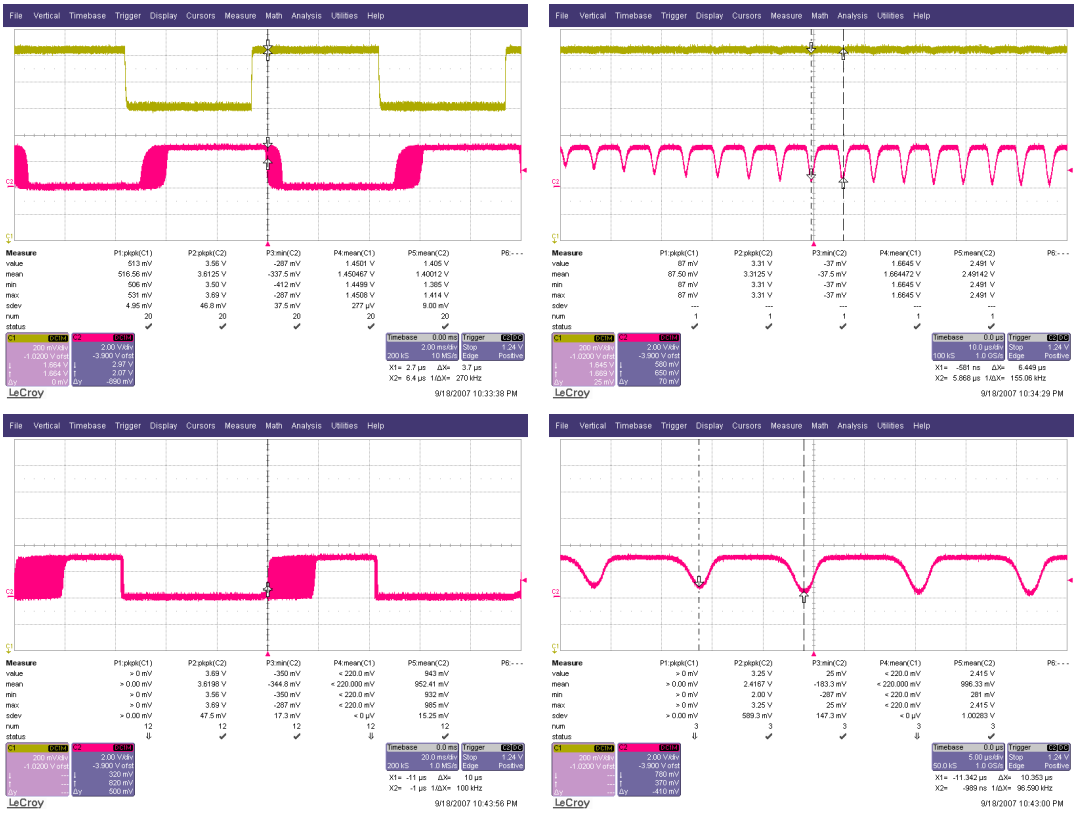


Abbildung 3.16: Untersuchung der Oszillation an den Umschaltflanken für R1=100 MΩ (oben) und R1=1 GΩ (unten)

30 bzw. 7 nA (jeweils mit Vbias=1,35 V), die Empfindlichkeit verschlechtert sich jedoch drastisch: sie beträgt nur noch -11 bzw. -7 dBm, was die Schaltung faktisch unbrauchbar macht. Diese geringe Empfindlichkeit lässt sich dadurch erklären, dass offensichtlich eine höhere Spannungsänderung am Detektorausgang nötig ist, um die erste Stufe des Diskriminators von einem metastabilen Zustand in den anderen zu überführen.

3.5 Verifikation des Gesamtsystemes

Als nächster Schritt wurde die Tauglichkeit der Detektor/Diskriminator Schaltung für den Einsatz in der zweiten Stufe der Wakeupschaltung (siehe Abb. 2.1) untersucht. Dafür spielen die Anstiegs- und Abfallzeiten des Detektors durchaus eine Rolle, da sie die maximal mögliche Bitrate und damit die Übertragungsdauer für eine Wakeup-Adresse bestimmen. Die maximale Pulsfrequenz, die von der Schaltung empfangen werden kann, war je nach Parameter (Vbias, HF Pegel) 1,5-8 kHz. Bei genauerer Untersuchung stellte sich heraus, dass dafür hauptsächlich die Abklingzeit des Detektors verantwortlich ist. Dies verwundert nicht, werden doch die Kapazitäten im Detektor nur über die Leckströme des Diskriminators entladen. Dies ist für maximale Empfindlichkeit vorteilhaft, für die Übertragung einer Bitfolge aber hinderlich.

Da in der zweiten Stufe ohnehin ein LNA vorgesehen ist, kann eine leichte Verschlechterung der Empfindlichkeit hingenommen werden, da sie einfach durch einen höheren Gain in dem LNA kompensiert werden kann. Daher wurde an den Ausgang des Detektors (Punkt TP1 in Abb. 3.12) ein 1 MΩ Widerstand gegen Masse angeschlossen, der den Detektor entlädt. Dadurch verschlechterte die Empfindlichkeit sich um etwa 10 dB, dafür waren Pulsfrequenzen von mehr als 30 kHz möglich.

Nun wurde an den Ausgang des Diskriminators die in Abschnitt 3.2 beschriebene diskrete Adressdekoderschaltung angeschlossen. Der oben genannte Signalgenerator diente nach wie vor als HF Quelle, wurde nun aber durch einen programmierbaren Funktionsgenerator PCG10/8016 von Velleman extern pulsmoduliert. Die Erkennung der Wakeup-Adresse gelang zuverlässig, allerdings nur mit einem sehr kleinen Dynamikbereich.

Je nach eingestellter Biasspannung gelang die Erkennung nur für einen dazu passenden HF-Pegel. Dies liegt daran, dass Anstiegs- und Abklingzeit des Detektors nicht gleich sind und dadurch eine Veränderung des Puls/Pause Verhältnisses bewirken. Wenn der HF-Pegel gerade ausreichend ist, um den Detektor-Ausgangspegel über die Schaltschwelle zu bewegen und damit eine Umschaltung zu bewirken, ist die Anstiegszeit bis zum Erreichen der Schwelle groß, die Zeit bis das Signal unter die Schwelle abgeklungen ist dagegen sehr kurz (Prinzipdarstellung siehe Abb. 3.17). Andersherum wird bei großem Pegel die Schwelle im Anstieg schnell erreicht und es gibt kaum Verzögerung, das Abklingen unter die

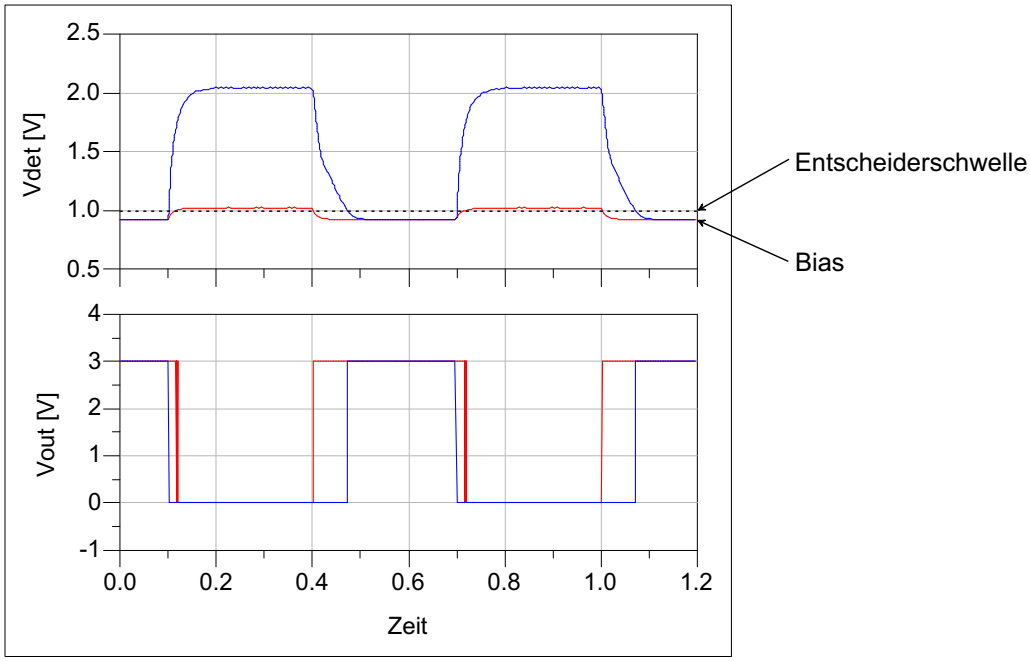


Abbildung 3.17: Prinzipdarstellung des Einflusses des Signalpegels auf die Pulsweiten (normierte Zeit). Die roten Kurven entsprechen einem niedrigen, die blauen einem hohen HF-Pegel. Wie deutlich zu sehen ist, ist bei niedrigem HF Pegel die fallende Flanke, bei hohem Pegel die steigende Flanke verzögert, was jeweils zu einem unsymmetrischen Puls/Pause Verhältnis führt.

Schwelle dauert dagegen lange. Abb. 3.18 zeigt die Pulsweiten am Ausgang des Diskriminators für unterschiedliche HF Pegel an der realen Schaltung.

Da bei der im Adressdekodierer verwendeten PWM Kodierung aber gerade in den Pulslängen die Information übertragen wird, ist dieses Verfahren sehr anfällig für Verzerrungen des Puls/Pause Verhältnisses.

3.6 Diskussion und Verbesserungsmöglichkeiten

Die Empfindlichkeit der Detektor/Diskriminator Schaltung ist ausreichend für den geplanten Zweck, eine weitere Verbesserung wäre aber wünschenswert um Sendeleistung zu sparen und/oder Reichweite verbessern zu können. Dazu sind in erster Linie bessere Dioden notwendig, hier ist also die Halbleitertechnologie gefragt. Als diskrete Bauteile sind deutlich bessere Dioden erhältlich als die in BiCMOS Technologien verfügbaren, hier scheint also Verbesserungsspielraum vorhanden zu sein.

Abbildung 3.18: Gemessene Pulsweiten für unterschiedliche HF Pegel. Der grüne Graph zeigt das Modulationssignal am Eingang des Signalgenerators, der rote Graph den Ausgang der Diskriminatorschaltung.

Um die Schaltung auch bei weniger als 100 nA Stromverbrauch nutzbar zu machen, sind weitere Untersuchungen an der Stromspiegelschaltung notwendig. Es muss ein Weg gefunden werden, trotz der sehr großen externen Widerstände (100 MΩ und mehr) die Schaltung zu stabilisieren. Vermutlich spielen auch die Induktivitäten der Bonddrähte zu und von dem externen Widerstand eine Rolle. Eine Technologie, die es ermöglicht, so große Widerstände zu integrieren, würde hier Abhilfe schaffen.

Das Problem der langen Abklingzeit durch einen Entladewiderstand zu lösen, wie hier geschehen, ist sicherlich noch nicht der Weisheit letzter Schluss, angesichts des damit verbundenen Empfindlichkeitsverlustes von immerhin 10 dB. Eine denkbare Lösung wäre, den Entladewiderstand nicht permanent angeschlossen zu halten, sondern durch einen Schalter nach Ablauf einer Bitdauer zuzuschalten. Ein nahezu perfekter Schalter für Gleichstrom steht in integrierten CMOS Schaltungen praktisch kostenlos zur Verfügung. Das Verfahren setzt allerdings konstante Bitlängen voraus, ist also nicht mit der hier vorgeschlagenen PWM Modulation kombinierbar.

Um die Schwierigkeiten, die durch die unterschiedlichen Einschalt- und Ausschaltverzögerungen hervorgerufen werden, zu vermeiden, wäre es für den Aufbau der Gesamtschaltung wohl sinnvoll, in der zweiten Stufe das detektierte Signal gleichanteilsfrei zur Biasspannung zu addieren. Dies kann mit einem einfachen Operationsverstärker mit einigen 100 kHz Verstärkungs-Bandbreite Produkt geschehen. Da in dieser Stufe ohnehin ein LNA vorgesehen ist, der einige mA Stromverbrauch haben wird, fallen einige 10 μA für einen Operationsverstärker nicht ins Gewicht.

Insgesamt kann die Machbarkeit dieses Konzeptes als gezeigt gelten. Die bei den ersten Versuchen aufgetretenen Schwierigkeiten sind allesamt mit dem heutigen Stand der Technik in BiCMOS Technologie lösbar. Ein 2,4 GHz CMOS LNA

ist heute Standard, zumal die Rauschzahl nicht besonders niedrig sein muss. Der NF Operationsverstärker ist erst recht ein Standardbaustein. Wichtig wird die Untersuchung von Schottky Dioden unterschiedlicher Technologieanbieter sein, die dabei zu besonders zu betrachtenden Parameter wurden in Abschnitt 3.1.2 ermittelt.

Schließlich wäre im Sinne einer Kostenreduzierung zu untersuchen, inwieweit eine reine CMOS Lösung machbar ist. Schottky Dioden sind prinzipiell auch in dieser Technologie realisierbar, da die dafür verwendeten Schichten bei CMOS und BiCMOS gleich sind [72]. Schottky Dioden sind zwar zur Zeit in den CMOS Designkits gängiger Hersteller nicht enthalten, doch das ist kein Naturgesetz und kann sich mit den nächsten Technologiegenerationen ändern. Notfalls wäre es auch denkbar, die Modelle aus einem BiCMOS Designkit manuell in einem CMOS Prozess einzusetzen [73].

Es gibt im gesamten Wireless Bereich große Bemühungen, aus Kosten- und Platzgründen HF Schaltungen voll integriert ohne externe Bauteile in CMOS zu realisieren. Da die Schottky Diode traditionell ein wichtiges Bauteil der Hochfrequenztechnik ist, ist die Integration von Schottky Dioden und auch von Schottky Transistoren (SFET) in CMOS-Prozesse Gegenstand aktueller Forschung [74], und es können Bemühungen seitens der IC Hersteller in Richtung hochwertiger CMOS integrierter Schottky Dioden erwartet werden.

Kapitel 4

Ausgewählte Funktionsblöcke

In diesem Kapitel sollen einige Funktionsblöcke von Sendeempfängern näher diskutiert werden, die in den Konzepten aus dem 2. Kapitel Verwendung finden. Dabei wird das Hauptaugenmerk stets auf einem möglichst niedrigen Energieverbrauch liegen.

Alle in diesem Kapitel vorgestellten MMICs wurden mit dem 4" GaInP/GaAs HBT Prozess des Ferdinand-Braun-Institutes für Höchstfrequenztechnik Berlin (FBH) hergestellt. Dieser Prozess erreicht sehr hohe Werte für f_{max} von über 170 GHz bei $V_{CE} = 3\,\mathrm{V}$, während die f_T von 36 GHz sich im Bereich des Industriestandards bewegt. Während die f_T im Wesentlichen durch den Schichtaufbau festgelegt ist, kann die f_{max} durch spezielle Techniken erhöht werden. In diesem Fall wurden insbesondere der Basiswiderstand R_B und die Basis-Kollektor Kapazität C_{bc} optimiert. Ersterer durch eine reduzierte Unterätzung des Emittermetalles, letztere durch ein spezielles He^+ Implant. Dadurch wird eine bessere Isolation der angrenzenden Schichten erreicht, wodurch die extrinsische Basis-Kollektor Kapazität C_{bc-ex} stark abnimmt. Für weitere Details siehe [75].

Mit Hilfe der regulären Metallisierungsebene auf der Oberfläche sowie einer metallischen Hilfsebene können Koplanarleitungen mit Luftbrücken realisiert werden, Microstrip-Leitungen sind nicht vorgesehen.

4.1 VCO

Herzstück fast aller Frequenzsynthesizer ist ein VCO. Entsprechend den Überlegungen in Abschnitt 2.2 wurde der VCO nicht für die Sendefrequenz 24 GHz entworfen, sondern für die halbe Frequenz 12 GHz mit dem Ziel, einen Frequenzverdoppler einzusetzen.

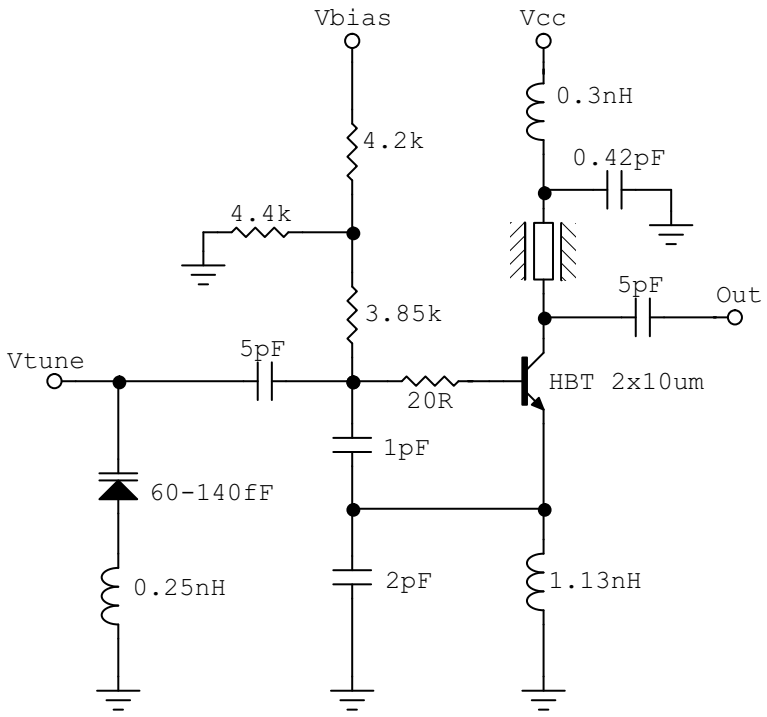


Abbildung 4.1: Schaltplan des realisierten Oszillators

4.1.1 Entwurf

Als Schaltungstyp wurde ein aktiver LC-Oszillator wie in Abb. 4.1 gezeigt ausgewählt. Durch die relativ niedrige Güte integrierter Spulen lässt sich mit diesem Schaltungstyp kein sehr gutes Phasenrauschen erzielen, dies spielt jedoch für die angestrebten Sensor-Netzwerk Anwendungen eine untergeordnete Rolle. Um den Energieverbrauch der Schaltung so niedrig wie möglich zu halten, wurde der kleinste in der FBH GaAs-HBT Technologie verfügbare Transistor mit 2x10 μm^2 Emitterfläche gewählt. Dieser Transistor erreicht schon mit ca. 2 mA Kollektorstrom einen brauchbaren Arbeitspunkt. Die niedrige f_T von nur 36 GHz spielt für ein Einsatz als Oszillator eine untergeordnete Rolle, wichtiger ist die deutlich höhere f_{max} von 170 GHz dieser Technologie. Die zur Frequenzabstimmung des VCO eingesetzte Varaktordiode steht in dem verwendeten Prozess integriert zur Verfügung. Sie kann mit bis zu 9 V betrieben werden, in der hier anvisierten Anwendung sind jedoch nur 3 V Betriebsspannung vorgesehen und für diesen Abstimmbereich (also 0-3 V) sind auch die Kapazitätswerte im Schaltplan angegeben.

Die Schaltung wurde mit Hilfe des Schaltungssimulators „Advanced Design System“ (ADS) der Firma Agilent entworfen und simuliert, dabei wurde das vom FBH zur Verfügung gestellte Designkit mit Modellen für Transistoren [76] und Leitungen verwendet. Für die Induktivitäten standen aus Messungen abgeleitete

Ersatzschaltbilder zur Verfügung, die mit idealen Elementen in ADS nachgebaut wurden. Anschließend wurde das Chiplayout mit der CAD Software Cadence entworfen, die für das Layout geometrisch notwendigen zusätzlichen Leitungen sowie T-Verzweigungen und Kreuzungen wurden dann wiederum in die Schaltungssimulation eingefügt und die Schaltung erneut optimiert. Mit diesen Ergebnissen wurde darauf wieder das Layout verändert, und so in einem iterativen Prozess der optimale Entwurf gefunden. Schließlich wurde der Chip am FBH hergestellt, ein Chipfoto ist in Abb. 4.2 gezeigt.

4.1.2 Ergebnisse

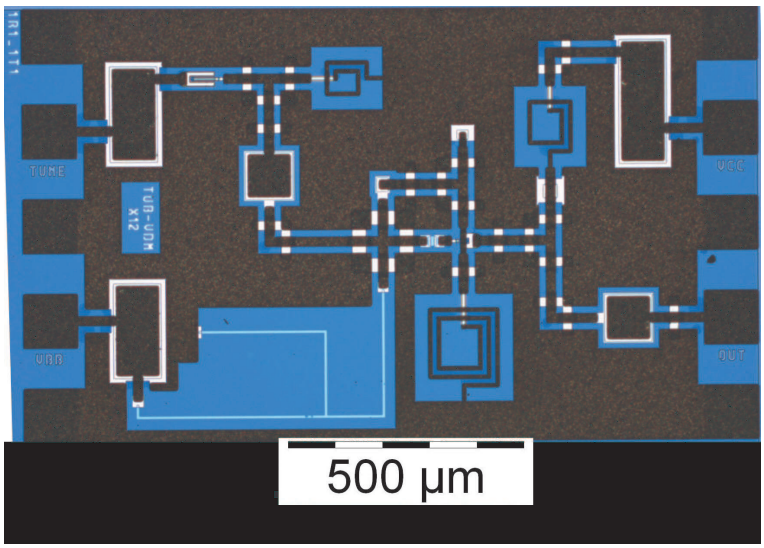
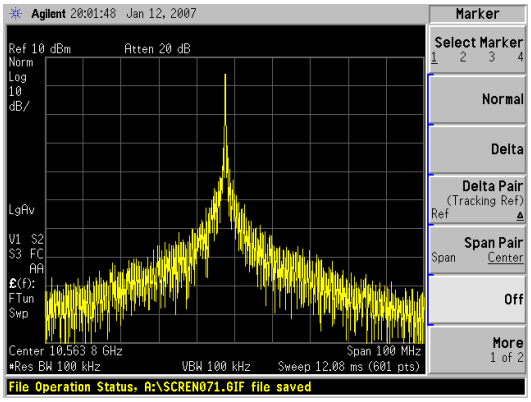


Abbildung 4.2: Chipfoto des realisierten 12 GHz VCO

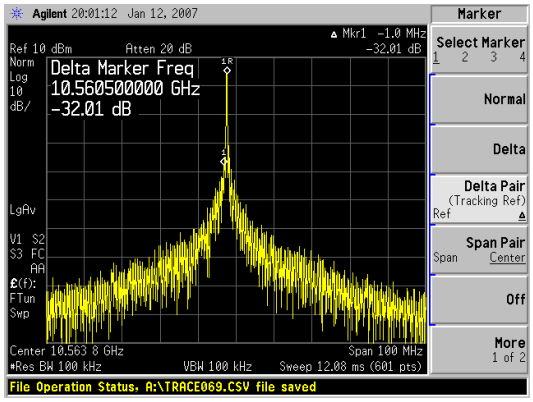
Der realisierte MMIC wurde On-Wafer mit einem Agilent PSA Spektrumanalysator vermessen, die Ergebnisse sind in Abb. 4.3 zu sehen. Der Oszillator schwingt problemlos an und erzeugt bei 3 V Versorgungsspannung und 9 mA Stromaufnahme 5,2 dBm Ausgangsleistung (zu der in Abb. 4.3(a) gezeigten Messung muss noch die Kabeldämpfung von 1 dB addiert werden). Der Abstimmbereich geht für 0-3 V Abstimmspannung von 10,56 bis 10,96 GHz und liegt damit gut 1 GHz unterhalb der angestrebten Frequenz.

Die Schwingfrequenz war allerdings nicht sehr stabil, wie in Abb. 4.3(b) und (c) zu sehen ist: Indem der Tune-Anschluss des VCO direkt mit einem Kurzschlussstecker versehen wurde, um eine Modulation des VCO durch Rauschen aus der Spannungsquelle zu verhindern, konnte das Signal zwar etwas stabilisiert werden, dennoch ist das Phasenrauschen mit −32 dBc in 1 MHz Abstand sehr hoch. Weiterhin driftet der VCO über die Zeit, Abb. 4.3(c) zeigt eine Messung des Ausgangssignales mit aktivierter MaxHold Funktion des Spektrumanalysators nach einer Messdauer von einigen Sekunden. Bei längerer Messzeit verändert

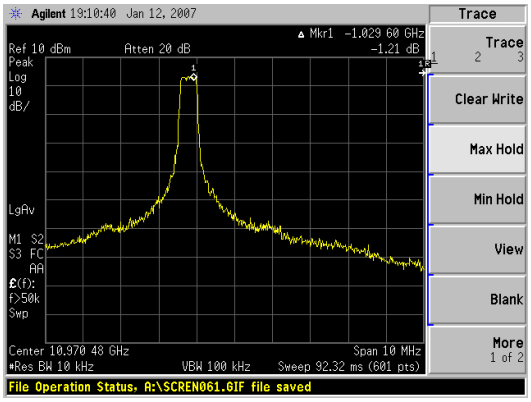
sich das Ergebnis nicht weiter. Die Messung wurde gestartet, nachdem der VCO bereits einige Zeit in Betrieb war um thermische Effekte auszuschließen.



(a) Ausgangssignal



(b) Phasenrauschen



(c) Drift

Abbildung 4.3: Messergebnisse des VCO

Der gezeigte VCO erfüllt alle Anforderung für die geplante Anwendung, insbesondere die der niedrigen Energieaufnahme. Er ist jedoch sicherlich noch nicht optimal in Hinsicht Phasenrauschen. Da vom Projektpartner FBH ein fertig entwickelter VCO für die weiteren Arbeiten zur Verfügung gestellt werden konnte, wurde die Optimierung dieses VCO nicht weiter verfolgt.

4.2 Freqenzvervielfacher

4.2.1 Funktionsprinzip

Frequenzvervielfacher nutzen grundsätzlich die nichtlineare Übertragungsfunktion

$$i = g(u) \tag{4.1}$$

eines Bauteiles aus, um Oberwellen des Eingangssignales zu erzeugen. Dabei ist u die Eingangsspannung und i der resultierende Strom. Als Bauteil kann z.B. eine Diode, aber auch ein Transistor eingesetzt werden.
Wenn in die Taylorentwicklung

$$i = g_0 + g_1 u + g_2 u^2 + ... \tag{4.2}$$

der Funktion $g(u)$ die als sinusförmig angenommene Eingangsspannung

$$u = A \cos \omega t \tag{4.3}$$

eingesetzt wird, gilt für den resultierenden Strom

$$\begin{aligned} i(t) &= g_0 + g_1(A\cos\omega t) + g_2(A\cos\omega t)^2 + ... && (4.4)\\ &= g_0 + g_1(A\cos\omega t) + g_2 A^2\left(\frac{1}{2} + \frac{\cos 2\omega t}{2}\right) + ... && (4.5)\\ &= \left(g_0 + \frac{g_2 A^2}{2}\right) + g_1 A\cos\omega t + \frac{g_2 A^2}{2}\cos 2\omega t + ... && (4.6) \end{aligned}$$

Neben dem $\cos \omega t$ Term der Grundwelle ist ein Gleichanteil sowie ein Term $\cos 2\omega t$ mit der doppelten Frequenz erkennbar, bei Weiterentwicklung der Taylorreihe entstehen Terme mit 3ω, 4ω, usw. Indem schaltungstechnisch die gewünschte Harmonische selektiert und alle anderen unterdrückt werden, wird ein bestimmter Faktor n ausgewählt.

Bei Bauteilen mit exponentiellen Kennlinien wie Dioden und bipolaren Transistoren werden alle ganzzahligen Vielfachen der Eingangsfrequenz erzeugt, da die Taylorreihe nicht endlich ist. Die Koeffizienten werden jedoch mit $\frac{1}{n!}$ kleiner, sodass die direkte Erzeugung nur bis etwa Faktor 5 praktikabel ist, für größere Vielfache wird in der Regel auf einen mehrstufigen Vervielfacher zurückgegriffen. Dabei ist auch zu beachten, dass nach [77] für den maximal theoretisch erreichbaren Wirkungsgrad η eines dissipativen Vervielfachers gilt:

$$\eta = \frac{1}{n^2} \quad . \tag{4.7}$$

Diese Gleichung gilt zwar streng nicht mehr für aktive Vervielfacher, dennoch gilt allgemein, dass der Wirkungsgrad für höhere Faktoren abnimmt.

4.2.2 Realisierung

Für die Anwendung in energiesparenden Empfängern für Sensornetzwerke muss ein Frequenzverdoppler mehrere Eigenschaften erfüllen: als erstes soll er natürlich möglichst wenig Energie verbrauchen, dabei soll er aber gleichzeitig möglichst einen Konversionsgewinn aufweisen und eine relativ hohe Ausgangsleistung erreichen können, sodass das Ausgangssignal ohne weitere stromverbrauchende Pufferstufen direkt einem Mischer wie z.B. dem in [79] beschriebenen zugeführt werden kann. Die in der Literatur [80–85] veröffentlichten Verdoppler erfüllen nicht gleichzeitig die beschriebenen Anforderungen, daher wird im Folgenden gezeigt, dass eine derartige Schaltung realisierbar ist.

Für den hier diskutierten Anwendungszweck ist ein aktiver Verdoppler vorteilhaft, da er einen Konversionsgewinn ermöglicht bei gleichzeitig hohem Wirkungsgrad [86]. Als nichtlineares Bauteil kommt hier ein GaInP/GaAs HBT mit $2\,\mathrm{x}\,10\,\mu\mathrm{m}^2$ zum Einsatz. Der zur Verfügung stehende Halbleiterprozess des Ferdinand-Braun-Institutes für Höchstfrequenztechnik (FBH), Berlin, bietet eine Transitfrequenz f_T von nur 36 GHz, was den erreichbaren Gewinn bei 24 GHz deutlich begrenzt. Trotz dieser Einschränkung konnte ein brauchbarer Frequenzverdoppler aufgebaut werden.

Der grundsätzliche Aufbau des Frequenzverdopplers ist in Bild 4.4 gezeigt, λ_{24} bezeichnet die Wellenlänge bei 24 GHz. Er folgt dem in [55] beschriebenen Ansatz. Der Grundaufbau gleicht einem Verstärker, lediglich eine veränderte und eine zusätzliche Streifenleitung unterscheiden den Verdoppler von ersterem: Die oft zur Entkopplung verwendeten $\lambda/4$ Leitungen sind hier an Ein- und Ausgang unterschiedlich lang. Die Funktion der $\lambda/4$ Leitung besteht darin, den HF-Kurzschluss der Gleichspannungsquelle in einen Leerlauf zu transformieren. Die Leitung am Eingang muss daher doppelt so lang sein ($\lambda_{12}/4 = \lambda_{24}/2$), da sie für die Eingangsfrequenz von 12 GHz diese Transformation vornehmen soll. Gleichzeitig erzeugt sie am Transistoreingang einen Kurzschluss für 24 GHz, da die selbe Leitung für 24 GHz eben die elektrische Länge $\lambda/2$ hat und somit den Kurzschluss wieder in

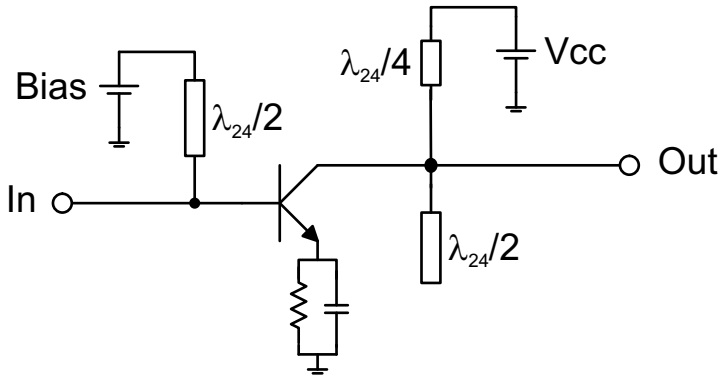


Abbildung 4.4: Schaltplan des Frequenzvervielfachers

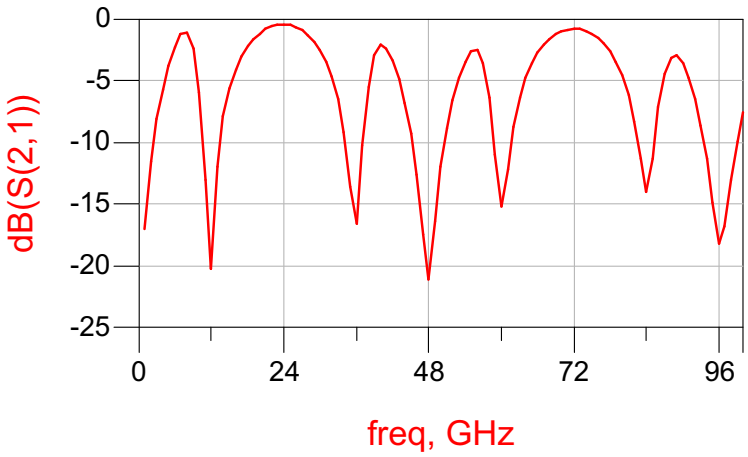


Abbildung 4.5: Transmission der Ausgangsstruktur

einen Kurzschluss transformiert. Dieser Kurzschluss sorgt dafür, dass Leistung bei 24 GHz, die den Transistor sozusagen „in die falsche Richtung“ verlässt, wieder in den Transistor zurück reflektiert wird und letztlich wie gewünscht den Ausgang erreicht [86].

Die $\lambda_{24}/4$ Leitung am Ausgang erfüllt nach dem selben Prinzip zusätzlich zu der üblichen Funktion, das Abfließen des Nutzsignals in die Versorgung zu verhindern, auch noch den Zweck, die Signalanteile bei 48 GHz, der 4. Harmonischen, kurzzuschließen. Das entscheidende Element, das aus dem Verstärker einen Frequenzverdoppler macht, ist aber die leerlaufende $\lambda_{24}/2$ Leitung am Ausgang: Sie transformiert den Leerlauf an ihrem Ende für 12 GHz zu einem Kurzschluss, und unterdrückt damit die Verstärkung der Grundwelle. Für 24 GHz stellt sie einen Leerlauf dar, für 36 GHz hat sie die Länge $3\lambda/4$ und schließt somit auch diese kurz. Wie gewünscht ist also der 24 GHz Signalanteil der einzige, der ungehindert den Ausgang erreichen kann.

Abbildung 4.5 zeigt das Transmissionsverhalten der beiden Leitungen am Ausgang, simuliert in Agilent ADS mit dem Leitungsmodell für die Koplanar-Streifenleitungen des o.g. FBH GaAs Prozesses. Deutlich zu sehen ist die Unterdrückung der Grundwelle bei 12 GHz und der unerwünschten harmonischen Vielfachen bei 36, 48 und 60 GHz. Erst die 6. Harmonische bei 72 GHz kann passieren, der bei dieser Frequenz erzeugte Leistungsanteil ist aber gemäß den Überlegungen in Abschnitt 4.2.1 sehr gering und dessen Verlust kann daher akzeptiert werden.

Der Arbeitspunkt des Transistors muss nun so eingestellt werden, dass durch absichtliche Übersteuerung ein möglichst großer Signalanteil bei der zu erzeugenden 2. Harmonischen bei 24 GHz entsteht. Ein Emitterwiderstand sorgt für die Stabilisierung des Arbeitspunktes gegenüber Prozessschwankungen, insbesondere der Gleichstromverstärkung B, bei der Herstellung und Temperaturschwankun-

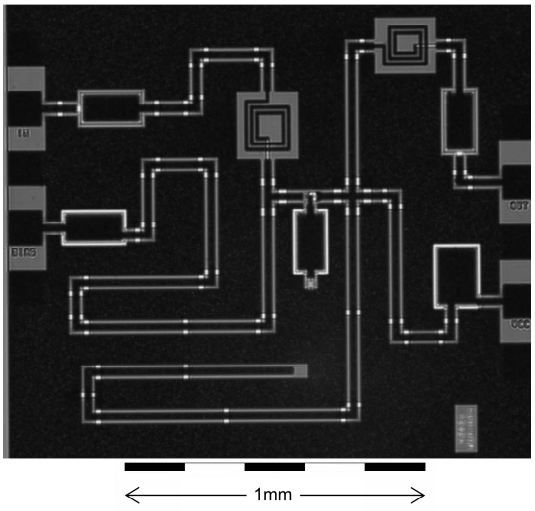


Abbildung 4.6: Chipfoto des 24 GHz Frequenzverdopplers.

gen im Betrieb, wie üblich wird er durch eine Kapazität kurzgeschlossen, um eine Gegenkopplung des HF-Signales zu vermeiden.

Die Schaltung wurde mit den selben Werkzeugen wie in 4.1.1 beschrieben entworfen und ebenfalls am FBH hergestellt, ein Chipfoto ist in Abbildung 4.6 zu sehen. Die Größe des Chips beträgt 1,4 x 1,7 mm^2 einschließlich der Anschlusspads, ohne Anschlüsse 1,4 x 1,4 mm^2. Letztere Fläche ist das relevante Maß im Hinblick auf einen vollintegrierten Transceiver.

4.2.3 Ergebnisse

Die Schaltung wurde mit Hilfe eines On-Wafer-Probers gemessen, die Messergebnisse stimmen mit den erwarteten Werten aus der Simulation gut überein (siehe Abb. 4.7). Der maximale Konversionsgewinn von 3 dB wird für −10 dBm bis −3 dBm Eingangsleistung erreicht, dabei ist die Grundwellenunterdrückung größer 20 dBm. Die Leistungsaufnahme aus der Batterie hängt vom Leistungspegel ab, bei −6 dBm Ausgangsleistung beträgt sie 10 mW, bei 0 dBm Ausgangsleistung 15 mW. Die Bandbreite beträgt etwa 700 MHz. Wie in Tabelle 4.1 zu sehen ist, erreicht die Schaltung im Vergleich zu publizierten Ergebnissen zwar keinen Spitzenwert in einer der Kategorien, sie erfüllt aber als Einzige alle eingangs geforderten Bedingungen für den Einsatz in energiesparenden Empfängern.

Das Phasenrauschen des Signales wird durch den Frequenzverdoppler wie erwartet um etwa 6 dB verschlechtert, wie in Abb. 4.8 zu sehen ist. Abweichungen von dem idealen Wert von 6 dB liegen im Bereich der Messgenauigkeit. Die Messung erfolgte mit mit einem Agilent PSA Spektrumanalysator mit 10 kHz Bandbreite (RBW=VBW=10 kHz), sodass Pegeldifferenzen der Größenordnung -70 dBc gemessen werden mussten, eine Messung, die zwangsläufig stark fehler-

Ref.	Technologie	Chip Größe [mm^2]	Ausggs-leistung [dBm]	f_0 Unter-drückg	Gewinn [dB]	Ausggs-freq. [GHz]	DC Leistg [mW]
[80]	GaAs pHEMT	0.92	2.5	> 15	-5.5	50	5
[81]	GaAs pHEMT	1.5	-1	13	-6	50	132
[82]	GaAs HEMT	3	6	> 20	1	56	275
[83]	InP DHBT	-	-10	32	1	60	730
[84]	SiGe HBT	0.25	-3	22	8.6	30	185
[85]	SiGe HBT	1	-2	> 20	17	14	$\sim$100
vorliegende Arbeit	GaAs HBT	2	0	> 19	3	24	13

Tabelle 4.1: Vergleich des Realisierten Frequenzverdopplers mit der Literatur

behaftet ist. Daraus erklären sich die relativ hohen Schwankungen der Differenzkurve.

Zur weiteren Verifikation wurde der Frequenzverdoppler mit einem von Chafik Meliani am FBH entworfenen VCO [50] auf einen Chip integriert. Ein Foto der Gesamtschaltung ist in Abbildung 4.9 zu sehen, Abbildung 4.10 zeigt die Messergebnisse dieser Schaltung. Die maximale Ausgangsleistung von 0 dBm wird bei 25 GHz erreicht, der Abstimmbereich reicht von 24,4 bis 26 GHz für $0 - 3$ V Abstimmspannung. Er liegt damit etwas oberhalb der erwarteten 24 GHz, was an der Verstimmung des VCO durch die direkte Ankopplung an den Verdoppler liegt. Aus Energiespargründen wurde auf eine zwischengeschaltete Pufferstufe verzichtet. Diese leichte Abweichung lässt sich jedoch bei einem Redesign problemlos korrigieren.

Durch höhere Abstimmspannungen, bis zu 9 V sind mit der verwendeten integrierten Varaktordiode möglich, erhöht sich der Abstimmbereich deutlich, jedoch sind Spannungen größer 3 V in der Regel in miniaturisierten Kleinstsendern nicht verfügbar. Auch der oben genannte Abstimmbereich ist jedoch für die meisten Anwendungen ausreichend.

Die Leistungsaufnahme der Gesamtschaltung beträgt 43 mW, wovon 30 mW auf den VCO entfallen und 13 mW auf den Frequenzverdoppler, bei jeweils 2,5 V Betriebsspannung.

Die Schaltung ist somit prinzipiell für den Einsatz in Sensornetzwerken geeignet, um einen aktiven Mischer wie z.B. den im Rahmen des AVM Projektes entwickelten [79] direkt auszusteuern. Verbesserungspotential ist hinsichtlich Größe und Konversionsgewinn gegeben: Durch Einsatz einer neueren Halbleitertechnologie, die Transistoren mit einer höheren f_T bietet, ist ein deutlich höherer Gewinn möglich. Der relativ hohe Flächenverbrauch wird größtenteils durch die Koplanarleitungen verursacht, welche konservativ mit 100 μm Abstand verlegt wurden, das entspricht der doppelten Leitungsbreite von 50 μm. Dieser Abstand ließe sich

reduzieren, wenn die dann auftretenden Verkopplungseffekte zwischen benachbarten Leitungen mittels Feldsimulation berechnet und beim Design berücksichtigt werden, wobei mehrere Iterationsschritte Entwurf-Herstellung-Messung zu erwarten sind. Beim Einsatz einer Technologie mit Microstrip-Leitungen würde sich der Platzbedarf der Leitungen durch die geringeren Mindestabstände automatisch stark reduzieren.

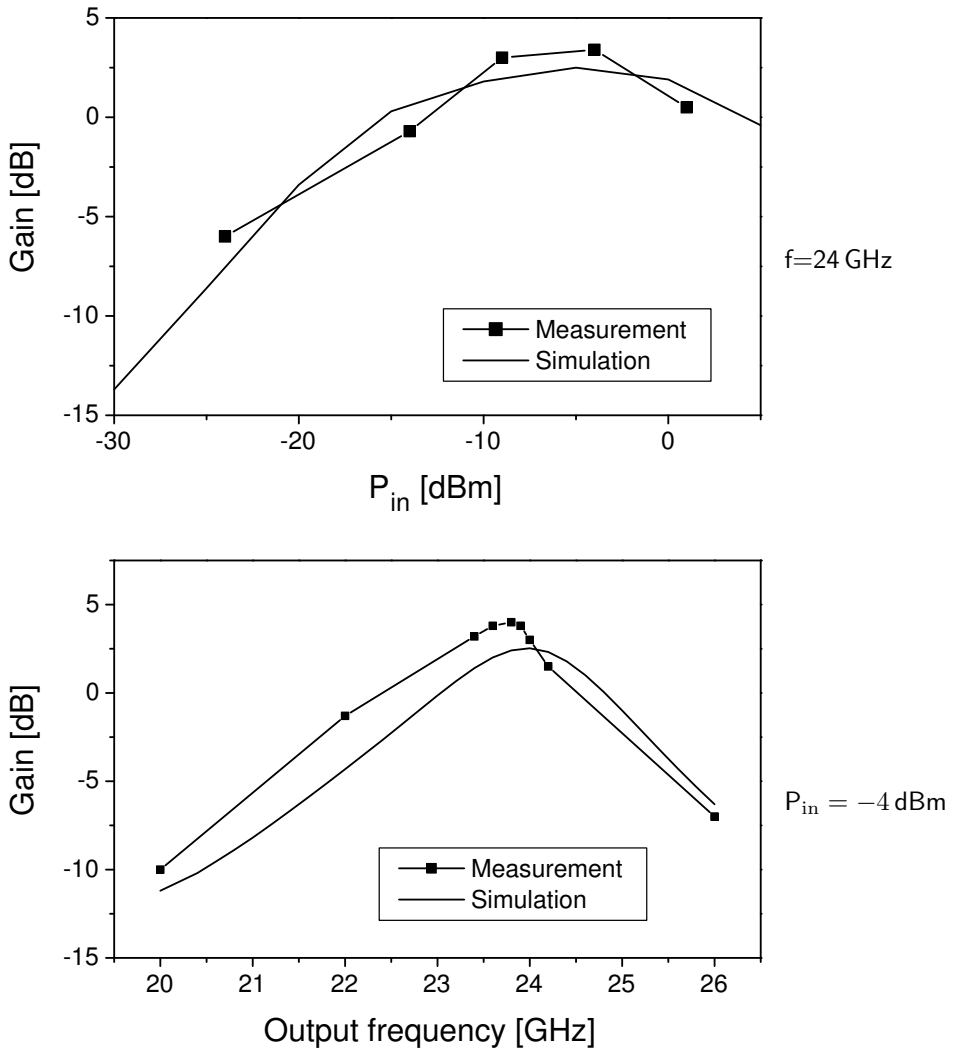


Abbildung 4.7: Simulations- und Messergebnisse für den 24 GHz Frequenzverdoppler.

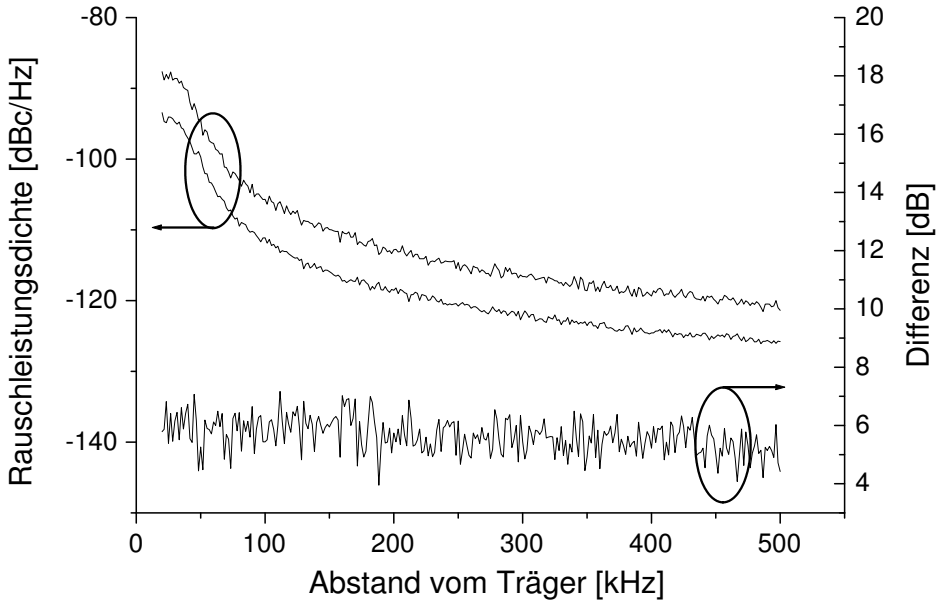


Abbildung 4.8: Einfluss des Frequenzverdopplers auf das Phasenrauschen: Zu sehen sind das Phasenrauschen am Ausgang des Frequenzverdopplers (oberste Kurve), das Phasenrauschen am Ausgang des Generators (darunter), und unten die Differenz der beiden Kurven.

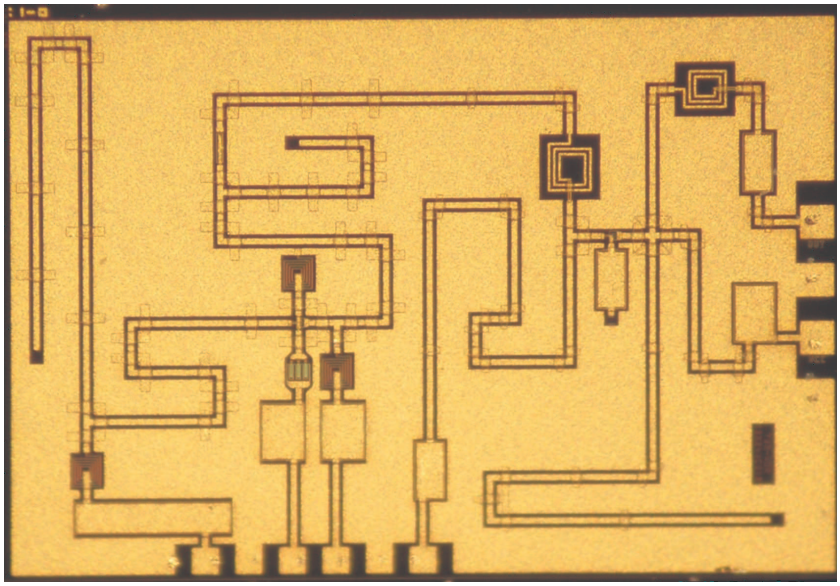


Abbildung 4.9: Chipfoto der integrierten 24 GHz Signalquelle aus 12 GHz VCO (linker Teil) und Frequenzverdoppler (rechter Teil).

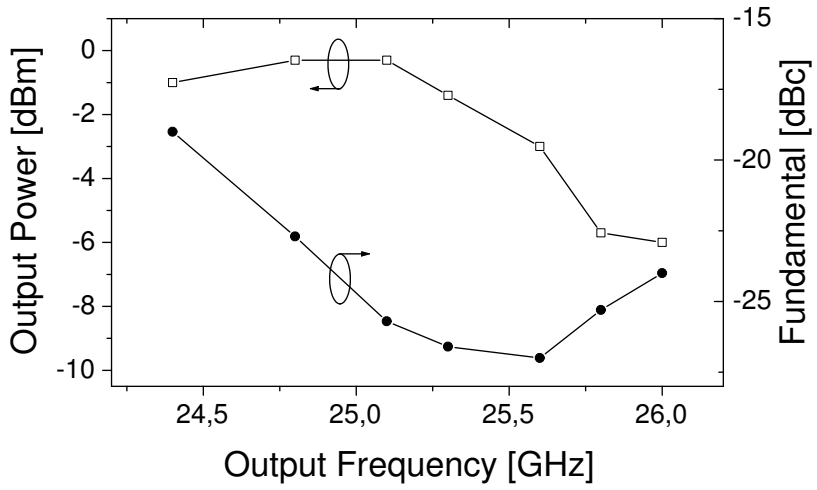


Abbildung 4.10: Messung der Ausgangsleistung und Grundwellenunterdrückung der Zusammenschaltung von VCO und Frequenzverdoppler.

4.3 Dielektrische Resonatoren als Filter

4.3.1 Motivation

Entscheidend für die Qualität eines empfangenen Signales ist der Störabstand SNR $= P/N$, also das Verhältnis von empfangener Signalleistung zur Rauschleistung. Die Rauschleistung am Antennenausgang beträgt dabei nach [87]:

$$N = kTB \tag{4.8}$$

mit der Boltzmannkonstante k, der Antennentemperatur T sowie der Bandbreite B. Je geringer die Bandbreite, umso höher ist demnach der Störabstand. Ein Bandpassfilter zur Selektion des Empfangsbandes ist also nicht nur zur Erhöhung der Störfestigkeit gegenüber Signalen auf anderen Frequenzen vorteilhaft, sondern trägt auch zur Verbesserung des Rauschabstandes wesentlich bei.

Für die sehr niedrigen Datenraten, die in Sensornetzwerken üblicherweise zur Anwendung kommen, ist nur eine sehr kleine Bandbreite (üblicherweise < 1 MHz) für die Übertragung notwendig, idealerweise ist die Bandbreite des Bandpassfilters nicht wesentlich breiter. Bei 24 GHz Mittenfrequenz enstprechen 1 MHz Bandbreite allerdings nur 0,004 %, was mit dem für Sensornetzwerke möglichen Aufwand nicht zu erreichen ist.

Eine relativ unaufwendige und damit im Rahmen von Sensornetzwerken einsetzbare Möglichkeit zur Filterung bietet der Einsatz von dielektrischen Resonatoren. Moderne Materialien, in der Regel Ferrite aus z.B. Ba, Zn, Ta, machen durch hohe Güten von > 10000 bei 10 GHz sehr schmalbandige Resonanzen möglich, wobei durch die gleichzeitig hohen Dielektrizitätskonstanten von 30..80 kleine geometrische Abmessungen erreicht werden können.

4.3.2 Theorie

Dielektrische Resonatoren existieren in verschiedenen geometrischen Strukturen, der vorherrschende Typ ist aber ein kurzer, massiver Zylinder [88], [89]. In diesen Resonatoren können verschiedene Moden auftreten, meist wird der $TE_{01\delta}$ Modus angewendet. Im Gegensatz zu Hohlraumresonatoren mit metallischen Wänden befindet sich nicht das gesamte Feld im inneren des Resonators, sondern nur ca. 95 % der elektrischen und 60 % der magnetischen Feldenergie (für $\epsilon_r \approx 40$) [89]. Das macht die Berechnung der Resonanzfrequenz trotz der einfachen geometrischen Struktur wesentlich aufwändiger, faktisch nur mit Hilfe numerischer Methoden lösbar. Näherungsformeln wie die in [89] angebene

$$f_{GHz} = \frac{34}{a_{mm}\sqrt{\epsilon_r}}\left(\frac{a}{L} + 3.45\right) \tag{4.9}$$

(a=Radius, L=Länge des Resonators) gelten nur für den unbelasteten Resonator im leeren Raum und sind daher für die praktische Anwendung wenig hilfreich, da

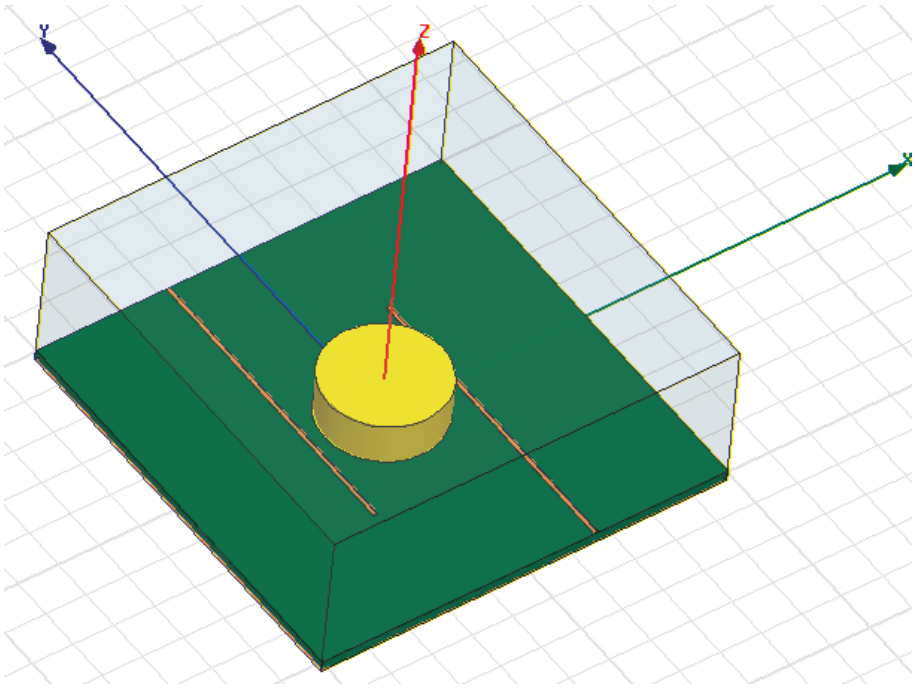


Abbildung 4.11: Bandpassfilter mit dielektrischem Resonator in Microstriptechnik, Bildschirmfoto der Konstruktion in der Feldsimulationssoftware HFSS

sich die Resonanzfrequenz bei Anwesenheit von Metall oder dielektischen Materialien in der Nähe des Resonators wesentlich verschiebt (im in Abschnitt 4.3.3 untersuchten Fall etwa um den Faktor 2). Gerade bei den sehr knappen Platzverhältnissen in Sensorknoten ist es unmöglich, großzügige Abstände zwischen Resonator und benachbarten Elementen einzuhalten.

Mit numerischen Feldsimulatoren auf modernen Computern lassen sich jedoch auch komplexere Konstellationen von Resonatoren in der Nähe von Metall (Leiterbahnen, Gehäuse) und dielektrischen Materialien (Platinensubstrat) berechnen. Die Resonanzfreuenz kann dabei allerdings nicht direkt berechnet werden, sondern muss aus dem Frequenzgang ermittelt werden. Da sich die Resonanzfrequenz des Resonators durch die Anordnung jedoch um ein Vielfaches der Bandbreite verschieben kann und gleichzeitig letztere sehr schmal ist, müssen die Feldgleichungen für sehr viele Frequenzpunkte gelöst werden. Dennoch halten sich die Berechnungen auch auf üblichen Desktop-PCs in überschaubarem Zeitrahmen (typisch einige 10 Minuten bis zu wenigen Stunden), sofern ausreichend Arbeitsspeicher zur Verfügung steht.

Die einfachste Möglichkeit der Ankopplung besteht in einer Microstrip Leitung, die tangential an den Resonator herangeführt wird. Für den Entwurf eines Bandpasses werden die Eingangs- und die Ausgangsleitung parallel von den gegenüberliegenden Seiten des Resonators herangeführt, so dass sie in etwa um $\lambda/4$ über die Mittelachse des Resonators hinausgehen (siehe Abb. 4.11) und dann

in einen Leerlauf enden. $\lambda/4$ vom Leerlauf entfernt hat der Strom in der Leitung ein Maximum und damit auch das den Leiter umfassende magnetische Feld, wodurch die Kopplung an das magnetische Feld des $TE_{01\delta}$ Modes des Resonators optimal wird. Die Kopplung hängt dann wesentlich vom Abstand der beiden Leitungen zum Mittelpunkt des Resonators ab. Eine starke Kopplung verringert die Einfügedämpfung und damit die Rauschzahl des Filters. Gleichzeitig wird aber auch die Resonanz stärker belastet wodurch die Güte sinkt und somit die Bandbreite zunimmt.

Aus der Formel für die Rauschzahl

$$F = \frac{P_1/N_1}{P_2/N_2} \tag{4.10}$$

läßt sich mit Gleichung 4.8 der Zusammenhang

$$\mathrm{SNR} = \frac{P_2}{N_2} = \frac{P_1}{FkTB} \tag{4.11}$$

herleiten. Wie man sieht, verringern also sowohl eine höhere Bandbreite als auch eine höhere Einfügedämpfung (und damit Rauschzahl) des Filters den Störabstand. Im Hinblick auf eine optimale Empfindlichkeit des Systems muss hier ein Kompromiss gefunden werden.

4.3.3 Realisierung

Mit der Feldsimulationssoftware HFSS wurden verschiedene Varianten einer Bandpass-Struktur wie oben beschrieben berechnet. Dabei wurde das theoretisch erwartete Ergebnis bestätigt, dass mit zunehmender Kopplung die Einfügedämpfung abnimmt, während die Bandbreite zunimmt. Einen weiteren Ansatz zur Optimierung bietet die charakteristische Impedanz der ankoppelnden Mikrostreifenleitungen. Anstelle der üblichen 50 Ω Leitungen wurden auch 100 Ω Leitungen eingesetzt. Damit läßt sich bei der selben Einfügedämpfung eine schmälere Bandbreite erreichen, was auch theoretisch zu erwarten war: die höhere Impedanz belastet den Schwingkreis weniger und erlaubt daher eine höhere Güte bei gleich starker Kopplung. Mehr als 100 Ω Leitungsimpedanz wären noch vorteilhafter, waren aber mit der eingesetzten Technologie nicht zu erreichen: wie in Abschnitt 5.4.1 erläutert, musste das Platinensubstrat sehr dünn (127 μm) gewählt werden, bei einem ϵ_r von 2,2 hat damit eine 100 Ω Leitung nur noch die minimal realisierbare Breite von 0,1 mm.

Einige Varianten der simulierten Struktur wurden durch einen Leiterplattenhersteller industriell gefertigt, da die notwendige Präzision mit der üblichen Belichtungs- und Ätztechnik eines Kleinlabors nicht zu erreichen ist. Die sehr kleinen (10 mm x 10 mm) Platinen wurden in einer Microstrip-Messfassung von Melles Griot kontaktiert und mit einem Network Analyzer (Wiltron 360B) vermessen. Wie in Abb. 4.12 zu sehen ist, stimmen Simulation und Messung gut

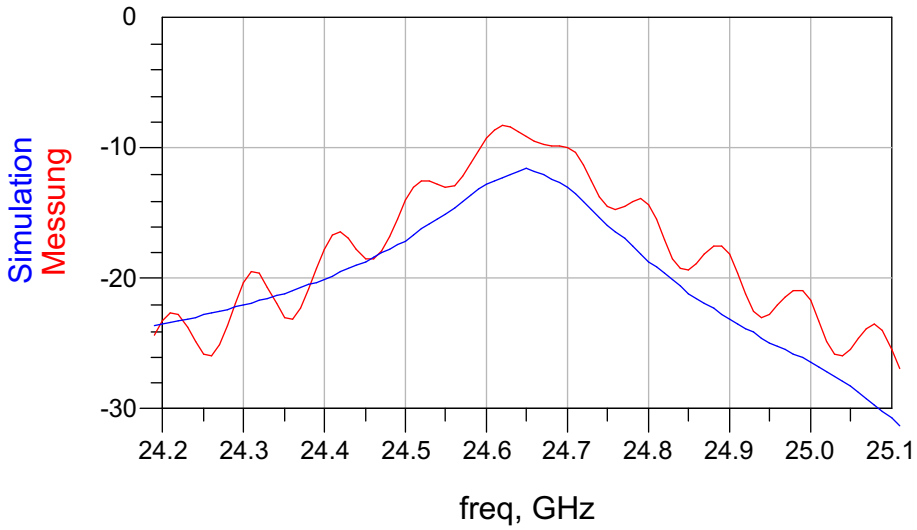


Abbildung 4.12: Simulation und Messung der Transmission eines Bandpassfilters (in dB)

überein: die gemessene Resonanzfrequenz stimmt sehr genau mit der aus der Simulation erwarteten überein, der Betrag der Einfügedämpfung weicht nur geringfügig ab. Letztere Messung ist mit einer relativ hohen Unsicherheit versehen, da der Übergang von der Messfassung auf die Platine bei 24 GHz eine gewisse unvermeidbare Fehlanpassung mit sich bringt, die sich auch in der relativ starken Welligkeit der Messung zeigt.

Kapitel 5

Demonstrator für eine 24 GHz Übertragung

5.1 Motivation

Im Rahmen des Projektes „Autarke Verteilte Mikrosysteme - AVM“ des BMBF [12–14] wurde ein Demonstrator für eine Datenübertragungsstrecke bei 24 GHz entwickelt. Dabei sollte gezeigt werden, dass eine Datenübertragung über kurze Strecken (Größenordnung 1 m) bei einem Energieverbrauch möglich ist, der einen Batteriebetrieb über längere Zeiträume denkbar macht.

Die relativ hohe Frequenz von 24 GHz bewirkt eine verhältnismässig hohe Freiraumdämpfung von ca. 60 dB bei einem Meter Abstand (siehe Gl. 3.3 auf S. 46), erfordert relativ hohe Ströme in den eingesetzten Transistoren und ist damit hinsichtlich Energiebedarf sicherlich nachteilig. Sie bietet jedoch den Vorteil, dass alle Komponenten, insbesondere die Antenne, gut miniaturisiert werden können. Da bei hohen Frequenzen auch mit kleinen Antennen eine gewisse Richtwirkung und damit Antennengewinn erreicht werden kann, lässt sich die hohe Freiraumdämpfung zumindest teilweise kompensieren. Zielvorgabe für die Größe war 1 cm^3.

5.2 Systemkonzept

Grundsätzlich lassen sich Sender und Empfänger in zwei Klassen unterteilen: Heterodyn- und Homodyn- Empfänger bzw. Sender. Abb. 5.1 zeigt das Heterodynkonzept, das für drahtlose Kommunikation aktuell am häufigsten eingesetzt wird, Abb. 5.2 zeigt das Homodynkonzept. Der Hauptvorteil des Heterodynkonzeptes liegt in guter Freuqzenzselektivität des Empfängers, da die Kanalselektion durch den ZF-Filter bei der festen Zwischenfrequenz vorgenommen wird. Da die ZF meist deutlich niedriger ist als die HF, und damit die relative Bandbreite des Filters größer wird, sind die Anforderungen an die Flankensteilheit des Filters

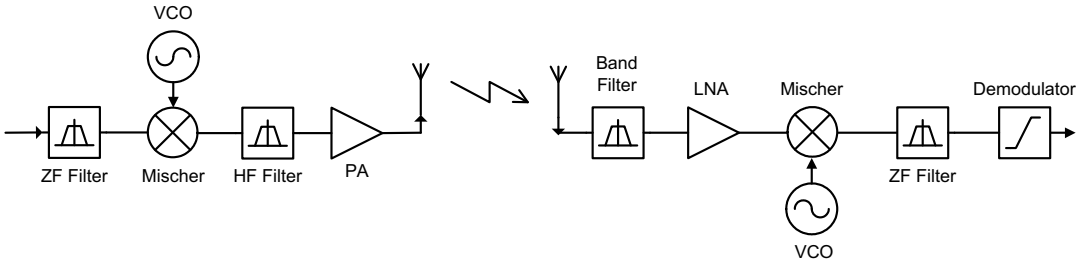


Abbildung 5.1: Heterodynkonzept

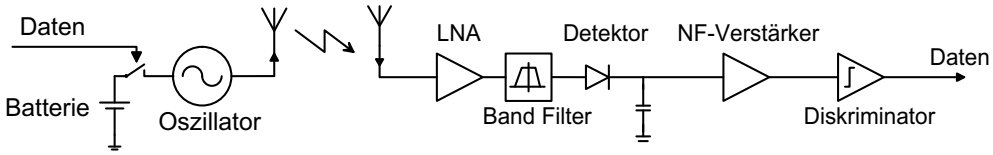


Abbildung 5.2: Homodynkonzept für den Demonstrator

wesentlich einfacher zu erfüllen. Senderseitig liegt der Vorteil in erster Linie an der relativ einfachen Oszillatorkonstruktion, da der Oszillator im Gegensatz zum Homodynkonzept nicht direkt moduliert wird.

Das Homodynkonzept (auch als Direktempfang bezeichnet) ist das ältere der beiden Konzepte, wurde jedoch bald von den Heterodyn-Empfängern verdrängt. Es bietet hauptsächlich den Vorteil des wesentlich einfacheren Aufbaus, was Kosten, Platz und nicht zuletzt Energie einsparen kann. Der relativ aufwändige, schmalbandige, schlecht integrierbare ZF-Filter entfällt. Unter anderem deswegen kann ein Direktempfänger besonders vorteilhaft monolithisch integriert werden, zudem ist er weniger anfällig für Fehlanpassungen und gewinnt dadurch zunehmend wieder an Bedeutung [90]. Da die genannten Vorteile für Sensornetzwerke besonders wichtig sind, wurde eine Homodynstruktur sowohl für den Sender als auch für den Empfänger des Demonstrators ausgewählt.

Als Modulationsart kommt On-Off-Keying (OOK) zum Einsatz. Dabei wird das Sendesignal durch das Datensignal einfach an- und ausgeschaltet. Wenn dabei der gesamte Sender inklusive Oszillator abgeschaltet wird, bedeutet das eine Energieersparnis im HF-Teil von statistisch 50% während der Datenübertragung und nahezu 100% während Sendepausen im Vergleich zu einer Schaltung, bei der das Singnal bei ständig laufendem Oszillator moduliert wird. Das an- und ausschalten des Oszillators im Bittakt ist wegen der Einschwingzeit des Oszillators nur möglich, wenn die Bitrate um mehrere Größenordnungen unter der Trägerfrequenz liegt. Das ist im betrachteten Fall gegeben (einige kbps gegenüber 24 GHz).

Der Empfänger wird als Direktempfänger ausgeführt, das heißt das empfangene HF-Signal wird am Detektor direkt gleichgerichtet, das so gewonnene Signal entspricht direkt dem Datensignal und muss nur noch verstärkt werden, ein Dis-

kriminator stellt am Ausgang diskrete HI- und LO-Logikpegel sicher.

Nachdem die grundsätzliche Struktur des Empfängers festgelegt wurde, ist nun die genaue Anordnung der Komponenten in der Kette festzulegen. Insbesondere Filter und Verstärker können in ihrer Reihenfolge verändert werden, um optimale Leistungsdaten zu erreichen. Im Hinblick auf die Rauschzahl des Empfängers, die wesentlich für seine Empfindlichkeit ist, ist das Rauschmaß[1] [87]

$$M = \frac{F-1}{1-\frac{1}{G_A}} \tag{5.1}$$

(mit der Rauschzahl F und dem verfügbaren Leistungsgewinn G_A) eine wichtige Kennzahl der einzelnen Elemente. Die Definition des Rauschmaßes ist so motiviert, dass eine Hintereinanderschaltung von unendlich vielen Exemplaren des betreffenden Elementes insgesamt eine Rauschzahl entsprechend dem Rauschmaß des einzelnen Elementes aufweisen würde. Um eine minimale Rauschzahl des Empfängers zu erreichen, muss das Element mit dem kleinstem Rauschmaß ganz vorne in der Kette angeordnet werden, also erst der LNA, dann der Bandfilter.

Hinsichtlich der Großsignalfestigkeit, also der Robustheit des Empfängers gegenüber starken Signalen in benachbarten Frequenzbändern, ist es wiederum vorteilhaft, den Bandfilter vor den LNA zu schalten, um letzteren vor Übersteuerung zu schützen. Da aber die Antenne selbst auch schon eine gewisse Filterfunktion besitzt und innerhalb der Bandbreite einer üblichen 24 GHz Antenne nicht mit starken Störsignalen zu rechnen ist, wurde zugunsten der Empfindlichkeit entschieden, den LNA direkt hinter der Antenne anzuordnen, wie in Abb. 5.2 gezeigt.

Wie in Abschnitt 5.1 erwähnt, ermöglicht die vergleichsweise hohe Trägerfrequenz den Einsatz gerichteter Antennen auch bei kleinen Abmessungen. Im Zielszenario ist vorgesehen, auf jeder Seite des Würfels eine Antenne unterzubringen, die in die entsprechende Raumrichtung abstrahlt. Dadurch kann die Reichweite deutlich erhöht werden, bzw. der Energiebedarf bei gleicher Reichweite reduziert werden.

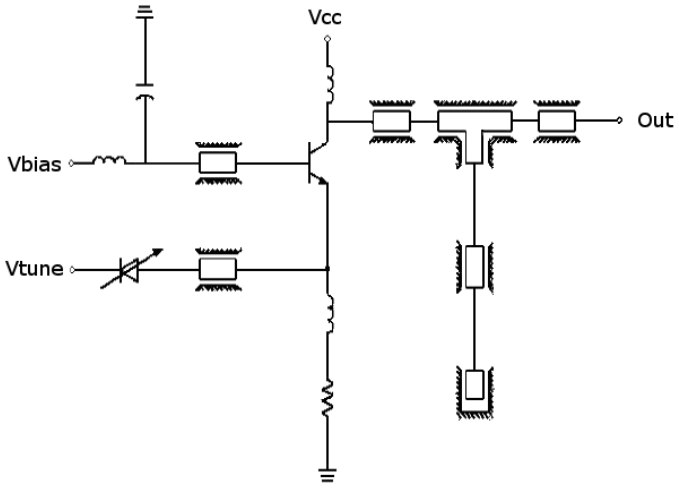
Für den hier vorgestellten Demonstrator wurde aber zunächst nur eine Antenne auf der Oberseite eingeplant, die Seiten des Würfels sind als geschlossene Masseflächen ausgeführt, die Unterseite bleibt offen zum Batteriewechsel.

Um die Entwicklung der Basisband-Datenverarbeitung möglichst einfach zu gestalten, wurden V.24 Datensignale mit LVTTL Pegel (0/3 V) vorgesehen. Diese können entweder mit kommerziell erhältlichen Pegelwandlern auf ±12 V RS232 Pegel umgesetzt werden, um den Anschluss eines Standard-PCs zu ermöglichen, oder von einem Mikrocontroller mit LVTTL-kompatiblen Ein- und Ausgängen direkt verarbeitet werden.

[1] Unglücklicherweise wird der Begriff *Rauschmaß* in der deutschsprachigen Literatur für verschiedene Größen verwendet. In dieser Arbeit ist mit Rauschmaß stets das Rauschmaß nach Haus und Adler ([91] nach [87]) gemeint, welches im englischen als „noise measure“ bezeichnet wird und gemäß Gl. 5.1 definiert ist

5.3 Komponenten

Der VCO für den Sender wurde vom Projektpartner FBH entwickelt. Es handelt sich um einen GaAs MMIC, der mit der selben Technologie hergestellt wurde wie die in Kapitel 4 beschriebenen ICs. Der VCO besitzt 17% Wirkungsgrad und 12% Abstimmbereich, er erreicht 5 dBm Ausgangsleistung bei nur 18 mW Leistungsaufnahme. Der Schaltplan ist in Abb. 5.3 gezeigt, weitere Details zu diesem IC sind in [50] beschrieben.



Zeichnung: Chafik Meliani

Abbildung 5.3: Schaltplan des VCO

Um die Betriebsspannung für den VCO durch das Datensignal ein- und auszuschalten, wurde ein TS5A3159 Analogschalter von Texas Instruments [92] eingesetzt. Dieser ist im sehr kompakten SC70 Gehäuse (Maße über alles 2,4x2,15 mm^2) erhältlich und benötigt weniger als 0,1 μA zur Eigenversorgung. Der Widerstand im eingeschalteten Zustand beträgt nur 1 Ω, ausgeschaltet liegen die Leckströme im nA Bereich.

Abbildung 5.4 zeigt Schaltplan und Chipfoto des verwendeten LNA. Er wurde an der TU Berlin entwickelt und in der selben FBH Technologie realisiert wie der VCO. Er bietet 14 dB Gain bei einer Rauschzahl von 6 dB und nimmt 47 mW aus der Versorgung auf. Weitere Details sind in [93] beschrieben.

Der LNA erzeugt durch seinen in Abb. 5.5 gezeigten Frequenzgang eine gewisse Filterwirkung, zusammen mit dem Frequenzgang der Antenne (siehe Abb. 5.18) wird die Empfängerbandbreite auch ohne zusätzlichen Filter ausreichend schmal in dem Sinne, dass die Rauschzahl und damit die Empfindlichkeit gut genug wird, um die angestrebte Reichweite möglich zu machen. Antenne und LNA haben gemeinsam eine Bandbreite von etwa 500 MHz, daraus ergibt sich nach

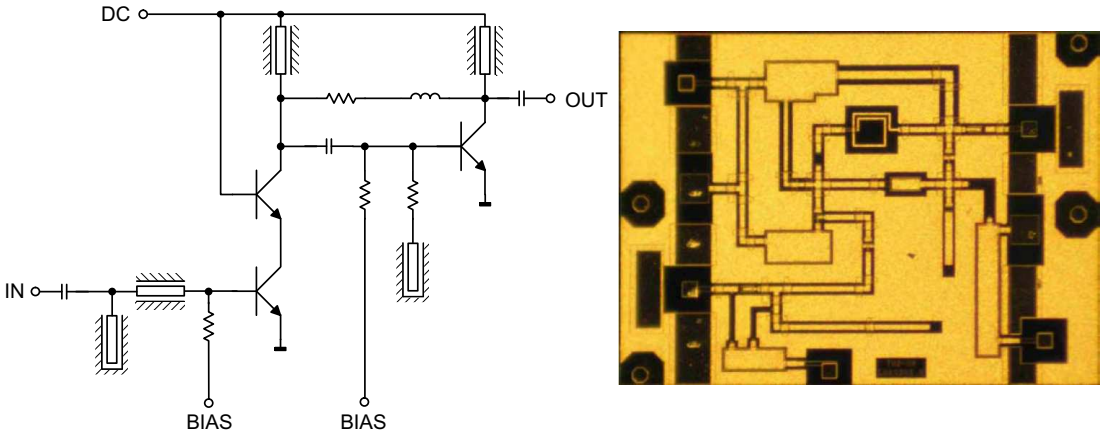


Abbildung 5.4: Schaltplan und Chipfoto des LNA

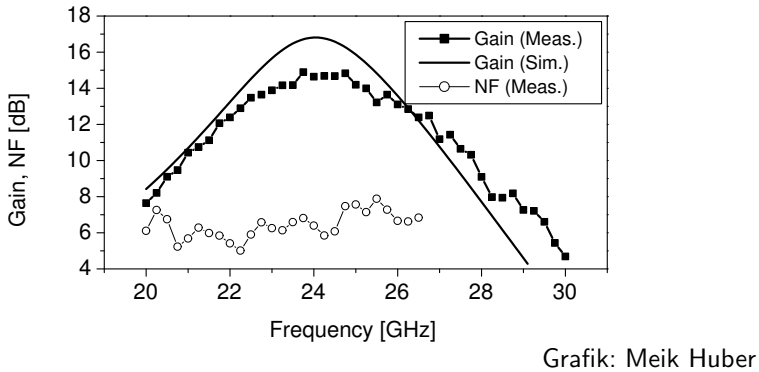
Gl. 4.8 eine Rauschleistung von

$$-174\,\mathrm{dBm/Hz} + 10\log(5 * 10^8)\,\mathrm{dBHz} = -87\,\mathrm{dBm}\ . \tag{5.2}$$

Die minimal empfangene Signalleistung beträgt -60 dBm (0 dBm Sendeleistung, 60 dB Freiraumdämpfung beim Maximalabstand 1 m nach Gl. 3.3) bei der pessimistischen Annahme von 0 dB Antennengewinn. Nach der Simulation weisen die Antennen einen Gewinn von 7 dB auf [94], jedoch müssen sicherlich einige dB Verluste bei der Ankopplung der Antennen erwartet werden (vorallem durch Fehlanpassung aufgrund von Fertigungstoleranzen der Leiterplatte). Bei einer angenommenen Gesamtrauschzahl des Empfängers von 8 dB (dieser Annahme liegt die bekannte Rauschzahl des LNA von 6 dB zugrunde) ergibt sich für den Störabstand am Detektor

$$-60\,\mathrm{dBm} - 8\,\mathrm{dB} - (-87\,\mathrm{dBm}) = 19\,\mathrm{dB}\ . \tag{5.3}$$

14 dB Störabstand genügen bereits, um OOK mit einer Bitfehlerrate von besser 10^{-7} dekodieren zu können [95], es ist also reichlich Reserve vorhanden. Daher



Grafik: Meik Huber

Abbildung 5.5: Frequenzgang des eingesetzten LNA

konnte auf einen zusätzlichen Bandfilter verzichtet werden, der in Abb. 5.2 gezeigte Filter wird ausschließlich durch die schmalbandige Anpassschaltung des Detektors realisiert.

Für NF Verstärker und Diskriminator wurden vier Operationsverstärker in Reihe geschaltet, zum Einsatz kamen dabei zwei LPV358 Dual OpAmps von National Semiconductors [96] mit 7.5 μA Stromaufnahme pro Verstärker. Insgesamt hat die NF-Elektronik damit eine Leistungsaufnahme von 90 μW.

5.4 Aufbaukonzept

Grundlage für den mechanischen Aufbau des Demonstrators war die Antenne. Diese wurde von Nchewah Angwafo am Fachgebiet Antennen und EMV der TU Berlin entwickelt [94]. Um den mechanischen Aufbau und die Herstellung möglichst einfach zu machen, wurde entschieden, eine Microstrip Patch-Antenne zu verwenden. Diese kann in einem gewöhnlichen Leiterplattenprozess nach Industriestandard hergestellt werden. Auf der Rückseite derselben Leiterplatte können dann die HF Komponenten bestückt werden.

Ursprünglich war eine koaxiale Speisung der Antenne vorgesehen, diese wurde aber Aufgrund von Schwierigkeiten bei der Realisierung einer bei 24 GHz funktionsfähigen koaxialen Durchführung durch die Leiterplatte verworfen. Um den Minimalabstand nach Vorgabe der Leiterplattentechnologie einzuhalten, wäre es nicht möglich gewesen, die einzelnen Durchkontaktierungen im Abstand von kleinen Bruchteilen der Wellenlänge anzuordnen wie üblicherweise gefordert. Es konnte nur eine kleine Anzahl Durchkontaktierungen (max. 6 oder 8) auf einer Kreislinie um den Innenleiter für den Außenleiter verwendet werden (s. Abb. 5.6), wodurch ein komplexes Mehrleiter-System entstanden wäre, mit der Folge der Entstehung höherer Moden und Resonanzen.

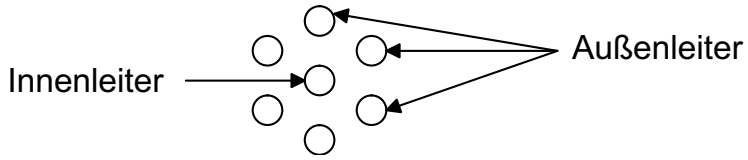


Abbildung 5.6: Koaxiale Leiterplattendurchführung

Stattdessen wurde eine aperturgekoppelte Speisung vorgesehen, bei der die Microstrip Speiseleitung auf einer Seite der Platine durch eine Apertur in der innenliegenden Massefläche auf das Patch auf der anderen Seite der Platine überkoppelt (siehe Abb. 5.7 und 5.8). Durch geeignete Wahl des Seitenverhältnisses des Patches und der Position der Apertur kann eine zirkulare Polarisation erreicht werden. Diese hat gegenüber linearer Polarisation den für Sensornetzwerke besonders wichtigen Vorteil, dass eine horizontale oder vertikale Ausrichtung der Antennen zueinander nicht notwendig ist.

Auf der Rückseite der Antenne wurden die HF-Komponenten aufgebaut. Die MMICs, VCO im Sender bzw. LNA im Empfänger, wurden in Flip-Chip Technik montiert, da Bonddrähte bei 24 GHz eine ziemlich hohe Impedanz aufweisen, die sich störend ausgewirkt hätte. Die Beam-Lead Schottkydiode im Empfänger wurde mit dem Zweikomponenten Silber-Epoxydharz Leitkleber E-SOLDER^{TM} 3021 der Firma EPOXY Produkte [97] aufgeklebt (Details siehe Abschnitt 5.6.4). Die restlichen Komponenten (Kondensatoren, Widerstände und der DC-Schalter im Sender) wurden konventionell SMD gelötet.

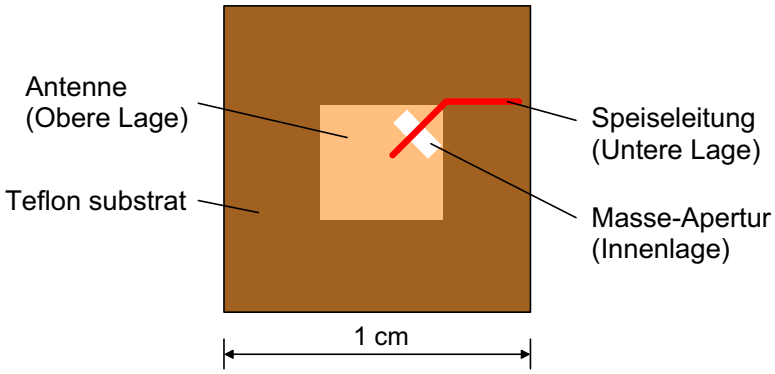


Abbildung 5.7: Antennenstruktur in Draufsicht

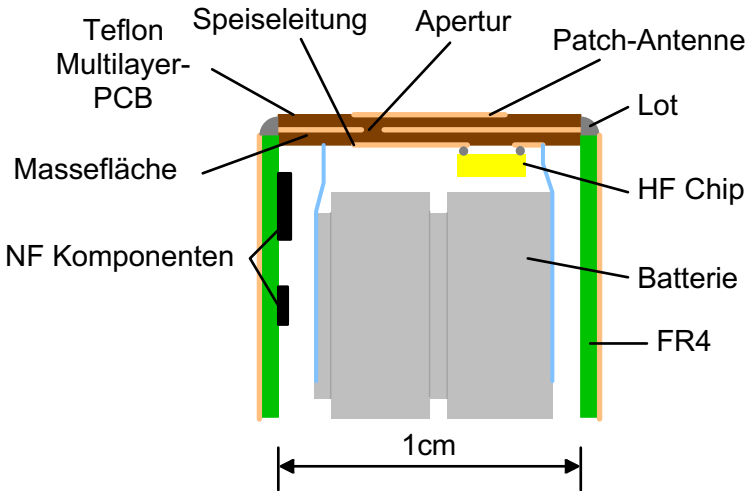


Abbildung 5.8: Aufbau des Demonstrators

Die NF-Elektronik im Empfänger (Operationsverstärker samt Außenbeschaltung) findet auf der Innenseite der Seitenflächen des Würfels Platz. Dabei ließ sich ein LPV358 Dual OpAmp im MSOP8 Gehäuse (3 x 4,9 mm^2) zusammen mit 9 Widerständen in 1005 Bauform (1,0 x 0,5 mm^2) und 5 Kondensatoren in 1608 Bauform (1,6 x 0,8 mm^2) auf 1 cm^2 unterbringen, sodass zwei der Seitenflächen mit NF-Elektronik belegt sind. Während für die HF-Platine mit Antenne und HF-Komponenten ein verlustarmes HF-Substrat unbedingt erforderlich ist, können die Seitenwände auch aus wesentlich billigerem FR4 hergestellt werden, da hier nur Signalfrequenzen in der Größenordnung einiger kHz vorkommen.

5.4.1 Auswahl des Substrates

Die Auswahl des HF-Substrates ist insbesondere für die Antenne [94] ein wesentlicher Faktor. Aus Sicht des Antennenentwurfes war ein Substrat mit möglichst niedrigem ϵ_r wünschenswert, um den Übergang der elektromagnetischen Welle aus dem Substrat in die Luft (mit ϵ_r nahe 1) zu erleichtern. Weiterhin ist ein niedriger Verlustfaktor $\tan\delta$ wünschenswert um einen hohen Wirkungsgrad zu erreichen.

Simulationen mit dem Material „ECCOSTOCK LoK“ von Emerson&Cuming [98] ($\epsilon_r = 1,7$; $\tan\delta < 0,004$) zeigten sehr vielversprechende Ergebnisse. Leider stellte sich jedoch heraus, dass dieses Material nicht zu Multilayer-Platinen verarbeitet werden kann. Das liegt daran, dass es sich um ein aufgeschäumtes Material handelt, das beim Verpressen unter Druck und Hitze, wie es für den Aufbau von Multilayer-Platinen notwendig ist, zerstört würde.

Als Ersatz wurde das Substrat RT/duroid 5880 von Rogers ausgewählt [99]. Dieses Substrat hat ein nicht ganz so niedriges ϵ_r von 2,2, dafür aber noch geringere dielektrische Verluste ($\tan\delta = 0,0009$ bei 10 GHz), was es ebenfalls zu einem exzellenten Material für eine Microstrip-Antenne macht.

Um eine möglichst gute Ankopplung der Antenne an die Speiseleitung durch die Apertur hindurch zu erreichen, wurde das dünnste erhältliche Substrat (127 μm) für die Schicht zwischen der Bauteilseite mit der Speiseleitung und der innenliegenden Masse gewählt, auf der Antennenseite wurde als optimale Substratdicke 254 μm ermittelt. Dieser unsymmetrische Aufbau erhöht die Gefahr der Verwölbung der Leiterplatte in Folge des Verpressens der Lagen während der Leiterplattenherstellung. Der für dieses Projekt ausgewählte Leiterplattenhersteller ILFA hatte jedoch zugesagt, diesen Aufbau herstellen zu können, weshalb der beschriebene elektrisch optimale Aufbau trotz der herstellungtechnischen Nachteile gewählt wurde.

5.5 Entwurf der Leiterplatten

Es wurden insgesamt sieben verschiedene Leiterplatten entworfen: Die drei Bestandteile des Demonstrators Sender, Empfänger HF und –NF, sowie zusätzlich für Testzwecke eine Antenne mit Koaxialstecker (siehe Abb. 5.17) sowie eine Sender- und eine Empfänger-HF-Platine mit Koaxialstecker. Weiterhin wurde eine Empfänger-HF-Platine mit dielektrischem Resonator nach Abschnitt 4.3 entworfen, diese kam jedoch wegen der in Abschnitt 5.6 beschriebenen Schwierigkeiten nicht zum Einsatz. Die NF Platine wurde ebenfalls mit dem HF-Substrat hergestellt. Das wäre zwar elektrisch nicht notwendig gewesen, war aber kostengünstiger, da so alle Platinen in einem Nutzen hergestellt werden konnten. Die minimale Nutzengröße von 18x20 cm^2 bietet Platz für 90 Platinen der Größe 1x1 cm^2, sodass zum Mindestpreis von jedem Typ 10 Stück hergestellt werden konnnten, von der NF Platine 30 Stück.

Abbildung 5.9 zeigt den Schaltplan der NF Platine. Auf einer Platine findet nur ein LPV358 mitsamt externen Komponenten platz, daher wurden zwei der Außenseiten des Würfels aus diesem Platinentyp gebildet. Das Layout ist in Abbildung 5.10(a) zu sehen. Abbildung 5.10 (b)-(f) zeigt die Layouts der verschiedenen HF Platinen.

Die Metallisierung der Unterseite ist in Blau dargestellt, bei der NF Platine ist das eine durchgehende Massefläche, bei den HF Platinen ist das nahezu quadratische Antennen-Patch zu sehen. Die Mittellage ist als „Plane“ definiert, das heißt, sie ist durchgehend metallisiert, außer an den grün dargestellten Ausschnitten. In der rechten oberen Ecken der Antennen ist die Apertur in der Mittellage zu sehen, über der die Speiseleitung (in rot, da auf der Oberfläche) verläuft und durch die Apertur an die Antenne ankoppelt. Die Kontaktierung der Massefläche in der Innenlage erfolgt durch eine umlaufende Kantenmetallisierung der Leiterplatte, welche die Innenlage mit den Masserändern auf der Ober- und Unterseite der Platine verbindet.

Bei den Varianten (c) und (f) befindet sich am rechten Rand die Unterbre-

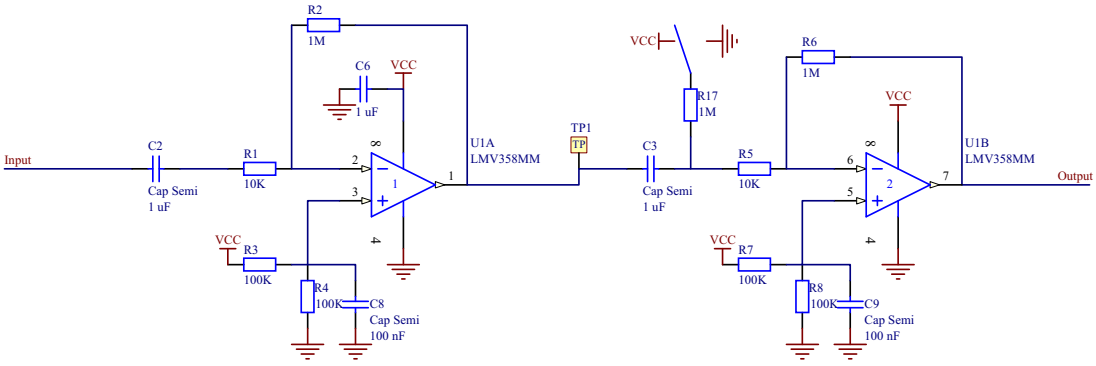
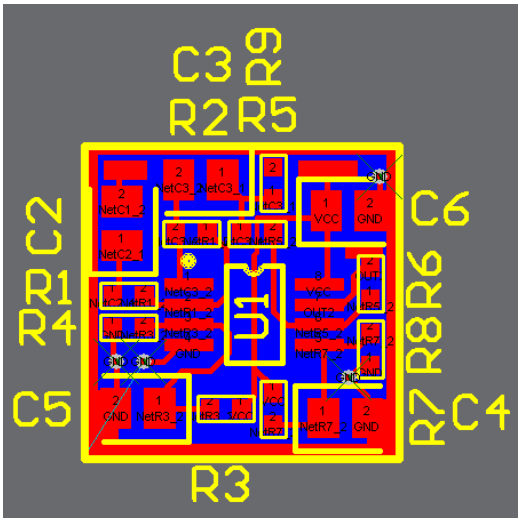


Abbildung 5.9: Schaltplan der NF Platine für den Empfänger

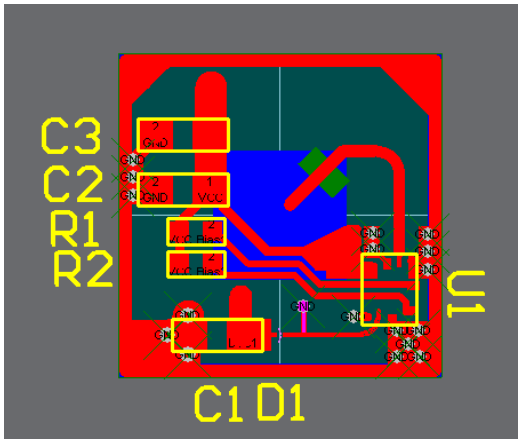
chung des Masserahmens und die herausgeführte Leitung auf der Oberseite, wo wie oben erwähnt zu Testzwecken ein Koaxialstecker angelötet werden kann. Die Mittellage wurde an dieser Stelle vom Rand etwas zurückgezogen (zu sehen als schmaler grüner Streifen am Rand der Platine), um einen Kurzschluss zwischen Leiter und Masse durch mechanische Beschädigung der nur 127 μm dicken, sehr weichen Teflonschicht zu verhindern.

Bei Empfänger und Sender sind in dem mit U1 beschrifteten Bereich die Pads angeordnet, auf die die beiden MMICs (LNA bzw. VCO) per Flip-Chip Technologie montiert werden sollen. Beim Sender ist deutlich eine Änderung der Leiterbreite und damit der Impedanz der Leitung zwischen Antenne und VCO-Ausgang zu sehen, dies dient der Anpassung zwischen Impedanz der Antenne (100 Ω) und Ausgangsimpedanz des VCO (50 Ω). Beim Empfänger ist das nicht nötig, da der LNA mit 100 Ω Eingangsimpedanz entworfen wurde. Zwischen Ausgang des LNA (im Bild unten) und der Beam-Lead-Diode (beschriftet mit D1) in den Empfängervarianten wird ebenfalls mit Hilfe einer Microstrip-Struktur die Anpassung zwischen Ausgang des LNA und Eingang des Detektors vorgenommen. Randbedingung war dabei, dass unbedingt eine kurzgeschlossene Stichleitung verwendet werden musste, um den Gleichstromkreis des Detektors zu schließen.

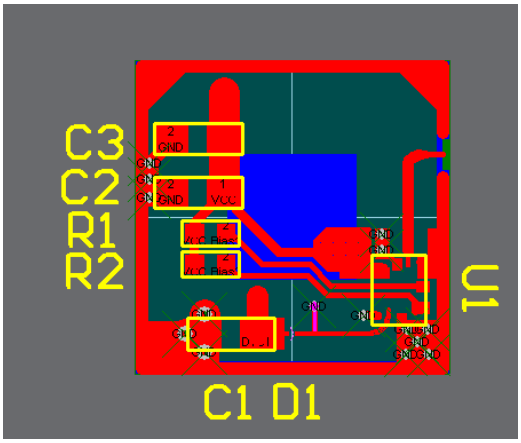
Für die Dioden selbst ist lediglich ein kleiner Spalt in der Microstrip-Leitung vorgesehen, die beiden Anschlüsse werden dann auf die Leitungsenden aufgeklebt wie in Abschnitt 5.6.4 erläutert wird. Alle anderen Komponenten sind herkömmliche SMD Bauteile und werden konventionell gelötet.



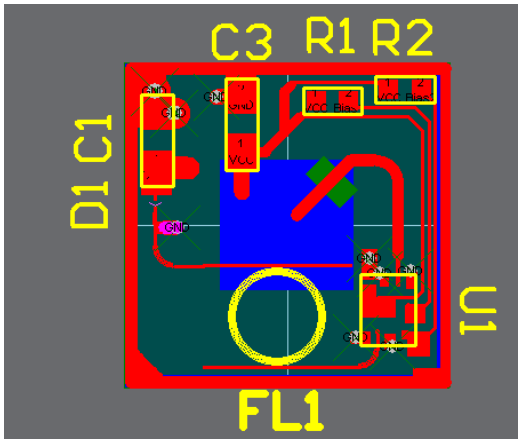
(a) Empfänger NF



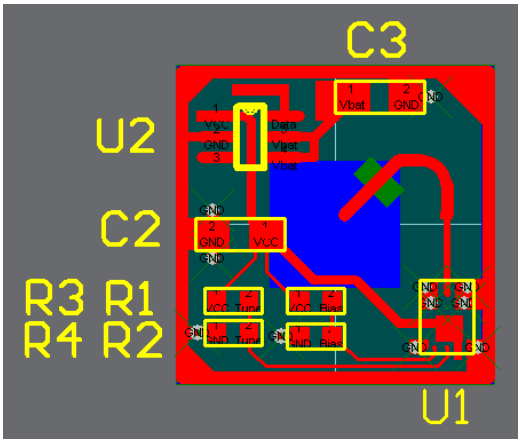
(b) Empfänger HF



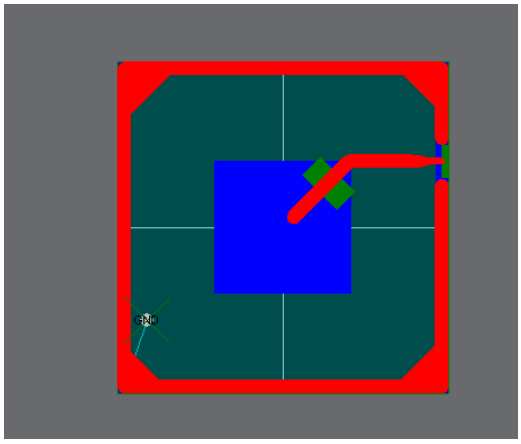
(c) Empfänger HF mit Stecker



(d) Empfänger HF mit diel. Resonator



(e) Sender



(f) Antenne mit Stecker

Abbildung 5.10: Platinenlayouts der verschiedenen Varianten. Alle Platinen sind 1x1cm^2 groß. Die Metallisierung der Unterseite ist blau dargestellt, grün die Apertur in der Innenlage, rot die Oberseite.

5.6 Aufbautechnik

Wie in Abschnitt 5.4.1 berichtet, wurde im Interesse einer guten Antenne RT/-duroid 5880 als Substrat ausgewählt. Dieses Substrat besteht aus Mikroglasfaser-verstärktem Teflon, und hat durch den Teflonanteil ungünstigerweise eine schlechte thermische Beständigkeit, was den vorgesehenen Flip-Chip Aufbau deutlich erschwert hat. Es wurden drei verschiedene Methoden erprobt, die im folgenden beschrieben werden. Anschließend wird das genaue Vorgehen beim Kleben der Beam-Lead Schottky Diode erläutert.

5.6.1 Thermokompressionsbonden / Stud-Bumping

Bei „Stud-Bumping“ Variante dieser Technik wird zuerst auf eine Seite (wahlweise Chip oder Substrat) ein sogenannter „Stud“ aufgebracht. Dafür wird, analog dem Ball-Bonding verfahren, ein feiner Golddraht durch eine Hohlnadel geführt, so dass er leicht übersteht, und dieser Überstand wird bei erhöhter Temperatur auf die zu kontaktierende Fläche aufgepresst. Dabei verformt sich das überstehende Drahtende zu einer Kugel. Anschließend wird der Draht abgerissen, so dass eine Goldkugel mit einer scharfen Spitze (die aus der Drahtbruchstelle resultiert) auf der Kontaktfläche verbleibt. Für das Gelingen dieses Verfahrens ist eine gut haftende und nicht zu dünne Goldoberfläche Vorraussetzung.

Anschließend wird das so behandelte Teil mit dem nicht mit Studs versehenen Gegenstück (Substrat oder Chip) bei erhöhter Temperatur zusammengepreßt, wobei gleichzeitig Ultraschall beaufschlagt wird. Dadurch entsteht eine Verbindung zwischen der Spitze der Goldkugel und der anderen Kontaktfläche. Dafür ist eine möglichst dicke Goldschicht vorteilhaft.

Die verwendeten GaAs ICs haben eine Goldmetallisierung von 4 μm als ober-

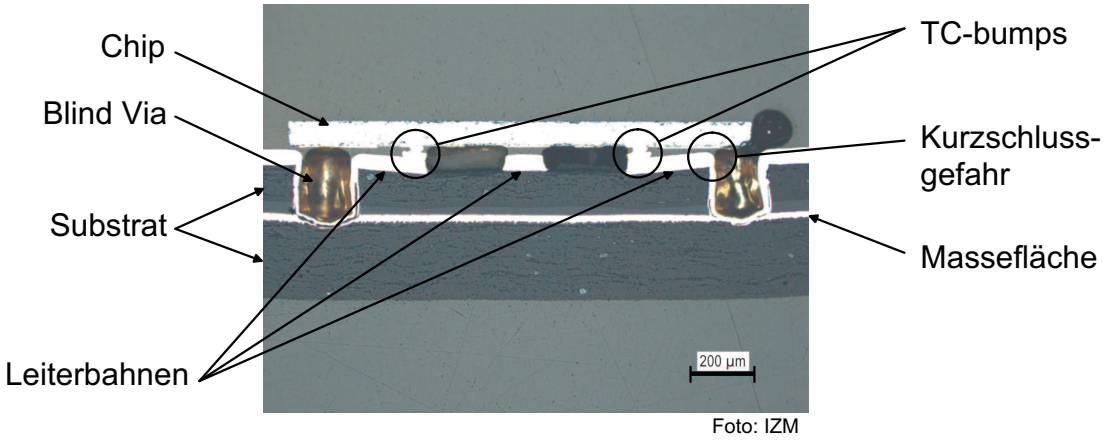


Abbildung 5.11: Schliffbild eines versuchten Thermokompressions-Aufbaues

ste Schicht, auf die Platinen wurde als Sonderoberfläche eine 500 nm dicke Goldschicht zusätzlich zu der üblichen NiAu Oberfläche chemisch abgeschieden. Daher wurden die Stud-Bumps auf die Platine aufgebracht, um die dickere Goldschicht des ICs für das Thermokompressionsverfahren zur Verfügung zu haben.

Das Verfahren wurde am Fraunhofer Institut für Zuverlässigkeit und Mikrointegration (IZM), Berlin, durchgeführt. Leider hat sich dabei das Teflon-Substrat als ungeeignet für diese Technologie herausgestellt. Bei der notwendigen Erwärmung verliert das Substrat stark an Festigkeit, während es sich gleichzeitig stark ausdehnt. Das führt zu mehreren ungünstigen Effekten: Zum einen wird durch die Nachgiebigkeit des Materials nicht genügend Druck auf die Verbindungsstelle ausgeübt, um eine sichere Verbindung herzustellen. Zweitens verquillt das Substrat derart, dass Kurzschlüsse zwischen Leiterbahnen, die unter dem Chip verlaufen, und dem Chip entstehen (siehe Abb. 5.11). Und schließlich ist auch nicht auszuschliessen, dass bei der starken Verformung des Substrates Leiterbahnen auf der Platine reißen.

Im Ergebnis konnte trotz zahlreicher Versuche keine einzige Schaltung vollständig funktionsfähig aufgebaut werden. Einige funktionsfähige Kontakte wurden hergestellt, doch bei keinem Exemplar waren alle notwendigen Verbindungen vorhanden. Kurzschlüsse und fehlende Verbindungen konnten gemessen werden und wurden auf die oben beschriebenen mechanischen Fehler zurückgeführt.

5.6.2 Lotball-Reflow Verfahren

Bei diesem Verfahren werden in einem ersten Schritt sog. preforms, das sind Kugeln aus einem Lot wie PbSn oder AuSn, auf die Kontaktflächen des IC aufgebracht.

Anschließend wird das Substrat im Flip-Chip-Bonder auf eine Heizplatte gelegt, der Chip wird, mit den Lotkugeln nach unten, durch Vakuum vom Arbeitsarm des Bonders aufgenommen. Dieser Arm besteht aus einem Spezialwerkstoff, der einen Temperaturausdehnungskoeffzienten von annähernd Null aufweist. Die Chipaufnahme des Armes ist ebenfalls heizbar. Nun werden Chip und Substrat vorgeheizt, auf eine Temperatur nahe aber noch unterhalb der Schmelztemperatur des Lotes.

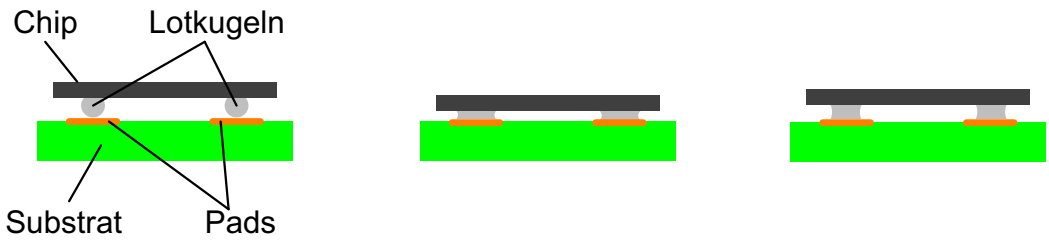


Abbildung 5.12: Die Schritte des Lotball-Reflow Verfahrens

Bei dem Projektpartner FBH, der diese Technologie für uns angewendet hat, stand nur AuSn als Lot zur Verfügung. Dieses Lot wird bei 330°C gelötet, die Vorheiztemperatur betrug zwischen 250 und 270°C in verschiedenen Versuchen. Nun wird der Chip abgesenkt, bis er das Substrat berührt (siehe Abb. 5.12 links). Der Arbeitsarm ist mit einer Kraftmesseinrichtung ausgestattet, dadurch kann der Berührungspunkt ohne aufwändige Kalibrierung der Höhenreferenz gefunden werden. Nun werden Chip und Substrat auf die Löttemperatur erhitzt, und nach einer voreingestellten Zeit wird der Arm mit dem Chip um einen als Prozessparameter festgelegten Verfahrweg abgesenkt, sodass der Chip das Substrat noch nicht berührt, aber das aufgeschmolzene Lot die Pads auf dem Substrat sicher benetzt (Abb. 5.12 mitte). Nach einer weiteren Wartezeit wird der Arm wieder angehoben, um den gewünschten Abstand zwischen Chip und Substrat zu erhalten (Abb. 5.12 rechts). Nach Abkühlung des Aufbaues ist der Vorgang abgeschlossen.

Problematisch ist auch bei diesem Verfahren die starke Ausdehnung des Teflon-Substrates: Durch das Vorheizen wird zwar schon einige Ausdehnung vorweggenommen, bevor Chip und Substrat sich berühren, doch auch während der weiteren Erwärmung von der Vorheiz- auf die Löttemperatur dehnt sich das Substrat nochmal stark aus. Die Kraftmesseinrichtung im Arbeitsarm registriert während der Aufheizung einen starken Anstieg der auftretenden Kraft, noch bevor der Arm bewegt wird. Es wurde versucht diesen Effekt zu kompensieren, indem die Absenkung des Chips während des Lötens auf ein Minimum reduziert wurde. Weiterhin wurde eine höhere Vorheiztemperatur versucht, um die Ausdehnung zwischen Vorheiz- und Löttemperatur so gering wie möglich zu halten. Dabei tritt aber das Problem auf, dass das Substratmaterial oberhalb von 250°C stark an Festigkeit verliert und sich unter Gasentwicklung thermisch zu zersetzen beginnt, weshalb es nur so kurz wie möglich oberhalb dieser Temperatur gehalten werden sollte.

Insgesamt konnte auch mit diesem Verfahren, trotz Variation der Prozessparameter (Vorheiz- und Löttemperatur, Verweilzeiten, Absenkung des Chips während dem Löten, End-Abstand) kein vollständig funktionsfähiger Aufbau hergestellt werden. Bei zu geringer Absenkung wurden nicht alle Kontakte verbunden, bei stärkerer Absenkung kam es zu Kurzschlüssen. Wenn der Abstand zwischen Chip und Substrat zu klein wird, wird das Lot zu breit verteilt und schließt den vorgesehenen Kontakt mit benachbarten Strukturen auf dem IC kurz.

5.6.3 Kleben der ICs

Da mit den beiden zuvor beschriebenen Verfahren kein Aufbau gelungen war, wurde ein experimentelles Verfahren ausprobiert, um überhaupt Messungen durchführen zu können.

Dazu wurden zunächst wie beim oben beschriebenen Lotball-Reflow Verfahren Lotkugeln auf den Pads der ICs befestigt. Auf die Kontaktflächen auf den

Platinen wurden sehr kleine Tropfen eines leitfähigen Klebstoffes aufgebracht. Anschließend wurden die ICs mit Hilfe des Positioniersystems für das Lotball-Reflow Verfahren, aber ohne zu heizen, auf die Platine aufgebracht und dann der Klebstoff im Trockenofen ausgehärtet.

Leider zeigte auch dieses Verfahren nur mäßigen Erfolg, Hauptfehler waren Kurzschlüsse zwischen benachbarten Kontakten durch überfließenden Klebstoff, zusätzlich waren auch einige Kontakte nicht angeschlossen. Von acht auf diese Weise aufgebauten VCOs waren nur zwei, von fünf LNAs nur einer überhaupt brauchbar, auch diese jedoch nur eingeschränkt: beim ersten VCO Exemplar sowie bei dem LNA waren zwar zunächst alle Kontakte korrekt verbunden, schon während des Aufbaues der restlichen Komponenten (SMD Löten der Kondensatoren und Widerstände) lösten sich jedoch einige Kontakte wieder, sodass diese Exemplare unbrauchbar wurden.

Beim letzten verbliebenen Exemplar war der Anschluss für die Abstimmspannung des VCO nicht verbunden, was zu einer unkontrollierten Drift der Oszillatorfrequenz führte. Die Messungen an diesem Exemplar sind in Abschnitt 5.8.3 beschrieben.

5.6.4 Kleben der Beam-Lead Schottky-Diode

Da der verwendete Zweikomponenten Silber-Epoxydharz Leitkleber E-SOLDER^{TM} 3021 der Firma EPOXY Produkte [97] im Kühlschrank gelagert werden muss, ist es wichtig, die beiden in handelsüblichen Einwegspritzen gelieferten Komponenten einige Stunden vor der Verwendung aus dem Kühlschrank zu nehmen und auf Zimmertemperatur zu erwärmen. Dies wird auch vom Hersteller so vorgegeben. Anschließend wird eine sehr kleine Menge im Verhältnis 1:1 angemischt. Um eine Verunreinigung durch angelösten Kunststoff o.ä. zu vermeiden, wurde als Unterlage eine kupferbeschichtete Platine gewählt, ein Glas- oder Keramikgefäß wäre ebenso geeignet.

Auf Empfehlung von Nicolay Ilkov (Fa. Synergy, Teltow) wurde das so enstandene Klebstoffgemisch vor dem Auftragen auf ca. 50°C erwärmt. Dadurch wird es deutlich flüssiger und homogener, was die Auftragung vereinfacht, allerdings die Verarbeitungszeit stark reduziert, so dass zügiges Arbeiten notwendig ist.

Angesichts der sehr kleinen Kontaktflächen (je 120 x 250 μm^2) und dem sehr schmalen Spalt dazwischen (250 μm) besteht die größte Herausforderung darin, nicht zu viel Klebstoff aufzutragen, um einen Kurzschluss zwischen den beiden Kontakten vermeiden.

Die Auftragung auf die Leiterbahnenden auf der Platine erfolgte mit einer fein geschliffenen Nadel (12 μm Spitzendurchmesser). Diese wurde in den Klebstoff eingetaucht, und anschließend unter dem Mikroskop fast aller Klebstoff wieder abgestriffen sodass nur eine ganz kleine Menge an der Nadel verblieb. Damit wurde dann, ebenfalls unter dem Mikroskop, ein sehr feiner Klebstofffilm auf die beiden Kontaktflächen aufgetragen. Anschließend wurde die Diode platziert.

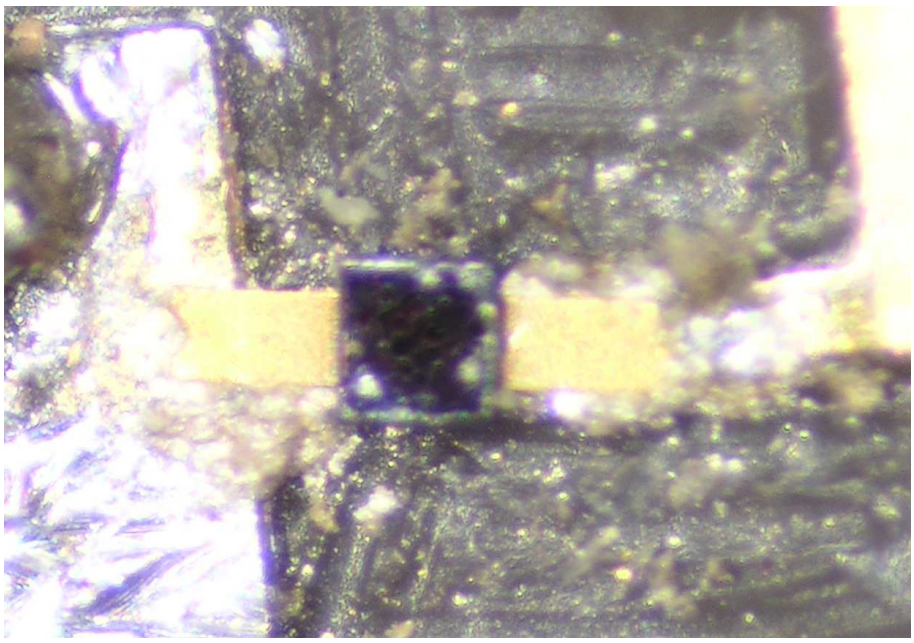


Abbildung 5.13: Mikrofotografie der aufgeklebten Beam-Lead Diode

Dabei darf so gut die gar kein Druck auf die Diode ausgeübt werden, da sie bei der geringsten Belastung sofort zerbricht. Anschließend wurde die Klebung auf einer 70°C heißen Platte für 4h ausgehärtet.

5.7 Controllerplatine für den Demonstrator

Um die Funktion des vorgestellten Demonstrators unter realistischen Sensorbedingungen testen zu können, und gleichzeitig die Funktion anschaulich zu zeigen, wurde eine kleine Controllerplatine entwickelt, die mit einer LCD-Anzeige, einem Temperatur- und Luftfeuchte-Sensor sowie einem Tastschalter und einem akustischen Alarmgeber ausgestattet ist. Diese Platine übernimmt die im Rahmen dieses Projektes nicht miniaturisierte Basisbandverarbeitung und stellt gleichzeitig eine Mensch-Maschine-Schnittstelle zur Verfügung.

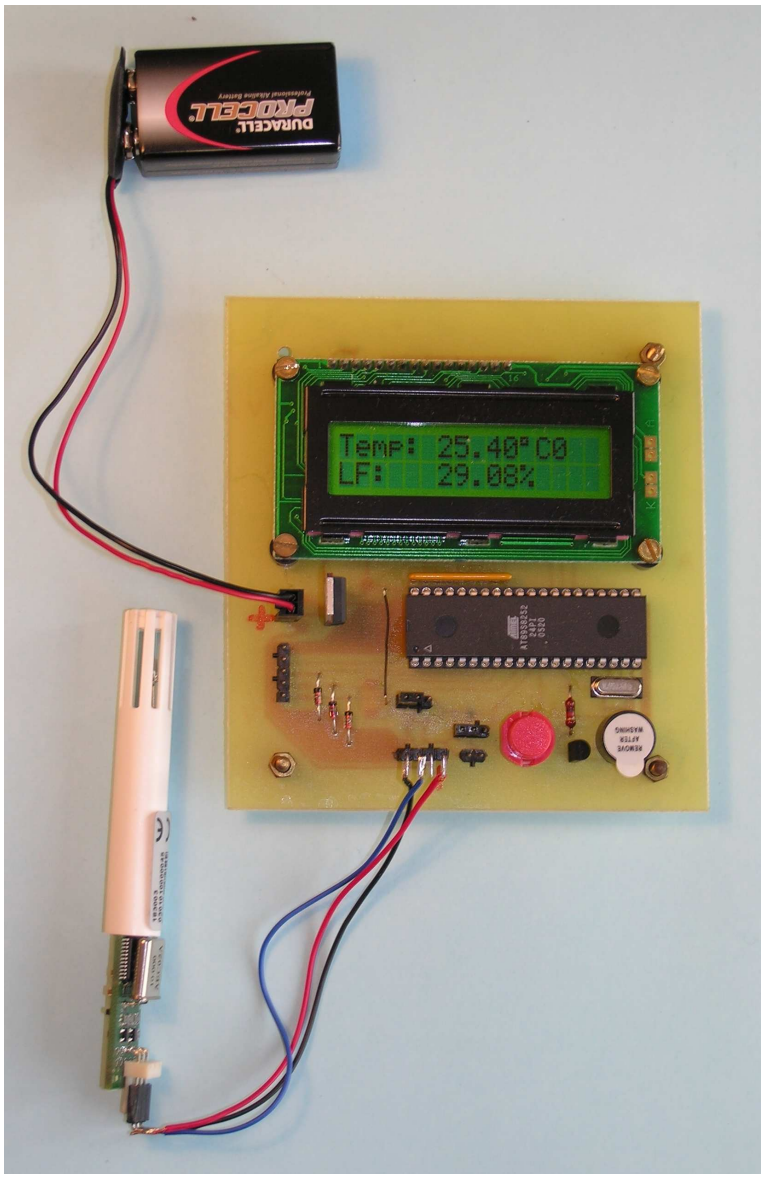


Abbildung 5.14: Die Controllerplatine für den Demonstrator

Es wurden zwei identische Platinen aufgebaut, eine für die Sender- und eine für die Empfängerseite, die durch unterschiedliche Programmierung ihre jeweilige Aufgabe erfüllen. Auf der Senderseite liest der Controller die Messwerte des Temperatur- und Luftfeuchte-Sensors aus, zeigt sie in der Anzeige an, und gibt sie auf der seriellen Schnittstelle aus, an der wiederum der Sendeteil des Demonstrators angeschlossen ist.

Die Empfangsplatine erhält auf ihrer seriellen Schnittstelle die empfangenen Daten vom Demonstrator und zeigt diese wiederum auf ihrer Anzeige an. Als zusätzliche Funktion wurde noch eine Alarm-Signalisierung realisiert: Wenn auf der Senderseite der Tastschalter betätigt wird, wird auf der Empfängerseite ein akustisches Alarmsignal ausgegeben.

5.7.1 Hardware

Herzstück der Platine ist ein AT89S8252 Controller von Atmel [100]. Es handelt sich um ein Mitglied der weit verbreiteten 80C51 Familie. Dieser Controller besitzt mit drei 8-bit Ein-/Ausgabe Ports insgesamt 24 frei programmierbare Leitungen, wodurch alle hier vorgesehenen Anwendungen problemlos angesteuert werden können. 11 Leitungen sind für die LCD-Anzeige notwendig (8 Daten- und 3 Steuerleitungen), je eine Leitung werden für den Tastschalter sowie den Alarmgeber verwendet. Drei weitere Leitungen wurden während der Softwareentwicklung für Debugging-Signale verwendet, ihr Zustand wurde dabei, gegebenenfalls gleichzeitig mit anderen Signalen, mit Hilfe eines Oszilloskopes (LeCroy WaveSurfer 424) beobachtet.

Der Controller besitzt einen internen UART, der unter anderem auch nach V.24 Standard arbeiten kann. Zwei der Port-Pins können per Software dem UART zugeordnet werden. Damit wird die Kommunikation über die Demonstrator-Strecke sowie das Auslesen des Temperatur- und Luftfeuchte-Sensors realisiert. Sende- (TX) und Empfangs- (RX) Kanal des UART lassen sich völlig unabhängig programmieren, dadurch können auf der Sendeseite gleichzeitig Daten vom Sensor ausgelesen und an den Demonstrator ausgegeben werden.

Abbildung 5.15 zeigt den Schaltplan der Controllerplatine, welcher mit Hilfe der DXP Designsuite von Altium erstellt wurde. Zur Takterzeugung wird der interne Oszillator des AT89C8252 mit einem externen 12 MHz Quartz verwendet. Bauteil W1 ist das LCD-Display vom Typ TRIMODS1537, zur Kommunikation sind außerdem, neben dem erwähnten Taster und Piepser, mehrere Stiftleisten vorgesehen:

An J1 kann ein Programmierkabel angeschlossen werden, das die Platine für die Programmierung des internen Flash-Speichers des Mikrocontrollers mit der seriellen RS232 Schnittstelle eines PCs verbindet. Die Umsetzung der +/- 12 V Signalpegel der RS232 Schnittstelle auf für den Controller verträgliche 5 V wird durch drei Zener-Dioden mit jeweils einem Vorwiderstand erledigt, in umgekehrter Richtung kann die Schnittstelle am PC die 0/5 V Signalpegel des Mikrocon-

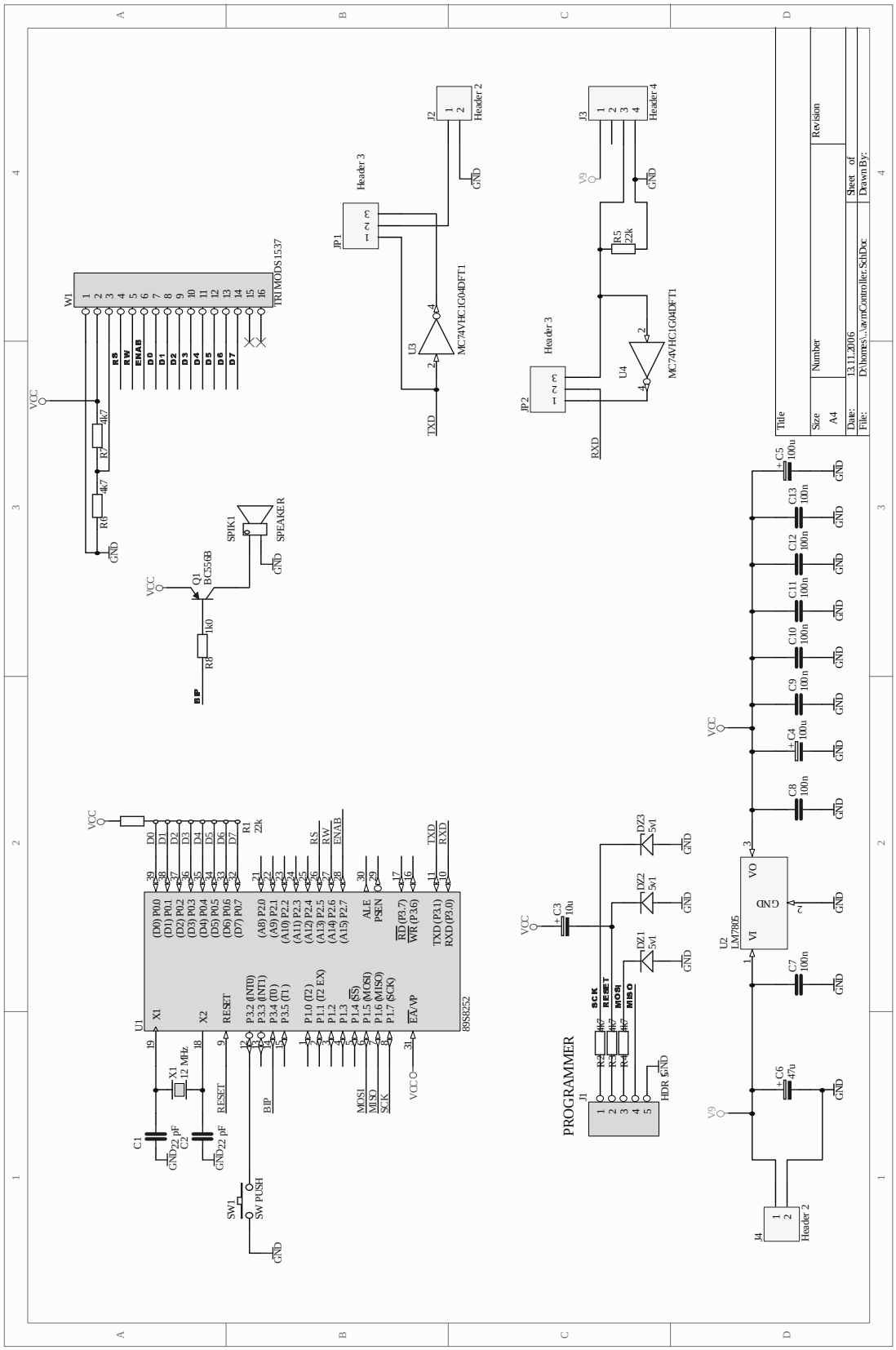


Abbildung 5.15: Schaltplan der Controllerplatine

trollers auch ohne Pegelwandlung erkennen.

J2 stellt den Datenausgang dar, J3 den Dateneingang. Beide Signale sind V.24 Signale auf TTL Pegel und können mit Hilfe der Jumper JP1 bzw. JP2 zwischen invertierter und nicht-invertierter Logik umgeschaltet werden. Dadurch wird größtmögliche Flexibilität erreicht, sowohl echte V.24 Signale auf TTL (0=0 V, 1=5 V) als auch gekappte RS232 Signale (0=+12 V, 1=−12 V) zu übertragen.

Auf der Sendeseite wird ein handelsüblicher Temperatur- und Feuchtesensor HYGROSENS® CON-HYTE-SMD [101] an J3 angeschlossen, dieser wird über Pin 1 des selben Anschlusses mit 9 V Gleichspannung versorgt. An J2 wird das 24 GHz Sendemodul angeschlossen. Auf der Empfangsseite wird der 24 GHz Empfänger mit J3 verbunden, Pin1 dieses Anschlusses bleibt hier ebenso wie J2 ungenutzt.

Zur Stromversorgung ist eine 9 V Blockbatterie vorgesehen, die an J4 angeschlossen wird und deren Spannung für die Controllerplatine mit Hilfe eines LM7805 Festspannungsreglers auf 5 V reduziert wird. An den Sensor werden die 9 V wie oben beschrieben direkt weitergegeben. Vom Mikrocontroller wurde trotz größerem Platzbedarf die DIL anstelle einer SMD-Bauform gewählt, da so ein Sockel eingesetzt werden kann, was einen Austausch des Controllers bei Beschädigung erleichtert.

Das Platinenlayout wurde mit Hilfe des CAD-Programmes Protel, ebenfalls aus der DXP Designsuite, erstellt (siehe Abb. 5.16). Durch eine gezielte gemischte Verwendung von SMD und bedrahteten Bauteilen konnten alle notwendigen Verbindungen auf einer Leiterplattenseite erstellt werden, was die Leiterplattenherstellung deutlich erleichtert.

Dazu wurde das Layout mit Hilfe eines normalen Laserdruckers auf eine spezielle Folie gedruckt, die dann für die UV-Belichtung einer einseitig kupferkaschierten und fotolackbeschichteten FR4 Platine verwendet wurde. Anschließend wurde der Lack entwickelt und dann die freiliegenden Kupferpartien mit handelsüblichem Feinätzkristall weggeätzt. Der auf den Leiterbahnen verbliebene Lack wurde mit Aceton entfernt und anschließend die Löcher für die bedrahteten Bauteile gebohrt.

Bestückung und Löten erfolgte von Hand mittels Lötkolben sowohl für die bedrahteten als auch für die SMD Bauteile.

5.7.2 Software

Die Software für den Mikrocontroller wurde in C geschrieben, als Compiler und Linker kam der freie Compiler SDCC [102] zum Einsatz. Dabei wurde auf einige am Fachgebiet bereits vorhandene Routinen zur Ansteuerung eines LCD-Displays zurückgegriffen, die von Dariusz Pienkowski erstellt worden waren. Mit Hilfe der ebenfalls freien Programmiersoftware PonyProg [103] und eines einfachen selbst gebauten Adapterkabels von der seriellen RS232 Schnittstelle des PCs auf den Programmieranschluss J1 der Platine wurde die Software in den internen Flash-

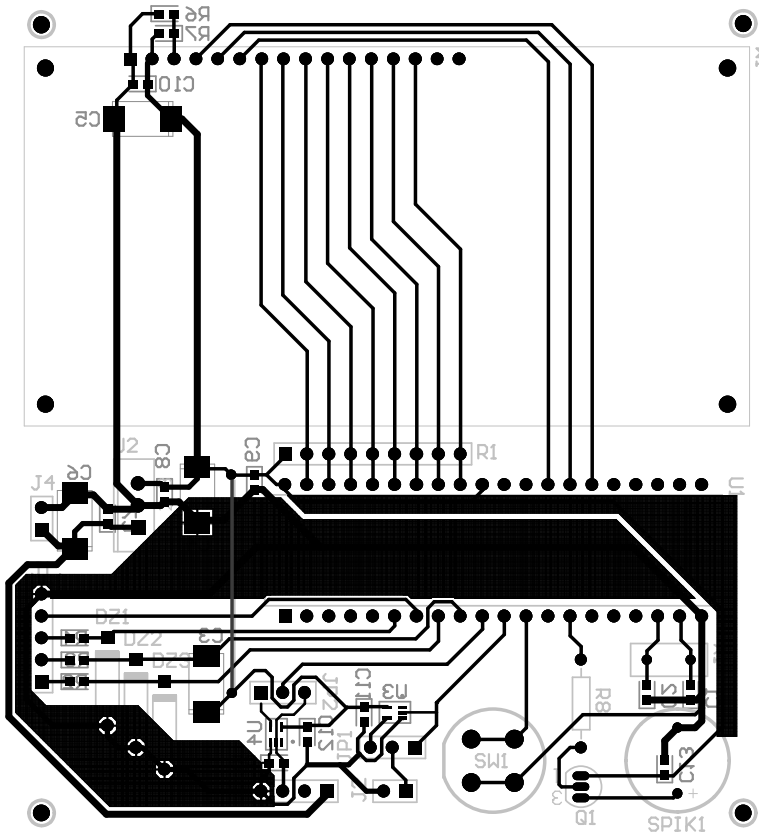


Abbildung 5.16: Layout der Platine für den AVM Controller

Speicher des AT89S8252 geschrieben. Der vollständige Quelltext befindet sich im Anhang, hier soll kurz die Programmstruktur erläutert werden.

Zunächst wurden zwei von Sender und Empfänger gemeinsam genutzte Bibliotheken entwickelt: `LCDbeep.c` für die Ansteuerung des LCD-Moduls, welche auch Funktionen für den Alarmgeber und Wartefunktionen enthält, sowie `UART.c`, welche Funktionen zur Ansteuerung des UART nach den in [104] beschriebenen Methoden enthält.

Diese werden vom Code des Senders (`demonstrator.c`) bzw. des Empfängers (`RXdemonstrator.c`) eingebunden, ebenso wie das Headerfile `globals.h`, in dem einige Parameter definiert wurden. Das Headerfile `at89S8252.h`, welches Definitionen der symbolischen Registernamen mit ihren jeweiligen Adressen enthält, wurde mit dem Compiler mitgeliefert. Es mussten aber einige Register hinzugefügt werden, die in der mitgelieferten Version nicht enthalten waren.

Grundsätzlich bestehen beide Programme aus zwei Routinen: dem Hauptprogramm (`main`) sowie der Interruptroutine (`serial_in`), die die Kommunikation über den UART steuert. Die Kommunikation zwischen den beiden Routinen, die in gewissem Sinne als Tasks eines sehr einfachen Multitasking-Systems gesehen werden können, findet mit Hilfe von besonders dafür vorgesehenen Variablen, den

so genannten Semaphoren, statt.

Wichtig ist dabei, dass die Semaphoren als `volatile` deklariert werden, um dem Compiler jegliche Optimierung der Variablenzugriffe z.B. durch Zwischenspeichern in Registern zu verbieten. Das ist notwendig, da der Compiler bei der Optimierungsanalyse nicht wissen kann, dass die Programmausführung durch äußere (Hardware-) Ereignisse gesteuert an beliebiger Stelle zwischen Haupt- und Interruptroutine springen kann. Selbiges gilt für alle globalen Variablen (insbesondere auch Zustandsvariablen), die innerhalb der Interruptroutinen verwendet werden.

Außerdem dürfen in den Interruptroutinen keine Multiplikations- und Divisions-Operatoren (`* / %`) verwendet werden, da diese Operationen durch den Maschinenbefehlssatz des 8051 nicht abgedeckt sind und daher vom Compiler durch externe Bibliotheksaufrufe realisiert werden. Die externen Bibliotheken wiederum sind aber nicht Interrupt-tauglich. Alle Rechenoperationen innerhalb der Interruptroutinen mussten daher mittels Addition, Subtraktion und Bitverschiebung (`shl`/`shr`) durchgeführt werden, was im Hinblick auf eine schnelle Verarbeitung ohnehin vorteilhaft ist.

Sender

Zunächst initialisiert das Programm die Hardware: Das Display wird aktiviert und gelöscht und der UART initialisiert. Dabei wird ein Interrupt zugelassen, der sowohl nach dem Empfang eines Bytes aktiviert wird als auch nach Abschluss des Sendens eines Bytes. Das Hauptprogramm geht dann in eine Endlosschleife und wartet darauf, dass die Interrupt-Routine mit Hilfe der Semaphoren `rFlag[]` ein vorliegendes Datenpaket signalisiert. Dabei stehen `rFlag[0]` für Kanal 0 (Temperatur) und `rFlag[1]` für Kanal 1 (Luftfeuchtigkeit). Die Daten werden dann aus dem Entsprechenden `rData[][]` gelesen und mit Hilfe der Routine `sendUART` in den Sendepuffer geschrieben bzw. bei leerem Sendepuffer sofort in das Senderegister des UART geschrieben.

Vor die eigentlichen Daten wird noch ein Vorspann gehängt, der aus einer Präambel (`0101` Bitfolge) sowie aus der Kanalkennung (`'E'` für Temperatur, `'u'` für Luftfeuchtigkeit) besteht. Die Präambel dient in erster Linie dazu, den Gleichspannungspegel in den NF-Verstärkern der Empfängerseite auf einen Mittelwert einzustellen. Versuche mit verschiedenen Präambeln haben ergeben, dass `0x55 (0101 0101)` zu den besten Übertragungsergebnissen führt. Die Kanalkennungen `'E'` und `'u'` wurden so gewählt, dass einzelne Bitfehler auf der Empfangsseite nicht zur Identifizierung der falschen Kennung führen können. An das Ende des Paketes wird noch das Zeichen `'A'` angehängt, falls der Alarm aktiviert ist (Taster gedrückt), bzw. `'Z'` falls das nicht der Fall ist.

Anschließend wird der Temperatur- bzw. Luftfeuchtigkeitswert auch auf der Senderseite zur Kontrolle auf dem Display ausgegeben (Hilfsroutinen `writeTemp()` und `writeLF()`).

In der Interruptroutine wird zunächst geprüft, ob der Interrupt durch einen Empfangsvorgang ausgelöst wurde (`RI==1`). In diesem Fall wird das empfangene Byte aus dem UART Register ausgelesen, und dann mit Hilfe einer Statemachine ausgewertet. Trotz des relativ einfachen Übertragungsformates des Sensors ist eine Statemachine nötig, da die Interruptroutine nach jedem einzelnen Byte verlassen werden muss, ein Datenpaket aber aus mehreren Bytes besteht. Die Statemachine merkt sich den aktuellen Stand in der Übertragung mit Hilfe der Zustandsvariablen `rIntStat` und `rIntPos`, und kann so jedes einzelne Empfangene Byte richtig verarbeiten, indem es gegebenenfalls in den korrekten Puffer gespeichert wird und anschließend die Statusvariablen verändert werden, um den neuen Stand im Protokollfluss festzuhalten. Falls durch das empfangene Byte ein Datenpaket vollständig wurde, werden die empfangenen Daten-Nibbles in Bytes umgerechnet und in den dem Kanal zugehörigen Semaphor `rData` geschrieben. Abschließend wird das `RI` Flag gelöscht, um den Interrupt wieder freizugeben.

Dann wird geprüft, ob ein Sendevorgang abgeschlossen wurde (`TI==1`). In diesem Fall wird festgestellt, ob im Sendepuffer noch Zeichen vorhanden sind. Falls dem so ist, wird das nächste Zeichen aus dem Puffer in das UART Register `SBUF` geschrieben, falls nicht, wird das `TXbusy` flag gelöscht. Abschließend wird das `TI` Flag gelöscht, um den Interrupt wieder freizugeben.

Empfänger

Das Programm für den Empfänger ist grundsätzlich genauso aufgebaut wie das für den Sender, dadurch dass es nur Daten empfangen muss und keine weitergeben, ist es etwas einfacher.

Auch hier geht das Hauptprogramm nach Initialisierung der Hardware in eine Endlosschleife und wartet darauf, dass die Interruptroutine ein vollständig empfangenes Datenpaket signalisiert. Sobald dies der Fall ist, werden die Daten aus dem Semaphor ausgelesen und auf das Display ausgegeben.

Die Interruptroutine prüft zunächst, ob der Interrupt durch ein empfangenes Byte ausgelöst wurde. Das sollte immer der Fall sein, da im Empfänger keine Daten über den UART ausgegeben werden, zur Sicherheit wird es dennoch überprüft. Dann bearbeitet eine Statemachine ähnlich wie im Sender das empfangene Byte und sammelt so die Daten eines Paketes zusammen. Sobald ein Paket vollständig empfangen ist, wird das `rFlag` gesetzt, um dem Hauptprogramm diese Tatsache mitzuteilen.

Die Signalcodes `'A'` und `'Z'` zur Signalisierung des Alarmzustandes werden sofort in der Interruptroutine verarbeitet, der Zustand des den Alarmgeber steuernden Pin des IC wird entsprechend gesetzt, ohne dass das Hauptprogramm involviert wird.

Debugging

Da weder ein Software Emulator noch ein In-Circuit Emulator für das Debugging der Software zur Verfügung standen, musste das Debugging direkt auf der Zielhardware stattfinden.

Dazu wurden drei unbenutzte Pins des Controllers mit dem Oszilloskop verbunden, um durch die gezielte Ausgabe von Debug-Signalen an kritischen Stellen des Programmes die Programmausführung analysieren zu können. Dies war insbesondere bei der Fehlersuche in den Interruptroutinen unverzichtbar, da bei ungeplanten Sprüngen in der Programmausführung oder Überläufen von Pufferspeichern meistens keine Reaktion nach außen mehr erfolgt, die auf eine Fehlerursache schließen ließe. Um den Fehler einzugrenzen, wurden also debug-Befehle, die einen oder auch mehrere der debug-Pins umschalten, an verschiedenen Stellen des Programmes eingefügt. So konnte anhand des Oszilloskopbildes nachvollzogen werden, bis wohin das Programm noch planmäßig ausgeführt und welcher Programmteil nicht mehr erreicht wurde.

Diese Methode ist zwar mühsam aber zielführend, das Programm arbeitete schließlich wie gewünscht und der eigentliche Demonstrator konnte mit den beiden Controllerplatinen getestet werden.

5.8 Ergebnisse

5.8.1 Antenne

Die in Abschnitt 5.4 vorgestellte Antenne wurde zur Vermessung mit einem Koaxialstecker versehen (siehe auch Abb. 5.10(f)). Zur Anwendung kam ein RPC-2.92 Stecker von Rosenberger, Typ 02K421-800_LV, in Verbindung mit einer Glasdurchführung Typ 02z101-000 [105, 106]. Der Anschluss wurde gemäß der Empfehlung der Firma Rosenberger ausgeführt [107].

Da dieser Stecker mit einem Flansch zum Anschrauben an ein Gehäuse versehen ist (siehe [105]) und der Mittelkontakt über die Glasdurchführung hergestellt wird, musste ein Stückchen Blech zwischen Platine und Stecker verwendet werden. Dafür wurde ein 7x10 mm^2 großes Stück Messingblech von 1,5 mm Stärke mit einer 2 mm Mittelbohrung sowie vier M2 Innengewinden versehen. Über die Gewinde wurde der Stecker mit dem Blech verschraubt und die Glasdurchführung anschließend in die Mittelbohrung eingebracht, sodass sie in den Stecker einrastet. Nun wurde das Blech im 90° Winkel so mit dem Masserand der Antennen-Platine verlötet, dass der Mittelkontakt der Glasdurchführung an die Feedline angelötet werden konnte. Der gesamte Aufbau ist in Abb. 5.17 zu sehen.

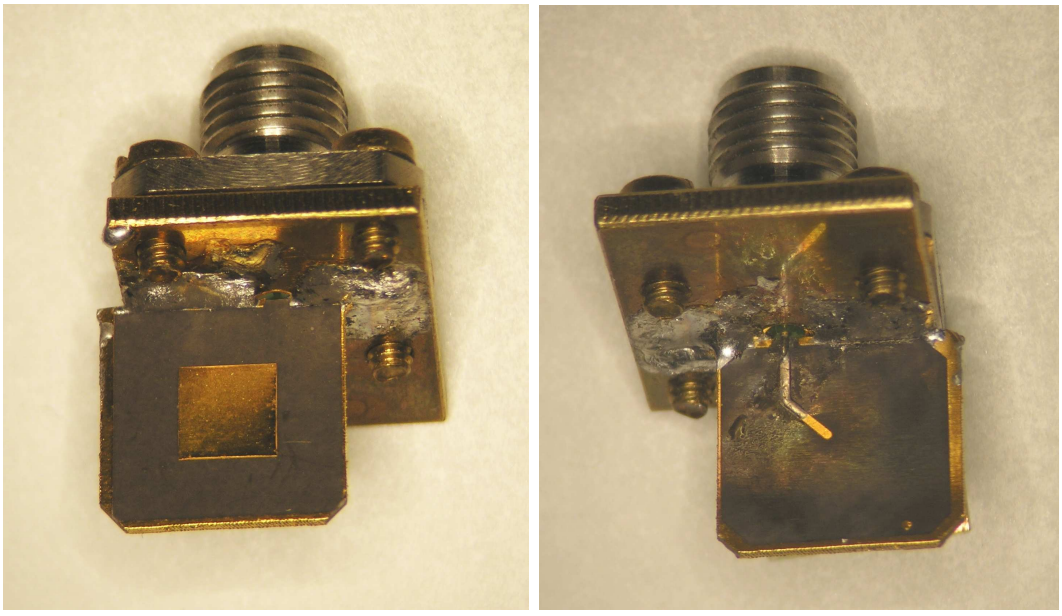


Abbildung 5.17: Aufbau zur Messung der Antenne

Die so entstandene Antenne mit Koaxialanschluss wurde mit einem Netzwerkanalysator Wiltron 360B vermessen, das Ergebnis zeigt Abb. 5.18. Zu sehen ist die deutliche Resonanz um 23,5 GHz, die angestrebte Mittenfrequenz von 24 GHz wurde also knapp verfehlt. Die Bandbreite innerhalb derer die Anpassung besser −10 dB ist beträgt ca. 700 MHz.

Die relativ starke Welligkeit der Messung liegt darin begründet, dass sich zwischen dem Stecker, in dessen Ebene die Kalibration stattfindet, und dem Fußpunkt der Antenne noch ca. 5 mm Mikrostreifenleitung befinden. Diese Leitung wurde so entworfen, dass die Antennenimpedanz von 100 Ω auf die 50 Ω Impedanz des Messsystems transformiert werden. Der Fehler dieser Anpassung wird über die Leitungslänge transformiert und resultiert in der beobachteten Welligkeit des Frequenzganges.

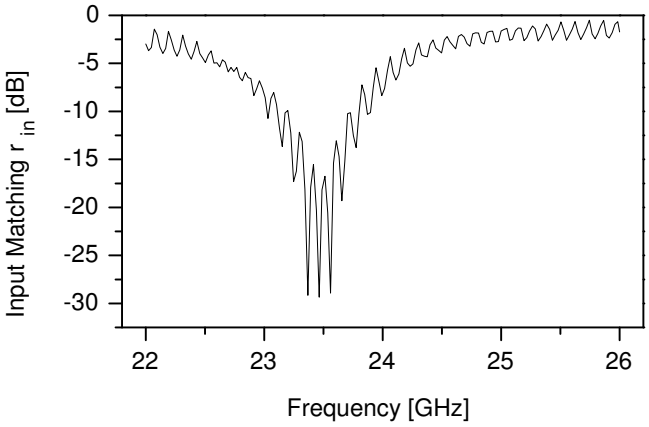
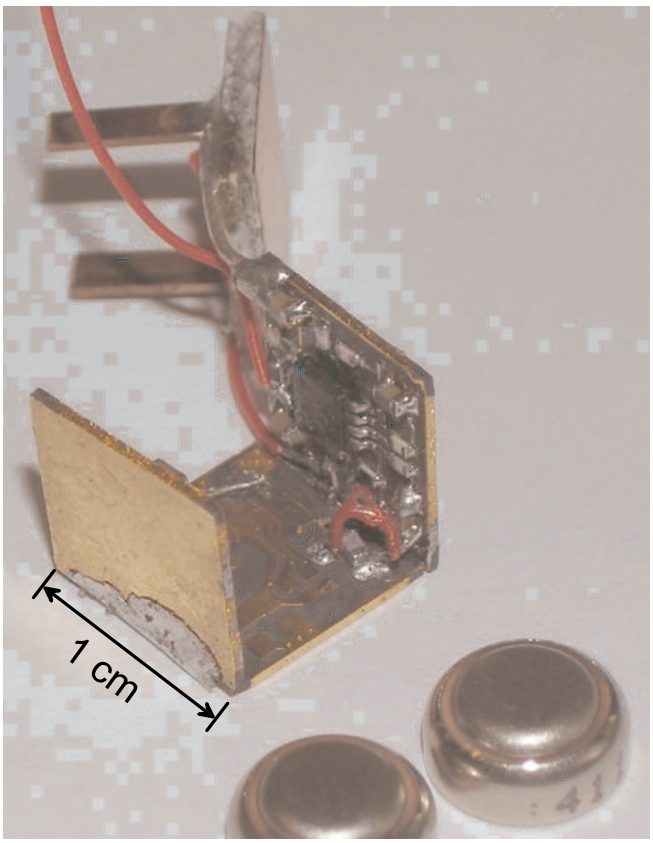


Abbildung 5.18: Anpassung der Antenne am Eingang

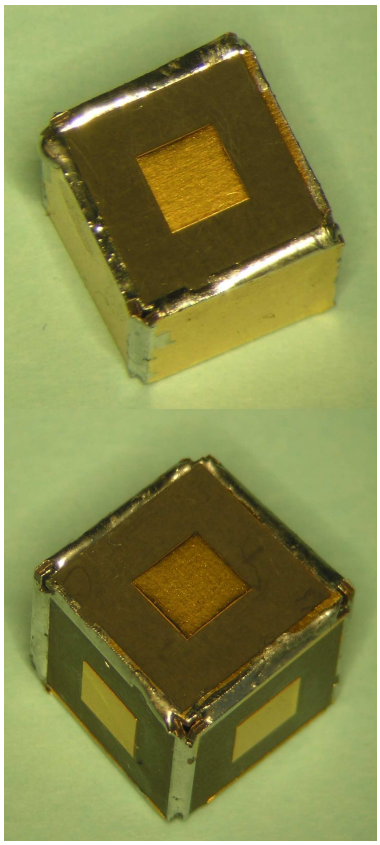
5.8.2 Empfänger

Wegen der in Abschnitt 5.6.3 beschriebenen Schwierigkeiten war es nicht möglich, den LNA funktionsfähig auf die Trägerplatine zu montieren. Daher wurde ein vereinfachter Empfänger in Betrieb genommen, bei dem der LNA schlicht überbrückt und das Signal aus der Antenne somit direkt dem Detektor zugeführt wurde. Dadurch verschlechtert sich naturgemäß die Rauschzahl des Empfängers wesentlich, was eine niedrigere Empfindlichkeit und damit geringere Reichweite zur Folge hat. Diesen Nachteilen steht allerdings der nicht zu unterschätzenden Vorteil eines drastisch reduzierten Stromverbrauchs gegenüber: Anstelle der ursprünglich vorgesehenen 24 mA Stromaufnahme, die fast vollständig durch den LNA verursacht wird, benötigt der Empfänger so nur noch 30 μA für die NF-Operationsverstärker hinter dem Detektor.

Die Empfängerplatine, nun nur noch mit der Schottky-Diode und einem Kon-



(a) Der geöffnete Würfel, die Batterien wurden zur besseren Übersicht herausgenommen. Die Patch-Antenne befindet sich in der abgebildeten Position auf der Unterseite.



(b) Geschlossene Würfel, das untere Foto zeigt die Konstruktion mit Antennen auf allen Würfelflächen.

Abbildung 5.19: Fotografien des Aufbaues

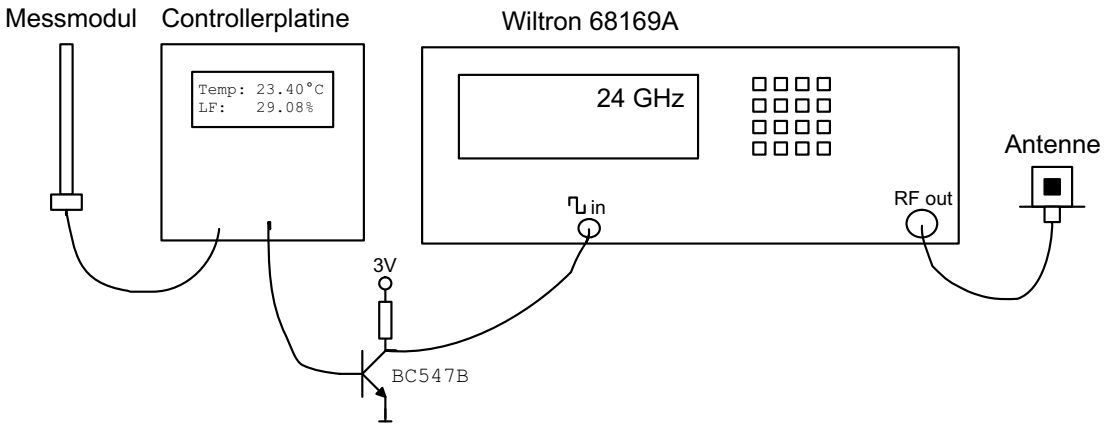


Abbildung 5.20: Aufbau des Testsenders

densator bestückt, wurde mit zwei NF-Platinen und dem Batteriehalter aufgebaut wie in Abb. 5.19 gezeigt. Zum Testen des Empfängers wurde ein Testsender aus der Antenne aus Abschnitt 5.8.1 und einem Wiltron 68169A Signalgenerator aufgebaut. Der externe Modulationseingang des Signalgenerators wurde mit dem Datensignal aus der Controllerplatine (siehe 5.7) angesteuert, an welche das Temperatur/Luftfeuchte-Messmodul angeschlossen war. Um den 50 Ω Modulationseingang des Signalgenerators zu treiben war eine zusätzliche Treiberstufe aus einem BC547B Transistor notwendig, da ein standard TTL-Ausgang nicht in der Lage ist, so viel Strom zu treiben. Mit diesem in Abb. 5.20 gezeigten Aufbau wurde ein zirkular polarisiertes OOK-moduliertes 24 GHz Signal erzeugt.

Das durch den Empfänger demodulierte, verstärkte und diskretisierte Signal wurde der zweiten Controllerplatine zugeführt und von dieser ausgewertet und angezeigt. Da keine Fehlerkorrektur vorgesehen war, wurde jedes Paket mit min-

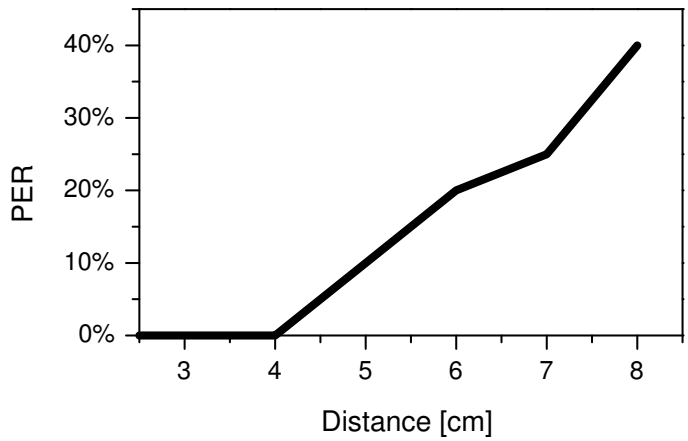


Abbildung 5.21: Paketfehlerrate in Abhängigkeit von der Entfernung

destens einem Bitfehler als fehlerhaft gewertet. Die Pakete waren je 5 Byte groß, ihr genauer Aufbau ist in Abschnitt 5.7.2 beschrieben.

Abbildung 5.21 zeigt die Paketfehlerrate aufgetragen über die Entfernung. Wie zu sehen ist, war eine Datenübertragung über bis zu 8 cm Entfernung zwischen Sende- und Empfangsantenne möglich, eine nahezu fehlerfreie Übertragung bis 4cm. Da bei den Messungen keinerlei Fehlerkorrektur eingesetzt wurde, verursachte jedes verlorene Bit einen Paketverlust. Selbst ein einfaches Fehlerkorrekturverfahren würde daher die Paketfehlerraten deutlich senken.

Diese sehr kurze Entfernung wird in der Praxis kaum anwendbar sein, wobei im Hinblick auf die „Smart Dust“ Szenarien auch so kurzreichweitige Übertragungen denkbar sind. Bemerkenswert ist jedenfalls der sehr niedrige Stromverbrauch von 30 μA für einen 24 GHz Empfänger. Mit dem ursprünglich vorgesehenen LNA mit 14 dB Verstärkung und 6 dB Rauschzahl ließe sich die Reichweite deutlich steigern und die ursprünglich anvisierten 1 m werden realistisch. Leider konnte dieser Versuch aufgrund der in Abschnitt 5.6 beschriebenen Schwierigkeiten nicht durchgeführt werden.

5.8.3 Sender

Abbildung 5.22 zeigt die vollständig aufgebaute Senderplatine. In der rechten unteren Ecke befindet sich der VCO MMIC, links oben der Analogschalter. Wie in Abschnitt 5.6.3 erläutert, stand aus aufbautechnischen Gründen nur ein Exemplar des Senders zur Verfügung, bei dem der Abstimm-Anschluss des VCO nicht kontaktiert war. Das führte dazu, dass das Potential an der Kathode der Varaktordiode (Anschluss Vtune in Abb. 5.3) des VCO nicht definiert war und driften konnte, was erwartungsgemäß zu einer starken Frequenzdrift des Oszillators führte.

Diese Tatsache konnte durch Messungen belegt werden: während in Abb. 5.23(a) zu sehen ist, dass das Phasenrauschen in 1 MHz Abstand von der Mittenfrequenz um 20 dB abgesunken ist, zeigt das Abb. 5.23(b) das Ergebnis einer Messung über einen längeren Zeitraum (ca. eine Minute) mit aktiviertem MaxHold. Das Signal driftet um einige MHz nach oben und unten. Wesentlich gravierender ist allerdings das Einschwingverhalten, welches in Abb. 5.23(c) gezeigt wird. Für diese Messung wurde die MaxHold Funktion des Spektrumanalysators bei abgeschaltetem Oszillator aktiviert und dann die Betriebsspannung des Oszillators eingeschaltet. Die Oszillation beginnt bei höherer Frequenz und mit niedrigerer Amplitude, und driftet dann im Verlauf einiger Sekunden allmählich in Richtung der zuvor gemessenen Mittenfrequenz von 24,37 GHz. Diese Drifteffekte wurden bei dem verwendeten Oszillatortyp unter kontrollierten Bedingungen nicht festgestellt [50] und können daher auf den nicht kontaktierten Tune-Eingang zurückgeführt werden.

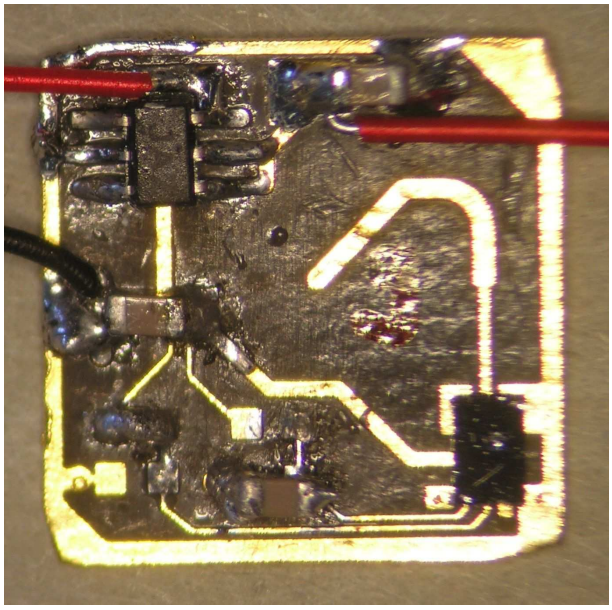
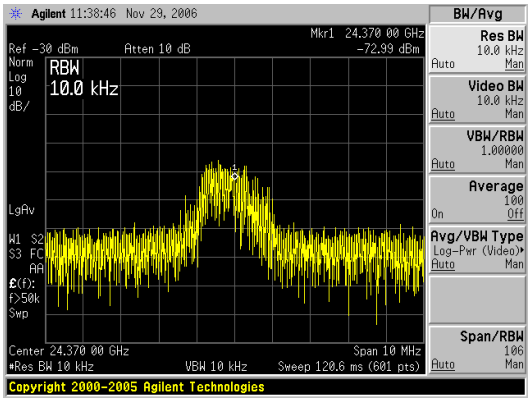
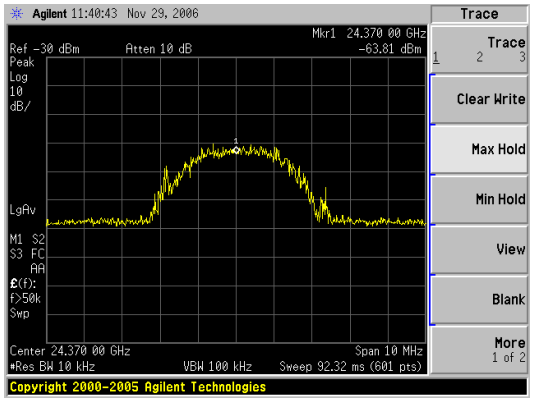


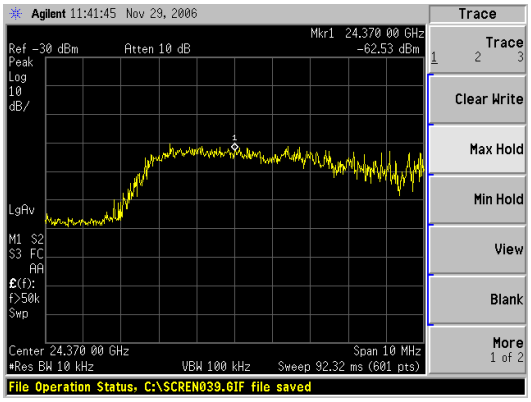
Abbildung 5.22: Vollständig aufgebaute Senderplatine (1x1 cm^2)



(a) Phasenrauschen

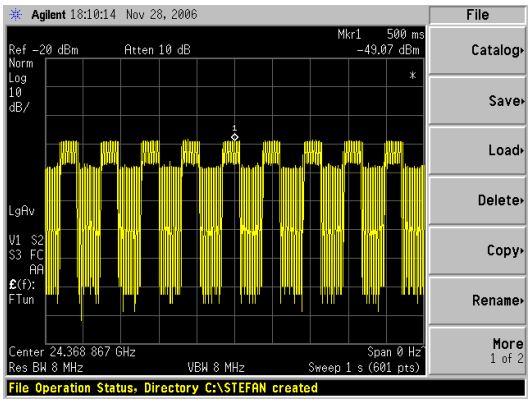


(b) Drift

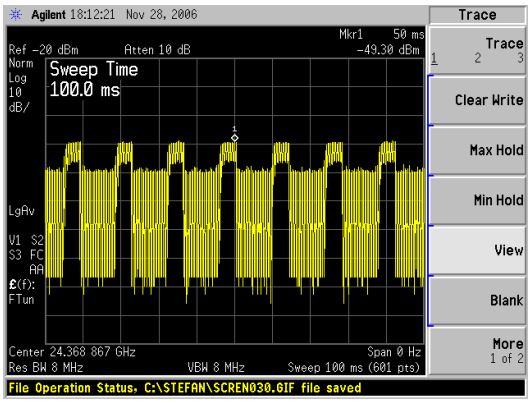


(c) Einschaltverhalten

Abbildung 5.23: Messergebnisse des Oszillators



(a) 10 Hz



(b) 100 Hz Pulsfrequenz

Abbildung 5.24: Gepulster Betrieb des Oszillators

In Abbildung 5.24 wird die Auswirkung dieses Verhaltens auf den geplanten gepulsten Betrieb für OOK-Modulation gezeigt. Für diese und die folgenden Messungen wurde der Spektrumanalysator im zero-Span Modus betrieben, bei dem die Messfrequenz festgehalten und somit die Amplitude über der Zeit aufgetragen wird. Damit entspricht die Funktionsweise einem ASK- bzw. OOK Demodulator. Als Bandbreite wurde die maximal mögliche von 8 MHz eingestellt.

Der Oszillator wurde mit einem Rechtecksignal mit 50% Puls/Pause Verhältnis ein- und ausgeschaltet. Bei einer Schaltfrequenz von 10 Hz besitzt das demodulierte Signal in etwa ebenfalls 50% Puls/Pause verhältnis, bei einer Schaltfrequenz von 100 Hz jedoch nur noch etwa 30%. Bei einer Periodendauer $T = 1/f = 1/100\,Hz = 10\,ms$ entspricht das einer Einschaltverzögerung von etwa 2 ms.

Das bedeutet aber nicht, dass der Oszillator erst nach 2 ms anschwingt, sondern dass er erst nach dieser Zeit in das nur 8 MHz breite Empfangsband des Spektrumanalysators hineingedriftet ist (siehe Abb. 5.23(c)).

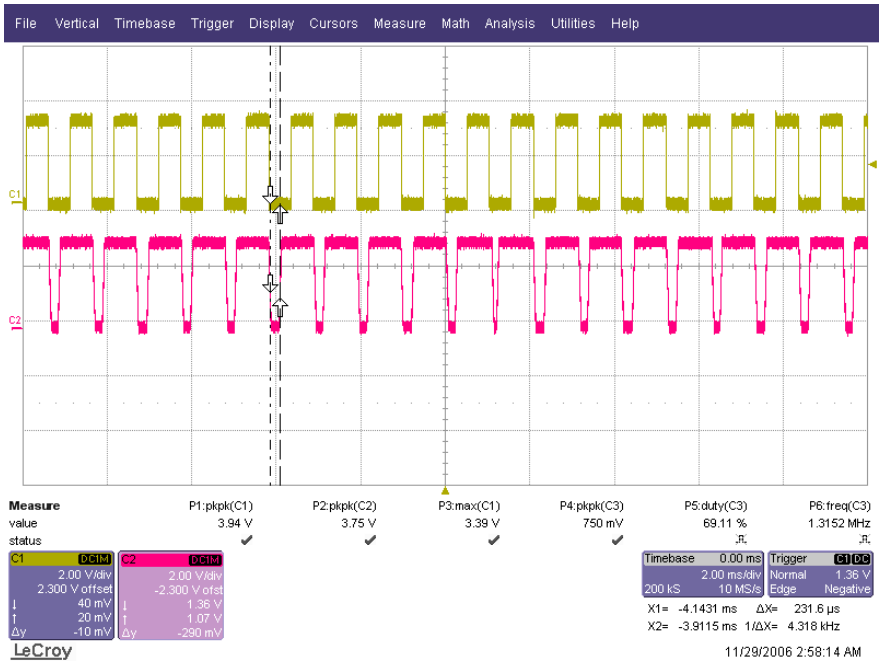


Abbildung 5.25: Datensignal am Eingang des Senders (oben) und am Ausgang des Empfängers (unten)

Um die Auswirkungen dieses Driftverhaltens auf die Übertragung zu untersuchen, wurden Übertragungsversuche durchgeführt. Dazu wurde mit einem Funktionsgenerator wie gehabt ein rechteckförmiges Testsignal in den Dateneingang des Senders eingespeist. Als Empfänger diente der funktionsfähige Original-Empfänger des Demonstrators wie unter 5.8.2 beschrieben, dessen Datenausgang mit dem Oszilloskop (LeCroy WaveSurfer 424) analysiert wurde. Zum Vergleich wurde in Abb. 5.25 auf einen zweiten Kanal des Oszilloskopes das Testsignal aus

dem Funktionsgenerator dargestellt.

Die Polariät des Sende-Schalters wurde so gewählt, dass der VCO bei Low ein- und bei High ausgeschaltet ist. Wie deutlich zu sehen ist, werden alle Pulse übertragen, jedoch bleibt das Ausgangssignal nicht für die gesamte Low-Dauer des Eingangssignales auf Low, sondern fällt nach gut 200 ms wieder auf den Ruhezustand High zurück. Das liegt vermutlich daran, dass die Oszillatorfrequenz aus dem Empfangsband herausdriftet.

Da alle gesendeten Pulse tatsächlich auch beim Empfänger ankommen, wäre eine Datenübertragung real möglich, eine auf diese Pulsformen eingestellte Basisbandverarbeitung vorausgesetzt. Da in dem hier diskutierten Demonstrator jedoch ein Standard-UART vorgesehen war, um das Empfangssignal zu dekodieren, konnten mit diesem Sender keine realen Übertragungsversuche durchgeführt werden. Eine steigende Flanke zwischen zwei aufeinanderfolgenden Low Bits würde ein UART nicht akzeptieren. Die Entwicklung einer speziellen auf diese Schwierigkeiten zugeschnittenen Basisbandverarbeitung hätte den Rahmen dieser Arbeit deutlich gesprengt, zumal die prinzipielle Funktion des Übertragungsverfahren auch so als erwiesen gelten kann.

5.9 Diskussion

Die größten Schwierigkeiten gab es hinsichtlich der Flip-Chip Montage der ICs auf die HF Platine. Die Problematik dieses Verfahrens wurde im Vorfeld unterschätzt, und insbesondere die herausragende Bedeutung der Auswahl des Platinenmaterials nicht erkannt. Teflon hat sich als mechanisch sehr schwieriger Werkstoff erwiesen. Nicht nur bei der in Abschnitt 5.6 beschriebenen Montage der ICs, sondern auch schon bei der Herstellung der Leiterplatte gab es große Schwierigkeiten. Die Herstellung der Multilayer-Platine gelang der Firma ILFA, die zu den technologisch führenden Firmen in Deutschland gehört, erst im dritten Anlauf und mit entsprechend großer Verzögerung.

Der Flip-Chip Aufbau auf diesem Material gelang schließlich gar nicht zufriedenstellend, weder das Thermokompressionsbonden noch das Lotball-Reflow Verfahren führten zum Erfolg. Die Schwierigkeiten im Zusammenhang mit den hohen Temperaturen beim Lotball-Reflow wurden allerdings durch den Einsatz von AuSn Lot mit seinem hohen Schmelzpunkt verstärkt, mit PbSn Lot oder einem anderen Lot mit niedrigerem Schmelzpunkt hätte das Verfahren möglicherweise gelingen können. Leider stand jedoch beim Projektpartner FBH kein anderes Lot als AuSn für die Versuche zur Verfügung.

Trotz seiner hervorragenden elektrischen Eigenschaften sollte aus diesen Gründen wenn möglich auf den Einsatz von Teflon-Substraten für derartige Aufbauten verzichtet werden.

Als Ergebnis dieser Schwierigkeiten konnte die Datenübertragung bei 24 GHz nicht vollständig (kein voll funktionsfähiger integrierter Sender) und nur über

deutlich geringere Distanzen als angestrebt (einige cm anstelle von 1 m) gezeigt werden. Dennoch konnte die Machbarkeit des grundsätzlichen Konzeptes des Direktempfanges eines OOK Signales bei 24 GHz gezeigt werden, das ohne Mischer in Sender und Empfänger und ohne Oszillator im Empfänger auskommt und damit einen sehr niedrigen Stromverbrauch ermöglicht. Die Ergebnisse konnten auf einer internationalen Tagung präsentiert werden [108].

Für Weiterentwicklungen des vorgestellten Systemes wird man heute sicher CMOS Technologie einsetzen, deren Grenzfrequenz mittlerweile hoch genug ist, um bei 24 GHz verwendet werden zu können. Dadurch kann der Energieverbrauch weiter deutlich reduziert werden, ein LNA in CMOS Technologie mit vergleichbaren Leistungsdaten verbraucht nur 6 mW bei 1,2 V Betriebsspannung [109], was den Betrieb mit nur einer einzelnen Batterie ermöglichen würde.

Im Hinblick auf die Aufbautechnik wäre ein vollständiger Verzicht auf Flip-Chip Technologie zu erwägen. Auch wenn Bonddrähte bei 24 GHz deutlich spürbare Induktivitäten aufweisen, können diese durch Kapazitäten entweder direkt auf den ICs oder auch auf der Leiterplatte relativ gut kompensiert werden. Diese Lösung ist elektrisch dem Flip-Chip Verfahren zwar unterlegen, dennoch ist sie wegen der besseren mechanischen Stabilität und nicht zuletzt wegen der wesentlich einfacheren Ausführung vermutlich die bessere Wahl, insbesondere bei experimentellen Anwendungen, wo keine aufwändigen Testläufe mit der Aufbautechnik möglich sind. Andererseits ist zu berücksichtigen, dass die Schwierigkeiten beim Flip-Chip Verfahren größtenteils auf das in diese Hinsicht ungünstige Substrat zurückzuführen waren, bei Einsatz eines mechanisch und thermisch stabileren Substratmateriales sollte das Flip-Chip Verfahren weiterhin in Betracht gezogen werden.

Kapitel 6

Zusammenfassung und Ausblick

Die Teilergebnisse aus den einzelnen Kapiteln wurden bereits dort diskutiert und sollen hier nicht im einzelnen wiederholt werden. Im Verlauf dieser Arbeit wurde gezeigt, dass die großen Visionen von *eGrains* oder *Smart Dust*, die intelligente Kommunikationsknoten mit langen Batterielaufzeiten in Haselnuss- oder gar Sandkorngröße sehen, mit dem heutigen Stand der Technik noch nicht realisierbar sind. Die prinzipielle Machbarkeit allerdings ist gegeben und erste Realisierungen können Angesichts des rasanten technologischen Fortschrittes innerhalb weniger Jahre erwartet werden.

Damit diese Visionen realisiert werden können, ist jedoch noch Forschungsaufwand auf zahlreichen Gebieten notwendig. Neben Fragen der Energieversorgung (Batterien, Energy Harvesting) und Fragen der Protokollentwicklung, beides Themen, die im Rahmen dieser Arbeit nicht behandelt wurden, kommt dem Sende- und Empfangsteil eine zentrale Bedeutung zu, zu dessen Lasten der Großteil der Energieaufnahme heutiger drahtloser Systeme geht. Dabei genügt es nicht, nur auf die ständig fortschreitende Halbleitertechnologie zu vertrauen, sondern es müssen schon auf Systemebene und dann auch auf Schaltungsebene neue Wege beschritten werden.

Es konnte gezeigt werden, dass es oft notwendig wird, von den bewährten Konzepten der Übertragungstechnik abzuweichen, da diese meist für Verfahren mit wesentlich höheren Übertragungsraten und größere Entfernungen entwickelt wurden. An manchen Stellen ist ein Rückgriff auf sehr alte Konzepte (Beispiel Direktempfang in Kapitel 5) sinnvoll, da deren geringe Komplexität auch geringen Energieverbrauch bedeuten kann. Andererseits kann auch eine Erhöhung der Komplexität, wie die Einführung abgestufter Bereitschaftszustände und eines dedizierten Wakeup-Empfängers, diskutiert in Abschnitt 2.1 und Kapitel 3, zu wesentlichen Einsparungen führen. Dabei müssen auch ganz neue Schaltungskonzepte entwickelt und geprüft werden, die durch modernste IC-Technologien wie SiGe BiCMOS erst ermöglicht werden, wie z.B. der CMOS-basierte Entscheider mit integrierten Schottky-Dioden aus Abschnitt 3.4.

Weitere Arbeiten, werden sich dabei wohl auf immer stärkere Integration

möglichst vieler Komponenten konzentrieren. Der Trend zu höheren Frequenzen, aktuell das 24 GHz ISM-Band, zukünftig eventuell 60 GHz und mehr, ist dabei unübersehbar, trotz des dadurch verursachten höheren Energieverbrauches. Das liegt zum einen an der mit höherer Frequenz abnehmenden Baugröße vieler HF Komponenten, insbesondere der Antennen. Bei höherer Frequenz können außerdem bei gleicher Größe Antennen mit Richtwirkung implementiert werden, wodurch die höhere Freiraumdämpfung zumindest teilweise kompensiert werden kann.

Ein weiteres Argument für höhere Frequenzen ist die dort verfügbare größere Bandbreite, welche unter anderem für eine Radiolokalisierung sehr wichtig ist. Letztere ist eine fundamental wichtige Funktion in selbstorganisierten Sensornetzwerken mit zufälliger Ausbringung der einzelnen Knoten, da gemessene Information in den meisten Fällen nur in Verbindung mit dem Messort interessant ist. Für manche Anwendungen insbesondere in der Logistik ist die Ortsinformation sogar die wichtigste zu ermittelnde Größe.

Damit es möglich werden kann, dass eine Hand voll *Smart Dust* Sensoren in einen Eimer Farbe gerührt wird und so direkt auf die Wand aufgebracht wird, wie es Visionäre aus Berkeley ersonnen haben, ist es jedenfalls notwendig, dass das Gebiet der Sensornetzwerke auch in der Schaltungsentwicklung und der Hochfrequenztechnik die Beachtung erlangt, die es in der Nachrichten- und Netzwerktechnik heute schon hat. Dabei wird es von höchster Wichtigkeit sein, dass interdisziplinäre Ansätze geschaffen werden, so dass sich Hardware- und Protokoll-Entwickler gegenseitig mit ihren Ideen voranbringen können.

Anhang

Quelltext des Demonstrator-Controllers

Sendeteil

demonstrator.h:

```
void writeTemp(int temp);
void writeLF(unsigned int temp);
void sendUART(unsigned char ucTX);

code unsigned char TempLine[]={"Temp: "};
code unsigned char LFLine[]=  {"LF:   "};

//info
code unsigned char INFORMATION[]={"This is the digital part of the AVM "
"demonstrator. It controls the RF part. The designers of this part are "
"Dariusz Pienkowski and Stefan von der Mark svdmark@ieee.org . This work"
" was done at Technische Universität Berlin, May 2006. This board is part"
" of the demonstrator done within the BMBF project Autarke Verteilte "
"Mikrosysteme. If you have any questions, please use the email shown above. "
"And finally: If you can read this, it means probably that you want to do "
"something bad. Be careful. Have a nice day. "
"Stefan von der Mark, Berlin, Germany, May 2006"};
```

demonstrator.c:

```
#include <at89S8252.h>
#include "globals.h"
#include "LCDbeep.h"
#include "demonstrator.h"
#include "uart.h"

#define TXlen 16
#define debug P3_5=0; P3_5=1
#define debug2 P3_6=0; P3_6=1
#define debug3 P3_7=0; P3_7=1
```

```
#define deb30 P3_7=0;
#define deb31 P3_7=1;

unsigned char pomoc; //help

code unsigned char Hello[]={" >> TU-BERLIN <<                          "
                           "Mikrowellentechnik                        "};

volatile unsigned char rData[2][2]; // received Temp + LF
volatile unsigned char rFlag[2]={0,0}; // flags for Temp + LF
volatile unsigned char rIntStat=0,rIntPos=0,rcBuf[4],eFlag=0,eChar;
volatile unsigned char TXbuf[TXlen],TXbusy=0,TXrd=0,TXwr=0;
unsigned char bTemp=0,bLF=0,beepStat=0;

void main(void)
{
    unsigned char i,j=0;
    unsigned int t=0;

    beep(40);
    ENAB=LCDEnaboff; // to musi gdzies byc zainicjowane
    LCD_Init();
    beep(40);
    for (i=0;i<=79;i++){
        LCDSendData(Hello[i]);
    }
    P3_7=1;
    delay_50us(250);

    beep(40);
    delay_10ms(10);
    LCDSendInstruction(ClearDisplay);
    delay_50us(20);
    uartInit(bps4800,bps4800);
    SBUF='a'; // Send 'a' through UART
    REN=1;  //enable serial reception
    EA=1; //enable interrupts
    ES=1; //enable serial interrupt

    while(1)   //main loop
    {
        if (KIN==0) {
            if (beepStat==0) {
                sendUART(0x55);
                sendUART('A');
```

```
            //beepOn();
            beepStat=1;
            deb31;
        }
    }
    else {
        if (beepStat==1) {
            sendUART(0x55);
            sendUART('Z');
            beepStat=0;
        }
    }
    if (rFlag[0]==1){
        sendUART(0x55);
        sendUART('E');
        sendUART(rData[0][0]);
        sendUART(rData[0][1]);
        t=rData[0][0];
        t<<=8;
        t+=rData[0][1];
        writeTemp(t);
        rFlag[0]=0;
        //sendUART(0xCC);
        sendUART(0x55);
        if (beepStat==1) sendUART('A');
        else sendUART('Z');
    }
    if (rFlag[1]==1){
        sendUART(0x55);
        sendUART('u');
        sendUART(rData[1][0]);
        sendUART(rData[1][1]);
        t=rData[1][0];
        t<<=8;
        t+=rData[1][1];
        writeLF(t);
        rFlag[1]=0;
        sendUART(0x55);//sendUART(0xCC);
        if (beepStat==1) sendUART('A');
        else sendUART('Z');
    }
    if (eFlag==1){
        LCDSendData(eChar);
        eFlag=0;
    }
```

```
    }   // end of main loop
} // end main

//=========================================================================
//Subfunctions
//=========================================================================

void writeTemp(int temp)
{
    unsigned char i;
    unsigned int c;

    LCDSendInstruction(ReturnHome);
    delay_50us(4);
    for (i=0;i<6;i++){
        LCDSendData(TempLine[i]);
    }
    if (temp<0){
        LCDSendData('-');
        temp=-temp;
    }
    if (temp>=10000) {  // integrity check, should never happen (T>100°C)
        LCDSendData('X');
        temp=temp%10000;
    }
    c=temp/1000;
    LCDSendData(c+48);
    temp=temp-c*1000;
    c=temp/100;
    LCDSendData(c+48);
    LCDSendData('.');
    temp=temp-c*100;
    c=temp/10;
    LCDSendData(c+48);
    temp=temp-c*10;
    LCDSendData(temp+48);
    LCDSendData(0xDF);
    LCDSendData('C');
    if (beepStat==1) LCDSendData('1');           // debug!
    if (beepStat==0) LCDSendData('0');           // debug!
    if (bTemp==0) LCDSendData('*');
    else LCDSendData(' ');
         //Clear remaining chars if - and/or X was previously sent
    bTemp=!bTemp;
    LCDSendData(' ');
```

```
}

void writeLF(unsigned int temp)
{
    unsigned char i;
    unsigned int c;

    LCDSendInstruction(Line2);
    delay_50us(1);
    for (i=0;i<6;i++){
        LCDSendData(LFLine[i]);}
    if (temp>=20000) { // integrity check, should never happen (LF>100%)
        LCDSendData('X');
        temp=temp%20000;
    }
    c=temp/2000;
    LCDSendData(c+48);
    temp=temp-c*2000;
    c=temp/200;
    LCDSendData(c+48);
    LCDSendData('.');
    temp=temp-c*200;
    c=temp/20;
    LCDSendData(c+48);
    temp=temp-c*20;
    c=temp/2;
    LCDSendData(c+48);
    LCDSendData('%');
    LCDSendData(' ');LCDSendData(' ');
    if (bLF==0) LCDSendData('*');
    else LCDSendData(' ');
    bLF=!bLF;
    LCDSendData(' '); //Clear remaining char if X was previously sent
}

void serial_int (void) interrupt 4
{
    // rIntStat==0: No interesting Data; 1: Prefix (V0x);
    // 2: Channel 1; 3: Channel2
    char readB;
    if (RI==1){ // receive byte
        readB=SBUF;
        if (readB=='V') {rIntStat=1; rIntPos=0; //debug;
        } //start of data string
        else if (rIntStat==1){
```

```
            if (rIntPos==0){
                if (readB=='0') rIntPos=1;
                else { rIntStat=0; }// read Error, reset
            } else switch (readB){
                case '1': rIntStat=2;rIntPos=0; break; //Channel 1 Temp
                case '2': rIntStat=3;rIntPos=0; break; //Channel 2 LF
                default: rIntStat=0;  break; // read Error, reset
            }
        } else if ((rIntStat==2) || (rIntStat==3)){
            if (((readB>='0')&&(readB<='9')) ||
              ((readB>='A') && (readB<='F'))) { //valid Number
                //debug;
                if ((readB>='0')&&(readB<='9'))
                    rcBuf[rIntPos]=readB-48;  // '0'=48
                else rcBuf[rIntPos]=readB-55; // 'A'=65
                rIntPos++;
                if ((rIntPos==4) // Packet complete
                    if (rFlag[rIntStat-2]==0)){ //if rData empty
                        rData[rIntStat-2][0]=rcBuf[0];
                        rData[rIntStat-2][0]<<=4;
                        rData[rIntStat-2][0]+=rcBuf[1];
                        rData[rIntStat-2][1]=rcBuf[2];
                        rData[rIntStat-2][1]<<=4;
                        rData[rIntStat-2][1]+=rcBuf[3];
                        rFlag[rIntStat-2]=1;
                    }
                    rIntStat=0;
                }
            } else {  // invalid Number             debug!!
                rIntStat=0;
                eChar=readB; eFlag=1;
            }
        } // else if Intstat ==2 3
        RI=0;
    }
    if (TI==1){// transmission complete
        if (TXwr!=TXrd){  // buffer not empty
            SBUF=TXbuf[TXrd];
            TXrd++;
            if (TXrd==TXlen) TXrd=0;  // no % in Interrupt!
                                                  // (lib not compatible)
            if (TXrd==TXwr) TXbusy=0;  // buffer now empty
        } else TXbusy=0;  //buffer empty
        TI=0;
    }
```

```
}

void sendUART(unsigned char ucTX){
    if (TXbusy==0){ // no transmission active, transmit right away
        SBUF=ucTX;
        TXbusy=1;
    } else {
        if (((TXwr+1)%TXlen)!=TXrd){ // buffer not full
            TXbuf[TXwr]=ucTX;
            TXwr=(TXwr+1)%TXlen;
        }
    }
}
```

Empfangsteil

RXdemonstrator.h:

```
void writeTemp(int temp);
void writeLF(unsigned int temp);

code unsigned char TempLine[]={"Temp: "};
code unsigned char LFLine[]=  {"LF:   "};

//info
code unsigned char INFORMATION[]={"This is the digital part of the AVM "
"demonstrator. It controls the RF part. The designers of this part are "
"Dariusz Pienkowski and Stefan von der Mark svdmark@ieee.org . This work"
" was done at Technische Universität Berlin, May 2006. This board is part"
" of the demonstrator done within the BMBF project Autarke Verteilte "
"Mikrosysteme. If you have any questions, please use the email shown "
"above. And finally: If you can read this, it means probably that you "
"want to do something bad. Be careful. Have a nice day. "
"Stefan von der Mark, Berlin, Germany, May 2006"};
```

RXdemonstrator.c:

```
#include <at89S8252.h>
#include "..\globals.h"
#include "..\LCDbeep.h"
#include "RXdemonstrator.h"
#include "..\uart.h"
#define debug P3_5=0; P3_5=1
#define debug2 P3_6=0; P3_6=1
#define debug3 P3_7=0; P3_7=1
```

```
unsigned char pomoc; //help
code unsigned char Hello[]={" >> TU-BERLIN <<                          "
               "Mikrowellentechnik                      "};

volatile unsigned char rData[2][2]; // received Temp + LF
volatile unsigned char rFlag[2]={0,0}; // flags for Temp + LF
volatile unsigned char rIntStat=0,rIntPos=0,rcBuf[4],eFlag=0,eChar;
unsigned char bTemp=0,bLF=0;

void main(void)
{
    unsigned char i,j=0;
    unsigned int t=0;

    beep(40);
    ENAB=LCDEnaboff; // to musi gdzies byc zainicjowane
    LCD_Init();
    beep(40);
    for (i=0;i<=79;i++){            //tekst na zachete
        LCDSendData(Hello[i]);
    }
    P3_7=1;
    delay_50us(250);
    beep(40);
    delay_10ms(10);
    LCDSendInstruction(ClearDisplay);
    delay_50us(20);

    uartInit(bps4800,bps4800);
    //SBUF='a'; // Send 'a' through UART
    REN=1;  //enable serial reception
    EA=1; //enable interrupts
    ES=1; //enable serial interrupt

    while(1)   //main loop
    {
        if (KIN==0) beep(40);
        if (rFlag[0]==1){
            debug2;
            t=rData[0][0];
            t<<=8;
            t+=rData[0][1];
            writeTemp(t);
            rFlag[0]=0;
```

```
            debug2;
        }
        if (rFlag[1]==1){
            t=rData[1][0];
            t<<=8;
            t+=rData[1][1];
            writeLF(t);
            rFlag[1]=0;
        }
        if (eFlag==1){
            LCDSendData(eChar);
            eFlag=0;
        }
    }   // end of main loop
} // end main

//=========================================================================
//Subroutines
//=========================================================================

void writeTemp(int temp)
{
    unsigned char i;
    unsigned int c;

    LCDSendInstruction(ReturnHome);
    delay_50us(4);
    for (i=0;i<6;i++){
        LCDSendData(TempLine[i]);
    }
    if (temp<0){
        LCDSendData('-');
        temp=-temp;
    }
    if (temp>=10000) {  // integrity check, should never happen (T>100°C)
        LCDSendData('X');
        temp=temp%10000;
    }
    c=temp/1000;
    LCDSendData(c+48);
    temp=temp-c*1000;
    c=temp/100;
    LCDSendData(c+48);
    LCDSendData('.');
    temp=temp-c*100;
```

```
    c=temp/10;
    LCDSendData(c+48);
    temp=temp-c*10;
    LCDSendData(temp+48);
    LCDSendData(0xDF);
    LCDSendData('C');
    LCDSendData(' ');
    if (bTemp==0) LCDSendData('*');
    else LCDSendData(' ');
        //Clear remaining chars if - and/or X was previously sent
    bTemp=!bTemp;
    LCDSendData(' ');
}

void writeLF(unsigned int temp)
{
    unsigned char i;
    unsigned int c;

    LCDSendInstruction(Line2);
    delay_50us(1);
    for (i=0;i<6;i++){
        LCDSendData(LFLine[i]);}
    if (temp>=20000) { // integrity check, should never happen (LF>100%)
        LCDSendData('X');
        temp=temp%20000;
    }
    c=temp/2000;
    LCDSendData(c+48);
    temp=temp-c*2000;
    c=temp/200;
    LCDSendData(c+48);
    LCDSendData('.');
    temp=temp-c*200;
    c=temp/20;
    LCDSendData(c+48);
    temp=temp-c*20;
    c=temp/2;
    LCDSendData(c+48);
    LCDSendData('%');
    LCDSendData(' ');LCDSendData(' ');
    if (bLF==0) LCDSendData('*');
    else LCDSendData(' ');
    bLF=!bLF;
    LCDSendData(' '); //Clear remaining char if X was previously sent
```

```
}

void serial_int (void) interrupt 4
{
    // rIntStat=0: No interesting Data; 1: Channel 1; 2: Channel2
    char readB;
    if (RI==1){ // receive byte
        readB=SBUF;
        if (rIntStat==0){
            if (readB=='A') {
                beepOn();
                debug3;}
            else if (readB=='Z') {
                beepOff();
                debug3;}
            else if (readB=='E') rIntStat=1;
            else if (readB=='u') rIntStat=2;
        } else if ((rIntStat==1) || (rIntStat==2)){
            rcBuf[rIntPos]=readB;
            rIntPos++;
            if ((rIntPos==2) && (rFlag[rIntStat-1]==0)){
                rData[rIntStat-1][0]=rcBuf[0];
                rData[rIntStat-1][1]=rcBuf[1];
                debug2;
                rFlag[rIntStat-1]=1;
                rIntStat=0;
                rIntPos=0;
            }
        }
        RI=0;
    }
    if (TI==1){// transmission complete
        TI=0;
    }
}
```

Gemeinsame Bibliotheken

globals.h:

```
#define BEEP_KLAW 50

#define RW P2_6
#define RS P2_5
#define ENAB P2_7
```

```
#define LCDRozkaz 0  //Command
#define LCDDana 1    //Data
#define LCDRead 1
#define LCDWrite 0
#define LCDEnabon 1
#define LCDEnaboff 0

#define BIP P3_4

#define KIN P3_2

#define ClearDisplay 0x01
#define ReturnHome 0x02
#define Line2           0xC0
#define EntryModeSet 0x04
#define EMS_Shift_On 1 //bit
#define EMS_Shift_Off 0 //bit
#define EMS_Increment 2 //bit
#define EMS_Decrement 0 //bit
#define DisplayOnOff 0x08
#define DOO_CursorBlinked 1
#define DOO_CursorNotBlinked 0
#define DOO_CursorDisplayOn 2
#define DOO_CursorDisplayOff 0
#define DOO_DisplayOn 4
#define DOO_DisplayOff 0

#define POSUN_W_PRAWO 0x1F  //shift right
#define POSUN_W_LEWO 0x18   //shift left
```

uart.h:

```
#define bps1200 4
#define bps2400 5
#define bps4800 6
void uartInit(char RXspeed, char TXspeed);
```

uart.c:

```
#include <at89S8252.h>
#include "globals.h"
#include "uart.h"

__sfr __at 0x9B BDRCON;  //missing in 89s8252.h
```

```
void uartInit(char RXspeed, char TXspeed)
{
    SM0=0;  //set Mode 1
    SM1=1;
    TCLK=1; // RX Timer1, TX Timer2
    RCLK=0;
    BDRCON=0; // includes TBCK=0; RBCK=0;

    switch (RXspeed)
    {
    case bps1200: TH1= 0xE8; break;
    case bps2400: TH1= 0xF4; break;
    case bps4800: TH1= 0xFA; break;
    default: TH1= 0xF4; //2400 bps
    }
    TMOD=0x20;  //Timer1 Mode 2
    TR1=1;      //activate Timer 1

    switch (TXspeed)
    {
    case bps1200: RCAP2H=0xFE; RCAP2L=0xE0; break;
    case bps2400: RCAP2H=0xFF; RCAP2L=0x70; break;
    case bps4800: RCAP2H=0xFF; RCAP2L=0xB8; break;
    default: { RCAP2H=0xFF; RCAP2L=0x70;}  // 2400bps
    }
    TR2=1;  // activate Timer2
}
```

LCDbeep.h:

```
void LCDSendInstruction(unsigned char data);
void LCDSendData(unsigned char dana);

unsigned char LCDReadInstruction(void);

void delay_50us(unsigned char ile); // with 11 MHz Quartz ca. 280 us
void delay_10ms(unsigned int ms);   // with 11 MHz Quartz ca. 56 us
void LCD_Init(void);
void Is_LCD_Ready(void);

void beep(unsigned char dlugosc); //duration x50us
void beepOn(void);
void beepOff(void);
void beepsig(char times);
```

```
void PosunPrawo(const unsigned char ile); //shift Right
void PosunLewo(const unsigned char ile);  //shift Left

#define beepIsOn BIP==1
#define beepIsOff BIP==0
```

LCDbeep.c:

```
#include <at89S8252.h>
#include "globals.h"
#include "LCDbeep.h"

void LCD_Init(void) {
    delay_10ms(3);
    LCDSendInstruction(0x38);  // was 0F
    delay_50us(200);
    LCDSendInstruction(DisplayOnOff+D0O_CursorNotBlinked+
            D0O_CursorDisplayOff+D0O_DisplayOn);
    delay_50us(200);
    LCDSendInstruction(ClearDisplay);
    delay_50us(200);
    LCDSendInstruction(EntryModeSet+EMS_Shift_Off+EMS_Increment);
    delay_50us(2);
}

void Is_LCD_Ready(void)
{
    unsigned char wynik;

    wynik=LCDReadInstruction();
    while (wynik & 0x80)
    {
        wynik=LCDReadInstruction();
    }
}

void LCDSendInstruction(unsigned char dana) {
    RW=LCDWrite;
    RS=LCDRozkaz;
    P0=dana;
    ENAB=LCDEnabon;
    ENAB=LCDEnaboff;
}
```

```
void LCDSendData(unsigned char dana)
{
    unsigned char wynik;

    RW=LCDWrite;
    RS=LCDDana;
    P0=dana;
    ENAB=LCDEnabon;
    ENAB=LCDEnaboff;
    delay_50us(1);
    wynik=LCDReadInstruction();
    while (wynik & 0x80)
    {
        wynik=LCDReadInstruction();
    }
}

unsigned char LCDReadInstruction(void)
{
    unsigned char dana;

    RW=LCDRead;
    RS=LCDRozkaz;
    ENAB=LCDEnabon;
    dana=P0;
    ENAB=LCDEnaboff;
    return dana;
}

void PosunLewo(const unsigned char ile)
{
    unsigned char i;

    for (i=1;i<=ile;i++)
    {
        LCDSendInstruction(POSUN_W_LEWO);
        delay_50us(255);
        delay_50us(255);
        delay_50us(255);
    }
}

void PosunPrawo(const unsigned char ile)
{
    unsigned char i;
```

```
    for (i=1;i<=ile;i++)
    {
        LCDSendInstruction(POSUN_W_PRAWO);
        delay_50us(255);
        delay_50us(255);
        delay_50us(255);
    }
}

void delay_50us(unsigned char ile)
{
    register char i;
    while ( (ile--)!=0 ){
        i=50;
        while ( (i--)!=0 ){;}
    }
}

void delay_10ms(unsigned int ms)
{
    while ((ms--)!=0) delay_50us(200);
}

void beep(unsigned char dlugosc)
{
    BIP=0;
    delay_50us(dlugosc);
    BIP=1;
}

void beepOn(void)
{   BIP=0; }

void beepOff(void)
{   BIP=1; }

void beepsig(char times){
    int i;
    for (i=0; i<times; i++) beep(40);
}
```

Abbildungsverzeichnis

1.1 Ad-Hoc Networking 10
1.2 Versuchshalle des ORBIT Projektes 12
1.3 Konzeptzeichnung für die dreidimensionale Integration eines eGrain 14
1.4 Beispiel eines integrierten Testaufbaues 15
1.5 Aufbau von Mikrobatterien, die durch sequentielle Abscheidung hergestellt werden. 16
1.6 Zwei Varianten des Demonstrators aus WP 5 16

2.1 Dreistufiges Wakeup-Konzept 20
2.2 Signalisierung eines Wakeup Vorganges 21
2.3 22 GHz PLL-Synthesizer 22

3.1 Prinzipschaltbild des Empfängers 25
3.2 Simulation einer einzelnen Detektorstufe für zwei verschiedene Kapazitäten 26
3.3 Ausgangsspannung des Detektors in Abhängigkeit von verschiedenen Diodenparametern und Bauteilwerten 31
3.4 Aufbau und Kennlinie einer MOS-Diode 32
3.5 Pulsweitenmodulation (PWM) 33
3.6 Blockschaltbild des Adressdekodierers 33
3.7 Foto des hybrid aufgebauten Adressdekodierers 34
3.8 RC-Glied mit Rückstellglied 35
3.9 Der integrierte Detektor. 36
3.10 Simulation und Messung des integrierten Detektors 38
3.11 Verhalten eines CMOS-Inverters für unterschiedliche Transistorgrößen 39
3.12 Schaltplan des gesamten Empfängers 40
3.13 Chipfoto des IC mit Detektor und Entscheider 44
3.14 Foto der Testplatine mit montiertem IC 44
3.15 Messung der Empfindlichkeit 46
3.16 Untersuchung der Oszillation an den Umschaltflanken für R1=100 MΩ (oben) und R1=1 GΩ (unten) 47
3.17 Prinzipdarstellung des Einflusses des Signalpegels auf die Pulsweiten 49
3.18 Gemessene Pulsweiten für unterschiedliche HF Pegel 50

4.1 Schaltplan des realisierten Oszillators 54
4.2 Chipfoto des realisierten 12 GHz VCO 55
4.3 Messergebnisse des VCO 56
4.4 Schaltplan des Frequenzvervielfachers 58
4.5 Transmission der Ausgangsstruktur 59
4.6 Chipfoto des 24 GHz Frequenzverdopplers. 60

4.7 Simulations- und Messergebnisse für den 24 GHz Frequenzverdoppler. 62
4.8 Einfluss des Frequenzverdopplers auf das Phasenrauschen 63
4.9 Chipfoto der integrierten 24 GHz Signalquelle 63
4.10 Messung der Ausgangsleistung und Grundwellenunterdrückung der Zusammenschaltung von VCO und Frequenzverdoppler. 64
4.11 Bandpassfilter mit dielektrischem Resonator in Microstriptechnik 66
4.12 Simulation und Messung der Transmission eines Bandpassfilters . 68

5.1 Heterodynkonzept 70
5.2 Homodynkonzept für den Demonstrator 70
5.3 Schaltplan des VCO 72
5.4 Schaltplan und Chipfoto des LNA 73
5.5 Frequenzgang des eingesetzten LNA 73
5.6 Koaxiale Leiterplattendurchführung 75
5.7 Antennenstruktur in Draufsicht 76
5.8 Aufbau des Demonstrators 76
5.9 Schaltplan der NF Platine für den Empfänger 78
5.10 Platinenlayouts der verschiedenen Varianten 80
5.11 Schliffbild eines versuchten Thermokompressions-Aufbaues 81
5.12 Die Schritte des Lotball-Reflow Verfahrens 82
5.13 Mikrofotografie der aufgeklebten Beam-Lead Diode 85
5.14 Die Controllerplatine für den Demonstrator 86
5.15 Schaltplan der Controllerplatine 88
5.16 Layout der Platine für den AVM Controller 90
5.17 Aufbau zur Messung der Antenne 94
5.18 Anpassung der Antenne am Eingang 95
5.19 Fotografien des Aufbaues 96
5.20 Aufbau des Testsenders 97
5.21 Paketfehlerrate in Abhängigkeit von der Entfernung 97
5.22 Vollständig aufgebaute Senderplatine (1x1 cm^2) 99
5.23 Messergebnisse des Oszillators 100
5.24 Gepulster Betrieb des Oszillators 100
5.25 Datensignal am Eingang des Senders und am Ausgang des Empfängers 101

Verzeichnis der verwendeten Abkürzungen und Formelzeichen

ADS	Advanced Design System, CAD-Software der Firma Agilent
ASK	Amplitude Shift Keying: digitales Modulationsverfahren, bei dem die Information durch Amplitudenvariation des Trägersignals übertragen wird
AuSn	Gold-Zinn, Lot-Legierung mit hohem Schmelzpunkt (ca. 280°)
AVM	BMBF Projekt „Autarke Verteilte Mikrosysteme“
B	Gleichstromverstärkung eines Transistors
Ba	Barium
BiCMOS	Eine Technologie die sowohl Bipolar- als auch CMOS Transistoren auf einem IC integrieren kann
BMBF	Bundesministerium für Bildung und Forschung
CAD	Computer Aided Design
CMOS	Complementary Metal Oxide Semiconductor, engl. für komplementärer Metall-Oxid-Halbleiter
DC	Direct Current, engl. für Gleichstrom
DECT	Digital Enhanced Cordless Telecommunications, ursprünglich europäischer, mittlerweile weltweit verbreiteter Standard für schnurlose Telefonie
DIL	Dual In Line, klassische Standard-Bauform für bedrahtete ICs mit 2,54 mm Raster
ϵ_r	relative Dielektrizitätskonstante
FBH	Ferdinand-Braun-Institut für Höchstfrequenztechnik, Berlin
FOKUS	Fraunhofer Institut für Offene Kommunikationssyteme
f_T	Transitfrequenz
f_{max}	Grenzfrequenz der unilateralen Leistungsverstärkung
GaAs	Galliumarsenid, ein III-V Halbleiter
GaInP	Galliumindiumphosphid, ebenso ein III-V Halbleiter
HB	Harmonic Balance, Rechenmethode für die nichtlineare Schaltungssimulation
HBT	Hetero-Bipolartransistor
HF	Hochfrequenz
IC	Integrated Circuit, engl. für integrierte Schaltung
IEEE	Institute of Electrical and Electronics Engineers
I_s	Sättingungsstrom einer Diode
IZM	Fraunhofer Institut für Zuverlässigkeit und Mikrointegration, Berlin
k	Boltzmannkonstante
λ	Wellenlänge
LCD	Liquid Crystal Display, engl. für Flüssigkristall-Anzeige
LO	Lokaloszillator
LVTTL	Low Voltage Transistor-Transistor Logic

MMIC	Microwave Monolithic Integrated Circuit, engl. für monolithisch integrierter Mikrowellenschaltkreis
MOS	s. MOSFET
MOSFET	Metal Oxide Semiconductor (auch: Silicon) Field Effect Transistor (engl. für Metall-Oxid-Halbleiter/Silizium-Feldeffekttransistor)
MSOP	Mini Small Outline Plastic Package, engl. Bezeichnung für eine SMD-Gehäuseform
n	Idealitätsfaktor einer Diode
N	Rauschleistung
NF	Niederfrequenz
NiAu	Nickel-Gold, häufig verwendete Platinenoberfläche aus einer Goldschicht und einer darunter liegenden Diffusionssperre aus Nickel
NMOS	n-Kanal MOSFET
OOK	On-Off-Keying: Sonderform von ASK, bei der der Träger vollständig ein- und ausgeschaltet wird
P	Leistung
PbSn	Blei-Zinn, die klassische Legierung für Elektronik-Lote, seit 1.7.2006 für neue Geräte nicht mehr zulässig wegen des Bleigehaltes
PC	Personal Computer
PD	Phasendiskriminator
PCB	Printed Circuit Board, engl. für Leiterplatte
PMOS	p-Kanal MOSFET
PWM	Pulsweitenmodulation
RBW	Resolution Bandwidth, Filterbandbreite eines Spektrumanalysators
RFID	Radio Frequency Identification, engl. für HF-Identifizierung
RPC-2.92	Koaxialer Stecker mit 3,5 mm Außengewinde, spezifiziert bis 40 GHz, auch bekannt als K-Stecker
RS232	Physikalische und logische Definition einer Schnittstelle zur seriellen Datenübertragung nach V.24
SFET	Schottky Field Effect Transistor
SiGe	Silizium-Germanium, ein Halbleitermaterial
SMD	Surface Mounted Device, engl. für Oberflächenmontiertes Bauteil
SNR	Signal to Noise Ratio, engl. für Störabstand
T	Temperatur
Ta	Tantal
TTL	Transistor-Transistor Logic
UART	Universal Asynchronous Receiver Transmitter, ein Standard Kommunikationsbaustein für die serielle Datenübertragung
UCB	University of Californa at Berkeley
UMTS	Universal Mobile Telecommunications System, Mobilfunkstandard der dritten Generation (3G)
U_{th}	Einsatzspannung (von engl. Threshold Voltage)

V.24	Standard für serielle Datenübertragung, nur logische Definition ohne physikalische Beschreibung, weitverbreitet u.a. im PC-Bereich als RS232-Schnittstelle
VBW	Video Badwidth, Videobandbreite eines Spektrumanalysators
VCO	Voltage Controlled Oscillator, engl. für spannungsgesteuerter Oszillator
VGA	Variable Gain Amplifier, engl. für Verstärker mit veränderbarem Gewinn
WLAN	Wireless Local Area Network, engl. für drahtloses Nahbereichs-Netzwerk
WPAN	Wireless Personal Area Network, engl. für drahtloses Personennahes Netzwerk
ZF	Zwischenfrequenz
Zn	Zink

Publikationsliste

1. Stefan von der Mark and Georg Boeck
   Ultra low power Wakeup Detector for Sensor Networks
   IEEE/SBMO International Microwave and Optoelectronics Conference IMOC, 2007; Salvador, Brazil, October 29 - Nov 01, pp. 865-868

2. Jörg Carls, Frank Ellinger, Ralf Eickhoff, Paulius Sakalas, Stefan von der Mark and Silvan Wehrli
   Design of a C-Band CMOS Class AB Power Amplifier for an Ultra Low Supply Voltage of 1.9 V
   IEEE/SBMO International Microwave and Optoelectronics Conference IMOC, 2007; Salvador, Brazil, October 29 - Nov 01, pp. 786-789

3. Stefan von der Mark, Meik Huber and Georg Boeck
   Design Concepts and First Implementations for 24 GHz Wireless Sensor Nodes
   Journal of Communications (JCM), Vol. 2, Issue 6, Nov. 2007, pp.1-5

4. Stefan von der Mark, Meik Huber und Georg Boeck
   24 GHz Direct Conversion Transceiver for Sensor Networks
   IEEE Wireless Communications & Networking Conference WCNC, Hong Kong, March 2007, T1S19P03, 4 pp.

5. Meik Huber, Stefan von der Mark and Georg Böck
   Highly Integrated RF Front-End for 24 GHz Wireless Sensor Nodes
   Smart Systems Integration Conference, Paris, March 2007, pp. 489-491

6. Georg Boeck, Stefan von der Mark, Meik Huber
   Ultra Miniaturized 24 GHz Wireless Sensor Nodes - A Concept Study and First Results
   IEEE Radio and Wireless Symposium RWS, Long Beach, CA, Jan 2007, pp. 321-324

7. Meik Huber, Stefan von der Mark, Georg Boeck
   A Dual Stage GaAs Amplifier for a K Band Direct Receiver
   13th IEEE International Conference on Electronics, Circuits and Systems ICECS, Nice, France, Dec 2006, pp. 1023-1025

8. Stefan von der Mark, Chafik Meliani, Meik Huber and Georg Böck
   Low power signal generation at 24 GHz using a frequency multiplier
   European Conference on Wireless Technology ECWT, Manchester, UK, September 2006

9. Meik Huber, Stefan von der Mark, Georg Böck
   A Power Efficient K-Band Upconverter
   XVI International Conference on Microwaves, Radar and Wireless Communications MIKON, Krakow, Poland, May 2006, Vol. 3, pp. 1047 – 1050

10. Meik Huber, Stefan von der Mark and Georg Böck
A Power Efficient Active K Band Mixer
Proceedings of the 13th Gallium Arsenide and other Compound Semiconductors Application Symposium GAAS, October 2005, pp. 69 – 72

11. Stefan von der Mark, Roy Kamp, Meik Huber and Georg Böck
Three Stage Wakeup Scheme for Sensor Networks
IEEE/SBMO International Microwave and Optoelectronics Conference IMOC 2005, Brasilia, Brazil, July 2005, pp. 205 – 208

12. Meik Huber, Stefan von der Mark, and Georg Böck
Ultra Low Power 24 GHz HBT Mixer
IEEE/SBMO International Microwave and Optoelectronics Conference IMOC 2005, Brasilia, Brazil, July 2005, pp. 24 – 27

13. Ahmed Sayed, Stefan von der Mark, Georg Böck
An Ultra Wideband 5 W Power Amplifier Using SiC MESFETs
12th GaAs Symposium, EuMW 2004, Amsterdam, October 2004, pp. 455 – 458

14. Meik Huber, Stefan von der Mark and Georg Böck
24 GHz Low Power HBT Mixer
WOCSDICE 2004, Smolenice/Slovakia, pp. 81 – 82

15. Guofeng Lu, Stefan von der Mark, Ilya Korisch, Larry J. Greenstein, Predrag Spasojevic
Diamond and rounded diamond antennas for ultrawide-band communications
IEEE Antennas and Wireless Propagation Letters, Vol. 3, 2004, pp. 249 – 252

16. Stefan von der Mark, Meik Huber, Mathias Wittwer, Wolfgang Heinrich, and Georg Böck
System Architecture for Low Power 24 GHz Front-End
Frequenz - Zeitschrift für Telekommunikation, 3-4/2004, pp. 70 – 73

17. Nchewah Angwafo, Mathias Wittwer, Stefan von der Mark, and Gerhard Mönich
Antenna Concepts for Ubiquitous Communication Networks: The Case of AVM
Frequenz - Zeitschrift für Telekommunikation, 3-4/2004, pp. 80 – 86

18. Meik Huber, Stefan von der Mark, Nchewah Angwafo and Georg Böck
Ultra low power Wakeup Circuits for Pico Cell Networks, a Conceptional View
Technical Report of the 1st European Workshop on Wireless Sensor Networks EWSN, January 2004, pp. 30 – 32

19. Laurent LeCoq, Stefan von der Mark, M'hamed Drissi, Jacques Citerne
Printed Bowtie Antenna fed by Electromagnetic Coupling
IEEE Antennas and Propagation Society International Symposium, 1999, Volume: 4, July 1999, pp. 2710 – 2713

Literaturverzeichnis

[1] J. Rabaey, M. Ammer, J. da Silva Jr, D. Patel, and S. Roundy., "Picoradio supports ad hoc ultra-low power wireless networking," *IEEE Computer*, vol. 33, no. 7, pp. 42 – 48, July 2000.

[2] R. Szewczyk, J. Polastre, A. Mainwaring, and D. Culler, "Lessons from a sensor network expedition," in *1st European Workshop on Wireless Sensor Networks (EWSN)*. Berlin, Germany: Springer, January 2004, pp. 307 – 322.

[3] J. Kumagai, "Life of birds," *IEEE Spectrum*, vol. 41, no. 4(NA), pp. 42 – 49, April 2004.

[4] E. Mendelowitz and J. Burke, "Kolo and Nebesko: a distributed media control framework for the arts," in *First International Conference on Distributed Frameworks for Multimedia Applications DFMA*, Feb 2005, pp. 113 – 120.

[5] B. Warneke, M. Last, B. Liebowitz, and K. S. J. Pister, "Smart dust: Communicating with a cubic-millimeter computer." *IEEE Computer*, vol. 34, no. 1, pp. 44–51, 2001.

[6] D. Estrin, L. Girod, G. Pottie, and M. Srivastava, "Instrumenting the world with wireless sensor networks," in *Proc. IEEE (ICASSP 2001)*, Salt Lake City, May 2001.

[7] H. Karl, A. Willig, and A. Wolisz, Eds., *Wireless Sensor Networks, First European Workshop, EWSN 2004, Berlin, Germany, January 19-21, 2004, Proceedings*, ser. Lecture Notes in Computer Science, vol. 2920. Springer, 2004.

[8] K. Martinez, R. Ong, J. K. Hart, and J. Stefanov, "GLACSWEB: A sensor web for glaciers," in *Technical Report of the 1st European Workshop on Wireless Sensor Networks (EWSN)*, January 2004, pp. 46 – 49.

[9] E. Guizzo, "Into deep ice," *IEEE Spectrum*, vol. 42, no. 12(INT), pp. 22 – 29, Dec 2005.

[10] T. T. Hsieh, "Using sensor networks for highway and traffic applications," *IEEE Potentials*, vol. 23, no. 2, pp. 13 – 16, Apr-May 2004.

[11] S. Roundy, B. Otis, Y. Chee, J. Rabaey, and P. Wright, "A 1.9 GHz RF transmit beacon using environmentally scavenged energy," in *Dig. IEEE Int. Symp. on Low Power Elec. and Devices*, Seoul, Korea, 2003.

[12] H. Reichl, A. Wolisz, R. Popescu-Zeletin, G. Boeck, G. Mönich, and W. Heinrich, "Gesamtvorhabensbeschreibung: Autarke verteilte Mikrosysteme - AVM," *Förderprogramm "Mikrosystemtechnik 2000+" des BMBF*, 2002.

[13] Special Issue Autarkic Distributed Microsystems, *Frequenz*, vol. 58(3-4). Schiele & Schön, Berlin, 2004.

[14] AVM, *Autarke verteilte Mikrosysteme (AVM). Abschlussbericht.* VDI, 2006.

[15] H. Karl and A. Willig, *Protocols and Architectures for Wireless Sensor Networks.* Wiley & Sons, 2005.

[16] J. L. Hill and D. E. Culler, "Mica: A wireless platform for deeply embedded networks." *IEEE Micro*, vol. 22, no. 6, pp. 12–24, 2002.

[17] Crossbow Technology Inc., http://www.xbow.com, 2007.

[18] Intel Corp., "Intel mote," http://www.intel.com/research/exploratory/motes.htm, 2007.

[19] H. Baldus, K. Klabunde, and G. Müsch, "Reliable set-up of medical body-sensor networks," in *1st European Workshop on Wireless Sensor Networks (EWSN).* Berlin, Germany: Springer, January 2004, pp. 353 – 363.

[20] T. Schoellhammer, B. Greenstein, E. Osterweil, M. Wimbrow, and D. Estrin, "Lightweight temporal compression of microclimate datasets," in *29th Annual IEEE International Conference on Local Computer Networks*, 2004, pp. 516 – 524.

[21] H. Park, J. Friedman, M. Srivastava, and J. Burke, "A new light sensing module for mica motes," in *IEEE Sensors*, Oct 2005, 4 pp.

[22] E. Lubrin, E. Lawrence, A. Zmijewska, K. Navarro, and G. Culjak, "Exploring the benefits of using motes to monitor health: An acceptance survey," in *International Conference onNetworking, International Conference on Systems and International Conference on Mobile Communications and Learning Technologies (ICN/ICONS/MCL)*, April 2006, pp. 208 – 215.

[23] O. Landsiedel, K. Wehrle, and S. Götz, "Accurate prediction of power consumption in sensor networks," in *The Second IEEE Workshop on Embedded Networked Sensors (EmNetS-II)*, Sydney, Australia, May 2005, pp. 37 – 44.

[24] J. Rabaey, J. Ammer, T. Karalar, S. Li, B. Otis, M. Sheets, and T. Tuan, "PicoRadios for Wireless Sensor Networks: The next challenge in ultra-low-power design," in *Proceedings of the International Solid-State Circuits Conference*, San Francisco, CA, Feb. 2002.

[25] A. Willig, R. Shah, J. Rabaey, and A. Wolisz, "Altruists in the PicoRadio sensor network," in *4th Int. Workshop on Factory Comm. Systems*, Västerås, Sweden, August 2002.

[26] Q. Li and W. Trappe, "Relationship-based detection of spoofing-related anomalous traffic in Ad Hoc Networks," in *3rd Annual IEEE Communications Society on Sensor and Ad Hoc Communications and Networks (SECON) '06*, vol. 1, Sept. 2006, pp. 50 – 59.

[27] "Orbit: Open access research testbed for next-generation wireless networks," http://www.orbit-lab.org.

[28] G. A. Kennedy and P. J. Foster, "High resilience networks and microwave propagation in underground mines," in *Proceedings of the 9th European Conference on Wireless Technology (ECWT)*, Manchester, UK, September 2006, pp. 193 – 196.

[29] Ember Corp., http://www.ember.com/, 2007.

[30] Zigbee Alliance, http://www.zigbee.org, 2007.

[31] C. C. Enz, A. El-Hoiydi, J.-D. Decotignie, and V. Peiris, "Wisenet: An ultralow-power wireless sensor network solution," *IEEE Computer*, pp. 62 – 70, August 2004.

[32] P. Choi, K. Lee, *et al.*, "An experimental coin-sized radio for extremely low-power WPAN (IEEE 802.15.4) application at 2.4 GHz," *IEEE Journal of Solid-State Circuits*, vol. 38, no. 12, pp. 2258 – 2268, Dec 2003.

[33] P. Talukder, M. Neuner, C. Meliani, F. Schmückle, and W. Heinrich, "A 24 GHz active antenna in flip-chip technology with integrated frontend," in *IEEE MTT-S International Microwave Symposium Digest*, June 2006, pp. 1776 – 1779.

[34] W. Heinrich and P. Talukder, "Mikrowellenantenne für in Flip-Chip-Technologie hergestellte Halbleiterbaugruppen," Patentschrift DE 10 2004 014 018.9, 2004.

[35] B. A. Warneke, "Ultra-low energy architectures and circuits for cubic millimeter distributed wireless sensor networks," PhD Thesis, University of California at Berkeley, 2003.

[36] J. Kahn, R. Katz, and K. Pister, "Emerging challenges: Mobile networking for 'smart dust," *J. Comm. Networks*, pp. 188 – 196, Sept. 2000.

[37] ETSI, "Digital enhanced cordless telecommunications," Standard EN 300 175.

[38] IEEE Standards Department, "IEEE Draft Standard - Wireless LAN," IEEE Press, 1996.

[39] J. Haartsen, "The bluetooth radio system," *IEEE Personal Communications*, vol. 7, no. 1, February 2000.

[40] T. Todd, F. Bennett, and A. Jones, "Low power rendezvous in embedded wireless networks," in *First Annual Workshop on Mobile and AdHoc Networking and Computing MobiHOC*, August 2000, pp. 107 – 118.

[41] M. Nosovic and T. D. Todd, "Scheduled rendezvous and RFID wakeup in embedded wireless networks," in *IEEE International Conference on Communications ICC*, vol. 5, April 2002, pp. 3325 – 3329.

[42] C. Guo and J. Rabaey, "Low power MAC for Ad Hoc wireless network," 2001, BWRC Winter Retreat, http://bwrc.eecs.berkeley.edu.

[43] C. Guo, L. C. Zhong, and J. Rabaey, "Low power distributed MAC for ad hoc sensor radio networks," in *IEEE Global Telecommunications Conference GLOBECOM*, vol. 5, November 2001, pp. 2944 – 2948.

[44] M. J. Miller and N. H. Vaidya, "Minimizing energy consumption in sensor networks using a wakeup radio," in *IEEE Wireless Communications and Networking Conference WCNC*, vol. 4, March 2004, pp. 2335 – 2340.

[45] T. Menzel, "Energy efficient mac protocol for multihop networks using switchable sets of directed antennas," Master's thesis, Technische Universität Berlin, 2006.

[46] Zarlink Semiconductor Inc., "ZL70101 Medical implantable RF transceiver," http://www.zarlink.com, May 2007.

[47] S. von der Mark, R. Kamp, M. Huber, and G. Boeck, "Three stage wakeup scheme for sensor networks," in *Proc. IEEE/SBMO Int. Microwave and Optoel. Conf. IMOC*, Brazil, July 2005, pp. 205 – 208.

[48] J. Deng, P. S. Gudem, L. E. Larson, and P. M. Asbeck, "A high average-efficiency SiGe HBT power amplifier for WCDMA handset applications," *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 2, pp. 529 – 537, February 2005.

[49] Y. H. Chee, A. M. Niknejad, and J. M. Rabaey, "An ultra-low-power injection locked transmitter for wireless sensor networks," *IEEE Journal of Solid-State Circuits*, vol. 41, no. 8, pp. 1740 – 1748, August 2006.

[50] C. Meliani, F. Lenk, and W. Heinrich, "24 GHz low power VCOs and analog frequency dividers," in *IEEE MTT-S Int. Microwave Symp. Digest*, San Francisco, June 2006, pp. 1801 – 1804.

[51] H. Okazaki, T. Nakagawa, M. Muraguchi, H. Fukuyama, K. Maezawa, and M. Yamamoto, "Sampling phase detector using a resonant tunneling high electron mobility transistor for microwave phase-locked oscillators," *IEEE Transactions on Very Large Sscale Integration (VLSI) Systems*, vol. 6, no. 1, pp. 39 – 42, March 1998.

[52] R. Adler, "A study of locking phenomena in oscillators," *Proceedings of the IRE*, vol. 34, no. 6, pp. 351 – 357, June 1946.

[53] ——, "A study of locking phenomena in oscillators," *Proceedings of the IEEE*, vol. 61, no. 10, pp. 1380 – 1385, Oct. 1973.

[54] L. Paciorek, "Injection locking of oscillators," *Proceedings of the IEEE*, vol. 53, no. 11, pp. 1723 – 1727, Nov. 1965.

[55] I. Schmale, *Entwicklung eines konsistenten elektrothermischen Großsignalmodells für Feldeffekttransistoren als Grundlage für den zuverlässigen Entwurf monolithischer Frequenzverdoppler*. Dissertation, VDI-Verlag, 2000.

[56] Y. Isota, K. Itoh, A. Iida, and O. Ishida, "Overview of millimeter-wave monollithic circuits," in *27th Europ. Microwave Conf. Proc.*, Jerusalem, 1997, pp. 1316 – 1322.

[57] H. Wang, K. W. Chang, D. Smith, G. Dow, K. Tan, A. Oki, and B. Allen, "A W-band source module using MMIC's," *IEEE Transactions on Microwave Theory and Techniques*, vol. 43, no. 5, pp. 1010 – 1016, May 1995.

[58] K. Seemann, F. Cilek, M. Schmidt, and R. Weigel, "RFID at UHF frequencies: The passive transponder frontend approach," in *Proc. of the XVI Int. Conf. on Microwaves, Radar and Wireless Comm.*, vol. 2, Krakow, Poland, May 2006, pp. 657 – 661.

[59] K. Seemann and R. Weigel, "Design of integrated ultra-low-power rectifiers for passive RFID-Tags at UHF frequencies," in *ANALOG '05 GMM-Fachbericht Band 46. Fachbeiträge der 8. GMM/ITG-Diskussionssitzung in Hannover*, GMM, Ed. VDE Verlag, Mar 2005, pp. 141 – 144.

[60] G. Mönich, N. Angwafo, and G. Boeck, "A concept for wattless reception in wireless communication between Pico Cells," in *Int. ITG Conf. on Antennas (INICA)*, Berlin, September 2003.

[61] Agilent Technologies, "The Zero Bias Schottky Detector Diode," Application Note 969, 1999.

[62] Avago Technologies, "HSMS-285x series surface mount zero bias schottky detector diodes," http://www.avagotech.com, Aug 2006.

[63] T. Umeda, H. Yoshida, S. Sekine, Y. Fujita, T. Suzuki, and S. Otaka, "A 950-MHz rectifier circuit for sensor network tags with 10-m distance," *IEEE Journal of Solid-State Circuits*, vol. 41, no. 1, pp. 35 – 41, Jan 2006.

[64] M. Jothi, "Design of an ultra low power wakeup receiver for sensor networks," Master's thesis, TU Berlin, Microwave Engineering, May 2006.

[65] J. Van Horn, "A theoretical synchronization system for use with noisy digital signals," *IEEE Transactions on Communications*, vol. 12, no. 3, pp. 82 – 90, Sep 1964.

[66] R. G. Kamp, "Simulation, Aufbau und Messung eines Wakeup-Empfängers für autarke pico-cell Netzwerke," Diplomarbeit, TU Berlin, FG Mikrowellentechnik, July 2004.

[67] G. Boeck, "Hochfrequenz-Elektronik," Skript zur Vorlesung, 2006.

[68] R. Widlar, "Some circuit design techniques for linear integrated circuits," *IEEE Transactions on Circuits and Systems*, vol. 12, no. 4, pp. 586 – 590, Dec 1965.

[69] E. Vittoz and J. Fellrath, "CMOS analog integrated circuits based on weak inversion operation," *IEEE Journal of Solid-State Circuits*, vol. SC-12, no. 3, pp. 224 – 231, June 1977.

[70] G. Käs and P. Pauli, *Mikrowellentechnik*. München: Franzis, 1991.

[71] R. F. Solutions Ltd., "2.4 GHz Antenna Datasheet DS029-1," http://www.rfsolutions.co.uk, Oct 2006.

[72] Telefongespäch mit Alexander Fox, IHP, Sep 2007.

[73] Q. Li, Y. Han, H. Min, and F. Zhou, "Fabrication and modeling of schottky diode integrated in standard CMOS process," in *Auto-ID Labs Research Workshop*, St. Gallen, Switzerland, Sep 2004, 8 pp.

[74] R. A. Vega, "Schottky field effect transistors and Schottky CMOS circuitry," Masters Thesis, Rochester Institute of Technology, Rochester, NY, April 2006.

[75] H. Kuhnert, F. Lenk, J. Hilsenbeck, J. Würfl, and W. Heinrich, "Low phase noise GaInP/GaAs HBT MMIC-oscillators up to 36 GHz," in *IEEE MTT-S Intl. Microwave Symp. Dig.*, 2001, pp. 1551 – 1554.

[76] M. Rudolph, R. Doerner, K. Beilenhoff, and P. Heymann, "Unified model for collector charge in heterojunction bipolar transistors," *IEEE Trans. Microwave Theory Tech.*, vol. 50, pp. 1747 – 1751, July 2002.

[77] Meinke, Gundlach, *Taschenbuch der Hochfrequenztechnik*. Springer, 1986.

[78] R. Gilmore, "Concepts in the design of frequency multipliers," *Microwave Journal*, pp. 129 – 139, March 1987.

[79] M. Huber, S. von der Mark, and G. Boeck, "A power efficient active K band mixer," in *Proc. of the 13th GAAS*, October 2005, pp. 69 – 72.

[80] K. Nishikawa, B. Piernas, T. Nakagawa, and K. Araki, "Miniaturized and broadband v-band balanced frequency doubler for highly integrated 3-D MMIC," in *IEEE MTT-S Int. Microwave Symp. Digest*, vol. 1, June 2002, pp. 351 – 354.

[81] K.-L. Deng and H. Wang, "A miniature broad-band pHEMT MMIC balanced distributed doubler," *IEEE Trans. Microwave Theory Tech.*, vol. 51, no. 4, pp. 1257 – 1261, April 2003.

[82] C. Fager, L. Landen, and H. Zirath, "High output power, broadband 28-56 GHz MMIC frequency doubler," in *IEEE MTT-S Int. Microwave Symp. Digest*, vol. 3, June 2000, pp. 1589 – 1591.

[83] V. Puyal, A. Konczykowska, J. Godin, *et al.*, "DC-100 GHz frequency doublers in InP DHBT technology," *IEEE Trans. Microwave Theory Tech.*, vol. 53, no. 4, pp. 1338 – 1344, April 2005.

[84] S. Hackl and J. Böck, "42 ghz active frequency doubler in sige bipolar technology," in *Proc. of the 3rd Int. Conf. on Microwave and Millimeter Wave Tech.*, August 2002, pp. 54 – 57.

[85] F. Gruson, G. Bergmann, and H. Schumacher, "A frequency doubler with high conversion gain and good fundamental suppression," in *IEEE MTT-S Int. Microwave Symp. Digest*, vol. 1, June 2004, pp. 175 – 178.

[86] D. M. Klymyshyn and Z. Ma, "Active frequency-multiplier design using CAD," *IEEE Trans. Microwave Theory Tech.*, vol. 51, no. 4, pp. 1377 – 1385, April 2003.

[87] Zinke, Brunswig, *Hochfrequenztechnik 2*, 4th ed. Springer, 1993.

[88] "Introduction to dielectric resonators," Trans-Tech app. note No. 821, http://www.trans-techinc.com/.

[89] D. Kajfez and P. Guillon, *Dielectric Resonators*. Artech House, 1986.

[90] B. Razavi, "Design considerations for direct-conversion receivers," *IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 44, no. 6, pp. 428 – 435, June 1997.

[91] H. Haus and R. Adler, *Circuit Theory of Noisy Networks*. New York: Wiley, 1959.

[92] Texas Instruments, "1 Ω SPDT Analog Switch," http://www.ti.com, May 2005.

[93] M. Huber, S. von der Mark, and G. Boeck, "A dual stage GaAs amplifier for a K Band direct receiver," in *13th IEEE International Conference on Electronics, Circuits and Systems*, December 2006, pp. 1023 – 1025.

[94] N. Angwafo, "Towards conformal antennas for miniaturized autarchic distributed systems," Ph.D. dissertation, TU Berlin, 2006.

[95] Q. Tang, S. K. S. Gupta, and L. Schwiebert, "BER performance analysis of an on-off keying based minimum energy coding for energy constrained wireless sensor application," in *Proc. of IEEE Int. Conf. on Communications ICC'05*, Seoul, Korea, May 2005, pp. 2734 – 2738.

[96] National Semiconductor, "LPV321 single/LPV358 dual/LPV324 quad general purpose, low voltage, low power, rail-to-rail output operational amplifiers," http://www.national.com, 2003.

[97] EPOXY Produkte GmbH + Co. Vertr. KG, "E-SOLDER™ 3021 Datenblatt," http://e-solderepoxy.com/.

[98] Emerson&Cuming Microwave Products, "ECCOSTOCK® LoK datasheet," http://www.eccosorb.com, 2002.

[99] Rogers Corporation, "RT/duroid® 5870/5880 high frequency laminates," http://www.rogerscorporation.com, March 2005.

[100] Atmel Corporation, "AT89S8252 8-bit Microcontroller with 8K Bytes Flash," http://www.atmel.com, 2006.

[101] HYGROSENS® INSTRUMENTS, "Feuchtefühler Temperaturfühlermodul mit serieller Schnittstelle CON-HYTE-SMD," http://www.hygrosens.com, 2003.

[102] Sourceforge, "SDCC - Small Device C Compiler," http://sdcc.sourceforge.net/, November 2006.

[103] C. Lanconelli, "Ponyprog serial device programmer," http://www.lancOS.com/, März 2005.

[104] Atmel Corporation, "Atmel 8051 Microcontrollers hardware manual," http://www.atmel.com, 2005.

[105] Rosenberger Hochfrequenztechnik, "Technische Zeichnung Kuppler gerade 02K421-800_LV," http://www.rosenberger.de, April 2003.

[106] ——, "Technical datasheet glass seal 02Z101-000," http://www.rosenberger.de, December 2004.

[107] ——, "Layout recommendation 03K421-600 RO4003_508_MS," http://www.rosenberger.de, February 2002.

[108] S. von der Mark, M. Huber, and G. Boeck, "24 GHz direct conversion transceiver for sensor networks," in *Proc. IEEE WCNC07*, Hong Kong, March 2007, T1S19P03, 4 pp.

[109] D. Pienkowski and G. Boeck, "22 GHz amplifier using a 0.12 um CMOS technology," in *Proc. of the XVI Int. Conf. on Microwaves, Radar and Wireless Comm.*, vol. 3, Krakow, Poland, May 2006, pp. 1059 – 1062.