

---

# Untersuchung neuartiger Konzepte zur geregelten Ansteuerung von IGBTs

vorgelegt von

Dipl.-Ing. Karsten Fink  
aus Berlin

Von der  
Fakultät IV – Elektrotechnik und Informatik  
der Technischen Universität Berlin  
zur Erlangung des akademischen Grades

Doktor der Ingenieurwissenschaften  
— Dr.-Ing. —

genehmigte Dissertation

Promotionsausschuss:

Vorsitzender: Prof. Dr.-Ing. Clemens Gühmann, TU Berlin

Berichter: Prof. Dr.-Ing. Christian Boit, TU Berlin

Berichter: Prof. Dr.-Ing. Steffen Bernet, TU Dresden

Tag der wissenschaftlichen Aussprache: 26. April 2010

Berlin 2010

D 83

---



Untersuchung neuartiger Konzepte zur geregelten  
Ansteuerung von IGBTs



---

## Kurzfassung

Der Einsatz von schnellschaltenden IGBTs in Niederspannungs- und Mittelspannungsanwendungen sowie Energieübertragungssystemen stellt an die Zuverlässigkeit der eingesetzten Halbleiter, der Isolationssysteme und die elektromagnetische Umgebung hohe Anforderungen. Daher ist eine aktive Beeinflussung der Schalteigenschaften des IGBTs von großem Interesse.

Die Dissertation behandelt die Untersuchung neuartiger Ansteuerverfahren zur Regelung der Kollektorstromänderungsgeschwindigkeit während des Einschaltvorganges und der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit während des Ausschaltvorganges. Weiterhin wird ein neues Verfahren zur Überspannungsbegrenzung beim Ausschalten des IGBTs vorgestellt und untersucht. Basierend auf einer Beschreibung der Funktionsweise und der verfügbaren Bauformen des IGBTs wird seine Anwendung in verbreiteten Wechselrichtertopologien erläutert.

Ausgehend von einer Übersicht der in der Literatur verfügbaren Modellierungen des Schaltverhaltens des IGBTs und des Standes der Technik bei IGBT-Ansteuerungen werden neuartige geregelte IGBT-Ansteuerkonzepte zur  $di_C/dt$ -Regelung,  $du_{CE}/dt$ -Regelung und zum *Active Clamping* (Aktive Überspannungsbegrenzung) vorgestellt. Experimentell werden diese Konzepte mit umfangreichen Einzelpulsmessungen an einem 1700 V/2400 A-IGBT verifiziert.

Mit den im Rahmen dieser Arbeit durchgeführten Untersuchungen kann gezeigt werden, dass die neuartigen Konzepte eine geschlossene Regelung der Kollektorstromänderungsgeschwindigkeit und der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit sowie ein *Active Clamping* für Multichip-Module auf Basis einer einheitlichen und einfach zu parametrierenden Schaltungsarchitektur möglich macht.

## Abstract

The use of fast switching IGBTs in low voltage and medium voltage applications as well as energy transmission systems has to meet high requirements concerning the reliability of semiconductors, isolation systems and EMC. Thus the active control of the switching characteristic of IGBTs is a matter of large interest.

The scope of this thesis is the investigation of novel control-techniques for the collector current slope during turn-on and the collector-emitter voltage slope during turn-off. Furthermore a new active clamping method during IGBT's turn-off is presented and analysed. Based on a description of the operating mode and the available designs of IGBTs its application in common inverter topologies is explained.

On the basis of an overview of IGBT's switching behaviour modelling methods and the state-of-the-art of gate drive techniques novel control schemes for  $di_C/dt$ -control,  $dv_{CE}/dt$ -control and active clamping are introduced. These concepts are experimentally verified by extend single-shot measurements with a 1700V/2400A-IGBT.

The experimental results and their analysis show, that these novel concepts make a closed-loop control of the collector current slope and the collector-emitter voltage slope as well as an active clamping for multi-chip-IGBTs possible. They are implemented by an uniform and easy to parametrise circuit architecture.

## Danksagung

Es gibt viele Personen, ohne deren Beitrag und Unterstützung diese Arbeit nicht zustande gekommen wäre. Ich hoffe, dass ich in der folgenden Aufzählung niemanden vergesse.

Zuallererst danke ich meiner Frau Daniela für ihre einzigartige und fortwährende Unterstützung, ihren liebevollen Zuspruch und ihr Durchhaltevermögen, die viele investierte Freizeit Ihres Mannes für unsere Familie zu kompensieren - ohne Dich hätte es diese Arbeit nicht gegeben. Meinen drei kleinen Kindern danke ich für das Verständnis und die Geduld, wenn ihr Vater mal wieder arbeiten musste, obwohl er zuhause war - Ihr habt wirklich versucht leise zu sein. Ich danke meinen Eltern, Klaus-Dieter und Inge Fink, die stets mein Hinterfragen und meine Neugierde gefördert haben, damit ich mir eine eigene Meinung bilden konnte.

Mein Dank gilt Prof. Steffen Bernet, der mir dieses Thema überlassen hat und dessen Motivation und fachliche Betreuung sehr viel zu dem Erfolg dieser Arbeit beigetragen haben. Sein Feedback und sein Engagement haben mir immer das Gefühl gegeben, einen wichtigen Forschungsbeitrag zu leisten. Ich habe viel gelernt. Prof. Boit danke ich für die hilfreichen Anregungen und erleuchtenden Diskussionen, die mein Verständnis für die Halbleiterphysik enorm verbessert haben und vor allem dafür, dass er sich nach dem Wechsel von Prof. Bernet an die TU Dresden so spontan für die Betreuung der Arbeit bereit erklärt hat.

Besonderen Dank gilt meinem Kollegen Sven Tschirley, der mir als steter Ansprechpartner in allen Entstehungsphasen dieser Arbeit zur Verfügung stand. Seine Motivation gab mir stets den Anlass, an den Erfolg meiner Untersuchungen zu glauben. Letztendlich hat mir sein umfassendes Wissen über L<sup>A</sup>T<sub>E</sub>X die Erstellung dieser Dissertation extrem erleichtert. Prasad Bhalerao danke ich für die Motivation und gute Laune, die er stets während unserer gemeinsamen Arbeit verbreitete. Rodrigo Alvarez, dessen Untersuchungen mit den Grundstein für diese Arbeit legten, danke ich für die zahllosen, befruchtenden Diskussionen über IGBT-Ansteuerungen und den steten Glauben an meine Fähigkeiten. Mein Dank gilt außerdem Thies Wernicke, für seine unermüdliche Unterstützung als Diskussionspartner und Wissensträger für Elektronik, auf den ich immer zurückgreifen konnte.

Den Mitarbeitern des Fachgebiets Leistungselektronik Reinhold Kocur und Michael Lorbeer danke ich für ihre motivierte Unterstützung, ohne die diese Arbeit nicht über eine Simulation herausgekommen wäre. Ohne sie wäre nie Strom geflossen. Silvia Rabe und Bernd Obst gilt mein Dank, da sie mit ihrer manigfaltigen Hilfe stets dafür gesorgt haben, dass ich mich auf meine Forschung konzentrieren konnte. Klaus Klose danke ich für das akribisch durchgeführte Lektorat, das die sprachlichen Fehler dieser Arbeit extrem reduziert hat. Ich danke Xiaonan Sun, Steffen Rohner und Mustapha El-Abdouni, die mit ihren Arbeiten einen automatisierten IGBT-Teststand geschaffen haben, der mir die ausgiebige Untersuchung des IGBT-Schaltverhaltens erst möglich gemacht hat.

Hans-Günter Eckel danke ich für die ersten tiefen Einblicke in das Schaltverhalten von IGBTs während der gemeinsam Arbeit in Nürnberg, die diese Arbeit mit motiviert haben. Zu guter Letzt danke ich Friedhelm Bauer und Didier Cottet für wichtige Impulse und Diskussionen auf dem Weg dieser Arbeit.

Berlin, im Oktober 2009

Karsten Fink



# Inhaltsverzeichnis

<b>Abbildungsverzeichnis</b>	<b>ix</b>
<b>Tabellenverzeichnis</b>	<b>xv</b>
<b>Symbolverzeichnis</b>	<b>xvii</b>
<b>1 Einleitung</b>	<b>1</b>
<b>2 Der Insulated Gate Bipolar Transistor (IGBT)</b>	<b>3</b>
2.1 Aufbau und Funktionsweise des IGBTs . . . . .	5
2.1.1 Allgemeine Funktion . . . . .	6
2.1.2 Bauformen von IGBTs . . . . .	8
2.1.3 IGBT-Chipstrukturen . . . . .	12
2.1.3.1 Non-Punch-Through IGBT . . . . .	12
2.1.3.2 Punch-Through IGBT . . . . .	14
2.1.3.3 Trench-Gate . . . . .	14
2.1.3.4 Carrier Stored Trench Gate . . . . .	16
2.1.3.5 Feldstoppschicht . . . . .	17
2.1.4 Kommerziell verfügbare IGBTs . . . . .	17
2.2 Anwendungen von IGBTs . . . . .	22
2.3 Eigenschaften von IGBTs . . . . .	28
2.3.1 Statische Eigenschaften . . . . .	28
2.3.2 Dynamische Eigenschaften . . . . .	32
2.3.2.1 Einschalten . . . . .	32
2.3.2.2 Ausschalten . . . . .	36
2.3.3 Verhalten im Fehlerfall . . . . .	38
2.4 Modellierung von IGBT-Modulen . . . . .	42
2.4.1 Stand der Technik . . . . .	42

2.4.1.1	Analytische Modelle . . . . .	43
2.4.1.2	Schaltungsbasierte Modelle mit analytischen Komponenten . . . . .	45
2.4.1.3	Verhaltensmodelle . . . . .	46
2.4.1.4	Analytische Modelle mit numerischen Komponenten . . . . .	47
2.4.2	Das verwendete Simulationsmodell . . . . .	47
2.4.2.1	Modell des <i>Infineon FS450R17KE3</i> . . . . .	48
2.4.2.2	Modell des <i>Infineon FZ2400R17KF6CB2</i> . . . . .	50
<b>3</b>	<b>Stand der Technik bei IGBT-Ansteuerungen</b>	<b>53</b>
3.1	Grundprinzipien der Ansteuerung . . . . .	54
3.1.1	Resistive Ansteuerung . . . . .	54
3.1.1.1	Grundlagen . . . . .	55
3.1.1.2	Resistive Grundsaltungen . . . . .	55
3.1.1.3	Aktive Veränderung des Gatevorwiderstandes . . . . .	57
3.1.1.4	Aktive Veränderung der Gatespannung . . . . .	59
3.1.2	Ansteuerung mit Hilfe von Stromquellen . . . . .	60
3.2	Maßnahmen zur Verbesserung der IGBT-Schalteigenschaften . . . . .	65
3.2.1	Überspannungsbegrenzung . . . . .	65
3.2.2	Steuerung der Kollektorstromänderungsgeschwindigkeit . . . . .	69
3.2.3	Steuerung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit . . . . .	73
3.2.4	Aktive Spannungsregelung . . . . .	76
3.2.5	Geregelte Ansteuerungen und digitale Gate-Units . . . . .	80
<b>4</b>	<b>Neuartige geregelte IGBT-Ansteuerkonzepte</b>	<b>83</b>
4.1	Regelung der Kollektorstromänderungsgeschwindigkeit . . . . .	85
4.1.1	Indirekte Steuerung der Kollektorstromänderungsgeschwindigkeit . . . . .	85
4.1.2	Regelung der Kollektorstromänderungsgeschwindigkeit auf Basis einer Messung der Spannung über der Bonddrahtinduktivität . . . . .	91
4.2	Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit . . . . .	97
4.3	<i>Active Clamping</i> . . . . .	102
4.4	Kombination von $du_{CE}/dt$ -Regelung und <i>Active Clamping</i> . . . . .	106
<b>5</b>	<b>Experimentelle Verifikation geregelter Ansteuerverfahren</b>	<b>107</b>
5.1	Teststand und Messungen . . . . .	107
5.2	Dimensionierung wesentlicher Komponenten neuartiger IGBT-Ansteuerungen . . . . .	109

5.2.1	Endstufe . . . . .	109
5.2.2	HV-Spannungsteiler . . . . .	110
5.2.3	Active-Clamping-Regler . . . . .	111
5.2.4	$di_C/dt$ -Regler . . . . .	112
5.2.5	$du_{CE}/dt$ -Regler . . . . .	112
5.3	Messergebnisse der neuartigen Ansteuerverfahren . . . . .	114
5.3.1	Regelung der Kollektorstromänderungsgeschwindigkeit . . . . .	114
5.3.2	Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit . . . . .	124
5.3.3	<i>Active Clamping</i> . . . . .	130
5.3.4	Kombination von $du_{CE}/dt$ -Regelung und <i>Active Clamping</i> . . . . .	138
<b>6</b>	<b>Zusammenfassung</b>	<b>141</b>
<b>A</b>	<b>Herstellung eines (PT-)IGBT-Chips</b>	<b>143</b>
<b>B</b>	<b>Quellcode</b>	<b>145</b>
B.1	PSpice <sup>®</sup> -Modelle . . . . .	145
B.1.1	IGBT-Modul <i>Infineon FZ2400R17KF6CB2</i> . . . . .	145
B.1.2	Subsystem in einem IGBT-Modul <i>Infineon FZ2400R17KF6CB2</i> . . . . .	147
B.1.3	IGBT-Chip für 1700 V/100 A . . . . .	147
B.1.4	Diodenchip für 1700 V/66 A . . . . .	152
B.1.5	IGBT-Ansteuerung mit indirekter Steuerung der Kollektorstromänderungsgeschwindigkeit . . . . .	154
B.1.6	IGBT-Ansteuerung mit Regelung der Kollektorstromänderungsgeschwindigkeit	155
B.1.7	IGBT-Ansteuerung mit Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit . . . . .	156
B.1.8	IGBT-Ansteuerung mit <i>Active Clamping</i> . . . . .	157
B.2	FastHenry-Modell . . . . .	158
B.2.1	Anschlusslasche des IGBT-Moduls <i>Infineon FZ2400R17KF6CB2</i> . . . . .	158
B.3	Simulationsschaltung in SIMetrix <sup>®</sup> . . . . .	160
<b>C</b>	<b>Teststand und Messungen</b>	<b>161</b>
C.1	Teststand und Demonstratoren . . . . .	161
C.2	Durchgeführte Messungen . . . . .	164
<b>D</b>	<b>Zusätzliche Messergebnisse</b>	<b>165</b>
D.1	Regelung der Kollektorstromänderungsgeschwindigkeit . . . . .	165

---

D.1.1	Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit . . . .	167
D.2	Berechnung der Ausgangsspannung eines CR-Differenzierers . . . . .	169
<b>E</b>	<b>Datenblätter</b>	<b>171</b>
E.1	IGBT-Modul <i>Infineon FZ2400R17KF6CB2</i> . . . . .	172
E.2	IGBT-Modul <i>Infineon FS450R17KE3</i> . . . . .	180
	<b>Literatur- und Quellenverzeichnis</b>	<b>188</b>

# Abbildungsverzeichnis

2.1	Prinzipieller Aufbau der Elementarzelle eines PT-IGBTs und -MOSFETs mit Buffer-Layer [Nicolai et al. 1998]	5
2.2	Stromfluss im IGBT im eingeschalteten Zustand [Nicolai et al. 1998]	7
2.3	Diskreter IGBT im TO-220-Gehäuse [Lutz 2006]	9
2.4	Vereinfachter Aufbau einer Scheibenzelle [Lutz 2006]	9
2.5	Anordnung der IGBT-Chips in einer Scheibenzelle [Lutz 2006]	10
2.6	IGBT-Modul (140 mm × 190 mm) [Mitsubishi]	10
2.7	Aufbau eines IGBT-Moduls	11
2.8	Ersatzschaltbild zweier parallel geschalteter IGBT-Freilaufdioden-Einheiten inklusive parasitärer Induktivitäten	11
2.9	Weite der Raumladungszone $w_{RLZ}$ , elektrisches Feld $E_{BD}$ bei einsetzendem Lawinendurchbruch und Einsatzspannung $U_{BD}$ des Lawinendurchbruchs an einem abrupten $p^+n^-$ -Übergang in Abhängigkeit von der Dotierungsdichte $N_D$ der $n^-$ -Basis [Lutz 2006]	13
2.10	Schnittbilder von IGBT-Zellentypen und deren elektrischen Feldverläufen im gesperrten Zustand	15
2.11	Planares Gate, siehe Abbildung 2.1(a)	16
2.12	Schnittbilder des aktiven Bereiches (Gate-Bereich) von IGBT-Zellen mit verschiedenen Gate-technologien	16
2.13	Schnittbild einer NPT-IGBT-Zelle mit Feldstoppschicht	18
2.14	Prinzipschaltungen einer Phase von 2L- und 3L-Spannungszwischenkreiswechselrichtern	23
2.15	Prinzipschaltungen des 4L-FLC und des 9L-SCHB, für (a) nur eine Phase mit Zwischenkreis-kondensator dargestellt	24
2.16	Aufbau mit überlagertem Ersatzschaltbild des IGBTs nach [Nicolai et al. 1998], [Hefner 1990a] und [Hefner 1991]	28
2.17	Vollständiges Ersatzschaltbild des IGBTs	29
2.18	Vereinfachte Ersatzschaltbilder (ESB) des IGBTs [Schröder 2006]	29
2.19	Prinzipielle Ausgangskennlinien von MOSFET und IGBT	30
2.20	Schematische Blockierkennlinie des IGBTs [Berberich 2005]	32
2.21	Schaltung eines IGBTs in einem Tiefsetzsteller mit Definition aller elektrischen Größen	33
2.22	Schaltzustände beim Einschalten des IGBTs	34

2.23	Qualitativer Verlauf der Gate-Kollektor-Kapazität über der anliegenden Spannung $u_{CE} - u_{GE}$ , nach [Schröder 2006] . . . . .	34
2.24	Schaltzustände beim Ausschalten des IGBT . . . . .	37
2.25	Ersatzschaltbild für einen Brückenkurzschluss . . . . .	39
2.26	Schematische Zeitverläufe bei Kurzschluss I (blau) und Kurzschluss II (rot) . . . . .	40
2.27	Einfache IGBT-Ansteuerung zum Abgleich der Modell-Parameter . . . . .	48
2.28	Vergleich von Messung und Simulation beim Schaltverhalten des <i>Infineon FS450R17KE3</i> mit $L_{Last} = 100\mu H$ , $L_{\sigma} = 150nH$ und $R_G = 3,3\Omega$ – die Simulationsergebnisse sind mit „SIMetrix“ gekennzeichnet . . . . .	49
2.29	Geometrischer Aufbau zweier Systeme im IGBT-Modul <i>Infineon FZ2400R17KF6CB2</i> . . . . .	50
2.30	Darstellung der <i>FastHenry</i> -Eingabedateien mit <i>FastModel</i> . . . . .	51
2.31	Vergleich von Messung und Simulation beim Schaltverhalten des <i>Infineon FZ2400R17KF6CB2</i> mit $L_{Last} = 100\mu H$ , $L_{\sigma} = 30nH$ und $R_G = 1\Omega$ – Die Simulationsergebnisse sind mit „SIMetrix“ gekennzeichnet . . . . .	52
3.1	Definition von Strömen und Spannungen bei resistiver Steuerung des IGBTs . . . . .	54
3.2	Resistive Ansteuerschaltungen für den IGBT . . . . .	56
3.3	Schaltungen für veränderliche Gatevorwiderstände . . . . .	58
3.4	Prinzipieller Gatespannungsverlauf beim IGBT-Einschaltvorgang gemäß [Gediga et al. 1995] . . . . .	59
3.5	Prinzipielle Gatespannungsverläufe mit Zwischenlevel . . . . .	60
3.6	Prinzipielles Schaltbild einer IGBT-Ansteuerung mit zusätzlichen Stromquellen . . . . .	60
3.7	Schaltbild einer resistiven Ansteuerung mit zusätzlicher Stromquelle [Consoli et al. 1994] . . . . .	61
3.8	Ereignissteuerung [Lindberg et al. 1997] . . . . .	63
3.9	Resonante Ansteuerschaltungen . . . . .	64
3.10	Tiefsetzsteller . . . . .	65
3.11	Prinzipschaltung Überspannungsbegrenzung mittels Zener-Element [Reimann et al. 1997] . . . . .	67
3.12	Überspannungsbegrenzung mit kombinierter $du_{CE}/dt$ -Begrenzung [Saiz et al. 2001] . . . . .	67
3.13	Verstärkte Überspannungsbegrenzung [Rüedi und Köhli 1999] . . . . .	68
3.14	Prinzipschaltbilder von verstärkten Überspannungsbegrenzungen . . . . .	68
3.15	<i>Verstärkte Überspannungsbegrenzung</i> [Eckel und Bakran 2006] . . . . .	69
3.16	Schaltungen zur $di_C/dt$ -Begrenzung . . . . .	70
3.17	Schaltung zur $di_C/dt$ -Regelung [Hofer-Noser 1997] . . . . .	71
3.18	Flexible $di_C/dt$ -Regelung [Park und Jahns 2001][Park und Jahns 2003] . . . . .	71
3.19	Schaltung der $di_C/dt$ -Regelung nach [Chen und Peng 2009] . . . . .	72
3.20	Schaltung zur $du_{CE}/dt$ -Reduzierung [Hefner 1990a][Hefner 1991] . . . . .	73
3.21	Schaltung zur $du_{CE}/dt$ -Reduzierung [Gerster 1995] . . . . .	74
3.22	Schaltung zur $du_{CE}/dt$ -Reduzierung [Kagerbauer und Jahns 2007] . . . . .	75
3.23	Schaltungen zur Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit $du_{CE}/dt$ . . . . .	76

3.24	Active Voltage Control nach [Palmer und Rajamani 2004] . . . . .	77
3.25	Schaltung der Active Voltage Control [Wang et al. 2003] . . . . .	77
3.26	Schaltung der Cascade Active Voltage Control [Wang et al. 2005] (Die gegenüber Abbildung 3.25 zusätzlich eingefügten Komponenten sind rot gekennzeichnet.)	78
3.27	Schaltung der Adaptive Active Voltage Control [Wang et al. 2006] . . . . .	79
3.28	Schaltung des Active Voltage Balancing [Hong et al. 1999] . . . . .	80
3.29	Blockschaltbild Dynamic Gate Controller [Rüedi und Köhli 1995] . . . . .	81
4.1	Simulierte Transfercharakteristik und gefittete Transfercharakteristik des <i>Infineon SIGC186T170R3</i> für den „aktiven Bereich“ oberhalb von $U_{GE,th} = 6,4\text{ V}$ . . . . .	86
4.2	Definition der Schaltabschnitte der indirekten $di_C/dt$ -Regelung . . . . .	88
4.3	Blockschaltbild der indirekten $di_C/dt$ -Regelung . . . . .	89
4.4	Simulierte Zeitverläufe einer indirekten Regelung der Kollektorstromänderungsgeschwindigkeit am <i>Infineon SIGC186T170R3</i> bei $(U_{CE}/I_C) = (500\text{ V}/120\text{ A})$ und verschiedenen Sollwerten $(di_C/dt)_{ref}$ . . . . .	90
4.5	Blockschaltbild der $di_C/dt$ -Regelung für den Einschaltvorgang des IGBTs (der Begrenzer $[\geq 0]$ blendet negative Werte von $di_C/dt$ , also den Ausschaltvorgang, aus.) . . . . .	92
4.6	Simulationsschaltung zur Untersuchung des Funktionsprinzips der $di_C/dt$ -Regelung in SIMetrix® . . . . .	94
4.7	Simulierte Zeitverläufe des Einschaltens vom <i>Infineon FS450R17KE3</i> mit $di_C/dt$ -Regelung bei $u_{ref,di/dt} = 3\text{ V}$ ( $\hat{=} 1\text{ kA}/\mu\text{s}$ ), $R_G = 0,5\ \Omega$ , $U_{DC} = 500\text{ V}$ , $I_C = 100\text{ A}$ , $225\text{ A}$ , $450\text{ A}$ , $600\text{ A}$ und $900\text{ A}$ . . . . .	95
4.8	Simulierte Zeitverläufe des Einschaltens vom <i>Infineon FS450R17KE3</i> mit $di_C/dt$ -Regelung bei $(U_{CE}/I_C) = (500\text{ V}/450\text{ A})$ mit $R_G = 0,5\ \Omega$ und verschiedenen Referenzwerten $u_{ref,di/dt} = 1 \dots 6\text{ V}$ ( $\hat{=} di_C/dt = 0,28 \dots 2,07\text{ kA}/\mu\text{s}$ ) . . . . .	96
4.9	Blockschaltbild der $du_{CE}/dt$ -Regelung für den Ausschaltvorgang des IGBTs (der Begrenzer $[\geq 0]$ blendet negative Werte von $du_{CE}/dt$ , also den Einschaltvorgang, aus.) . . . . .	98
4.10	Simulationsschaltung zur Untersuchung des Funktionsprinzips der $du_{CE}/dt$ -Regelung in SIMetrix® . . . . .	99
4.11	Simulierte Zeitverläufe des Ausschaltens vom <i>Infineon FS450R17KE3</i> mit $du_{CE}/dt$ -Regelung mit $u_{ref,du/dt} = 4\text{ V}$ ( $\hat{=} 2,3\text{ kV}/\mu\text{s}$ ) und $R_G = 0,5\ \Omega$ bei $U_{DC} = 500\text{ V} \dots 1000\text{ V}$ , $I_C = 450\text{ A}$ . . . . .	100
4.12	Simulierte Zeitverläufe des Ausschaltens vom <i>Infineon FS450R17KE3</i> mit $du_{CE}/dt$ -Regelung bei $(U_{CE}/I_C) = (500\text{ V}/450\text{ A})$ mit $R_G = 0,5\ \Omega$ und verschiedenen Referenzwerten $u_{ref,du/dt} = 2 \dots 10\text{ V}$ ( $\hat{=} du_{CE}/dt = 1,3 \dots 5,1\text{ kV}/\mu\text{s}$ ) . . . . .	101
4.13	Blockschaltbild des Active Clampings für den Ausschaltvorgang des IGBTs . . . . .	103
4.14	Simulierte Zeitverläufe des Ausschaltens vom <i>Infineon FS450R17KE3</i> mit und ohne Active Clamping bei $(U_{CE}/I_C) = (1000\text{ V}/900\text{ A})$ mit $R_G = 3,3\ \Omega$ , $L_\sigma = 200\text{ nH}$ und $U_{ref} = 1500\text{ V}$ . . . . .	104
4.15	Blockschaltbild der $du_{CE}/dt$ -Regelung mit Active Clamping für den Ausschaltvorgang des IGBTs (mit einer $di_C/dt$ -Regelung für den Einschaltvorgang [grau]) . . . . .	106
5.1	Ersatzschaltbild des IGBT-Teststands . . . . .	108
5.2	Vereinfachte Schaltung der Endstufe der Ansteuerung . . . . .	110
5.3	Vereinfachte Schaltung des HV-Spannungsteilers und des Active-Clamping-Reglers . . . . .	111

5.4	Vereinfachte Schaltung des $di_C/dt$ -Reglers	112
5.5	Vereinfachter Schaltplan des $du_{CE}/dt$ -Reglers	113
5.6	Vergleich der Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit ( $U_{ref,di/dt} = 6\text{V}$ ) und ohne $di_C/dt$ -Regelung bei $(U_{CE}/I_C) = (1000\text{V}/2400\text{A})$ und $R_G = 0,5\ \Omega$	115
5.7	Vergleich der Zeitverläufe der Diodenausschaltverlustleistung $p_D$ sowie der Diodenausschaltverlustenergie $w_D$ am <i>Infineon FZ2400R17KF6CB2</i> mit und ohne $di_C/dt$ -Regelung bei $(U_{CE}/I_C) = (1000\text{V}/2400\text{A})$ und $R_G = 0,5\ \Omega$	116
5.8	Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit verschiedenen Referenzwerten $u_{ref,di/dt}$ bei $U_{DC} = 1000\text{V}$ , $I_C = 2400\text{A}$ , $R_G = 0,5\ \Omega$ , $L_\sigma \approx 75\text{nH}$ und $\vartheta_j = 25^\circ\text{C}$	117
5.9	Resultierende Kollektorstromänderungsgeschwindigkeit $di_C/dt$ des <i>Infineon FZ2400R17KF6CB2</i> in Abhängigkeit vom Schalterstrom $I_C$ bei $U_{DC} = 1000\text{V}$ , $R_G = 0,5\ \Omega$ , $\vartheta_j = 25^\circ\text{C}$ und $L_\sigma \approx 75\text{nH}$	118
5.10	Vergleich der Zeitverläufe der IGBT-Einschaltverlustleistung $p_{ON}$ sowie der IGBT-Einschaltverlustenergie $w_{ON}$ am IGBT <i>Infineon FZ2400R17KF6CB2</i> mit und ohne $di_C/dt$ -Regelung bei $(U_{CE}/I_C) = (1000\text{V}/2400\text{A})$ und $R_G = 0,5\ \Omega$	119
5.11	Maximale Einschaltverlustleistung $P_{ON,max}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	120
5.12	Einschaltverlustenergie $W_{ON}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	121
5.13	Maximale Dioden-Ausschaltverlustleistung $P_{D,max}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	122
5.14	Dioden-Ausschaltverlustenergie $W_D$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	122
5.15	Gesamtausschaltverlustenergie $W_{ges}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	123
5.16	Vergleich der Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit und ohne $du_{CE}/dt$ -Regelung bei $(U_{CE}/I_C) = (900\text{V}/1800\text{A})$ und $R_G = 0,5\ \Omega$ , $L_\sigma \approx 75\text{nH}$ und $\vartheta_j = 25^\circ\text{C}$	124
5.17	Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit verschiedenen Referenzwerten $u_{ref,du/dt}$ und verschiedenen Arbeitspunkten bei $R_G = 0,5\ \Omega$ , $L_\sigma \approx 75\text{nH}$ und $\vartheta_j = 25^\circ\text{C}$	126
5.18	Resultierende Kollektor-Emitter-Spannungsänderungsgeschwindigkeit $du_{CE}/dt$ aller Arbeitspunkte am IGBT <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ , $L_\sigma \approx 75\text{nH}$ und $\vartheta_j = 25^\circ\text{C}$	127
5.19	Maximale Ausschaltverlustleistung $P_{OFF,max}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	128
5.20	Ausschaltverlustenergie $W_{OFF}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5\ \Omega$ und verschiedenen Zwischenkreisspannungen $U_{DC}$	129
5.21	Vergleich der Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit und ohne <i>Active Clamping</i> bei $(U_{CE}/I_C) = (1000\text{V}/1400\text{A})$ und $R_G = 0,5\ \Omega$	130
5.22	Vergleich der Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit und ohne <i>Active Clamping</i> bei $(U_{CE}/I_C) = (600\text{V}/2400\text{A})$ und $R_G = 0,5\ \Omega$	132
5.23	Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit <i>Active Clamping</i> bei $(U_{CE}/I_C) = (1000\text{V}/2400\text{A})$ und $R_G = 0,5\ \Omega$	133

5.24	Gemessener Arbeitsbereich des <i>Infineon FZ2400R17KF6CB2</i> mit $R_G = 0,5 \Omega$ , mit und ohne <i>Active Clamping</i> . . . . .	134
5.25	Maximale Ausschaltverlustleistung $P_{\text{OFF,max}}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5 \Omega$ und verschiedenen Zwischenkreisspannungen $U_{\text{DC}}$ . . . . .	134
5.26	Vergleich der maximalen Ausschaltverlustleistung $P_{\text{OFF,max}}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $U_{\text{DC}} = 600 \text{ V}$ und $U_{\text{DC}} = 1000 \text{ V}$ mit und ohne <i>Active Clamping</i> ( $R_G = 0,5 \Omega$ ) . . . . .	135
5.27	Ausschaltverlustenergie $W_{\text{OFF}}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5 \Omega$ und verschiedenen Zwischenkreisspannungen $U_{\text{DC}}$ . . . . .	136
5.28	Vergleich der Ausschaltverlustenergie $W_{\text{OFF}}$ des <i>Infineon FZ2400R17KF6CB2</i> bei $U_{\text{DC}} = 600 \text{ V}$ und $U_{\text{DC}} = 1000 \text{ V}$ mit und ohne <i>Active Clamping</i> ( $R_G = 0,5 \Omega$ ) . . . . .	137
5.29	Vergleich der Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit $du_{\text{CE}}/dt$ -Regelung und <i>Active Clamping</i> , ohne Regelung und nur mit $du_{\text{CE}}/dt$ -Regelung bei $(U_{\text{CE}}/I_{\text{C}}) = (1000 \text{ V}/2000 \text{ A})$ , $L_{\sigma} \approx 60 \text{ nH}$ ( $C_{\text{DC}} = 9,6 \text{ mF}$ ) und $R_G = 0,5 \Omega$ . . . . .	139
B.1	Simulationsschaltung zur Untersuchung des Funktionsprinzips der $di_{\text{C}}/dt$ -Regelung in SIMetrix® . . . . .	160
C.1	Fotografien vom Teststand zur Untersuchung des IGBT-Schaltverhaltens . . . . .	161
C.2	Fotografie des <i>Demonstrators 1</i> für eine Ansteuerung mit $di_{\text{C}}/dt$ -Regelung und <i>Active Clamping</i> (siehe auch Unterkapitel 5.2) . . . . .	162
C.3	Fotografie des <i>Demonstrators 2</i> für eine Ansteuerung mit $du_{\text{CE}}/dt$ -Regelung und <i>Active Clamping</i> (siehe auch Unterkapitel 5.2) . . . . .	163
D.1	Zeitverläufe am <i>Infineon FZ2400R17KF6CB2</i> mit verschiedenen Referenzwerten $u_{\text{ref,di}}/dt$ und verschiedenen Arbeitspunkten bei $R_G = 0,5 \Omega$ , $L_{\sigma} \approx 75 \text{ nH}$ und $\vartheta_j = 25^\circ \text{C}$ . . . . .	165
D.2	Resultierende Kollektorstromänderungsgeschwindigkeit $di_{\text{C}}/dt$ des <i>Infineon FZ2400R17KF6CB2</i> in Abhängigkeit vom Schalterstrom $I_{\text{C}}$ für den gesamten Arbeitsbereich bei $R_G = 0,5 \Omega$ , $L_{\sigma} \approx 75 \text{ nH}$ und $\vartheta_j = 25^\circ \text{C}$ . . . . .	166
D.3	Zeitverläufe mit $du_{\text{CE}}/dt$ -Regelung am IGBT <i>Infineon FZ2400R17KF6CB2</i> mit $u_{\text{ref,du}}/dt = 6,0 \text{ V}$ und verschiedenen Arbeitspunkten bei $R_G = 0,5 \Omega$ , $L_{\sigma} \approx 75 \text{ nH}$ und $\vartheta_j = 25^\circ \text{C}$ . . . . .	167
D.4	Resultierende Kollektor-Emitter-Spannungsänderungsgeschwindigkeit $du_{\text{CE}}/dt$ aller Arbeitspunkte am IGBT <i>Infineon FZ2400R17KF6CB2</i> bei $R_G = 0,5 \Omega$ , $L_{\sigma} \approx 75 \text{ nH}$ und $\vartheta_j = 25^\circ \text{C}$ . . . . .	168



# Tabellenverzeichnis

2.1	Schichtdicken und Dotierungsdichten eines PT-IGBT-Chips [Khanna 2003] . . . . .	8
2.2	Kommerziell verfügbare HV-IGBT-Typen von <i>Hitachi</i> , <i>Infineon</i> , <i>Mitsubishi</i> und <i>Dynex</i> (Stand: März 2009) . . . . .	19
2.3	Kommerziell verfügbare HV-IGBT-Typen von <i>ABB</i> (Stand: März 2009) . . . . .	20
2.4	Kommerziell verfügbare HV-IGBT-Typen von <i>Powerex</i> und <i>Westcode</i> (Stand: März 2009) . . . . .	21
2.5	Zwischenkreis- und Kommutierungsspannungen von Traktions- und Industriewechselrichtern (2L-VSC, 3L-NPC, 3L-FLC, 4L-FLC und 9L-SCHB) . . . . .	25
2.6	Nennspannungen und 100-FIT-Spannungen für IGBTs in Single- und Reihenschaltung (ohne Derating) . . . . .	26
2.7	Anzahl $n$ der IGBT pro Schalterposition in Traktions- und Industriewechselrichtern (2-L-, 3-L-NPC-, 3-L-FLC-, 4-L-FLC-VSC und 9-L-SCHB-VSC) . . . . .	27
5.1	Daten des verwendeten Teststandes . . . . .	108
C.1	Gemessene Arbeitspunkte für alle Untersuchungen des IGBT-Schaltverhaltens . . . . .	164



# Symbolverzeichnis

<b>Verwendete Symbole</b> Für Ströme und Spannungen werden hier alle Formelzeichen in Grossbuchstaben gegeben. Zeitveränderliche Ströme und Spannungen werden durch kleine Buchstaben $u, i$ gekennzeichnet $U_{CE}(t) = u_{CE}$ $I_C(t) = i_C$		$C_{OXs}$	Source-Oxid-Kapazität
		$D_{di/dt}$	Dämpfungsfaktor der $di_C/dt$ -Messung
		$D_{du/dt}$	Dämpfungsfaktor der $du_{CE}/dt$ -Messung
		$di_C/dt$	Kollektorstromänderungsgeschwindigkeit
$d$	Länge des MOS-Kanals	$D_{ST}$	Dämpfungsfaktor des $u_{CE}$ -Spannungsteilers
$E$	elektrische Feldstärke	$du_{CE}/dt$	Kollektor-Emitter-Spannungsänderungsgeschwindigkeit
$A_{di/dt}$	Verstärkungsfaktor der $di_C/dt$ -Referenzspannung $u_{ref, di/dt}$	$E_{BD}$	Elektrisches Feld beim Lawinendurchbruch
$A_{du/dt}$	Verstärkungsfaktor der $du_{CE}/dt$ -Referenzspannung $u_{ref, di/dt}$	$g_{fs}$	Übertragungsteilheit
$A_{pnp}$	Stromverstärkungsfaktor des pnp-Transistors (IGBT)	$I_C$	Kollektorstrom, stationär
$C_{DC}$	Zwischenkreiskapazität	$i_C$	Kollektorstrom
$C_G$	Gatekapazität	$I_{C,n}$	Kollektornennstrom
$C_{GC}$	Gate-Kollektor-Kapazität	$i_D$	Strom durch die Freilaufdiode
$C_{GE}$	Gate-Emitter-Kapazität	$i_E$	Emitterstrom
$C_{CBD}$	Kapazität zwischen Kollektor und Bahngebiet	$i_G$	Gatestrom
$C_{CBJ}$	Kapazität des pn-Übergangs zwischen Kollektor und Bahngebiet	$I_{Last}$	Laststrom, stationär
$C_{CE}$	Kollektor-Emitter-Kapazität	$i_{Last}$	Laststrom
$C_{DSJ}$	Kapazität der Verarmungszone zwischen Gate und Drain des Eingangs-MOSFETs	$i_{MOS}$	Gatestrom des internen MOSFETs (IGBT)
$C_{GDJ}$	Kapazität der Verarmungszone zwischen Gate und Bahngebiet	$i_{DC}$	Zwischenkreisstrom
$C_M$	Metallisierungskapazität	$l_n$	Länge der $n^-$ -Basis
$C_{OXD}$	Drain-Oxid-Kapazität	$L_{Bond}$	Bonddrahtinduktivität
		$L_{Last}$	Lastinduktivität
		$L_\sigma$	Streuinduktivität
		$N_A$	Akzeptorendotierungsdichte

$N_D$	Donatorendotierungsdichte	$u_{\text{Bond}}$	Spannung über der Bonddrahtinduktivität
$P_{\text{AC}}$	Verstärkungsfaktor des Active-Clamping-Reglers	$u_{\text{CE}}$	Kollektor-Emitter-Spannung
$p_D$	Momentane Diodenausschaltverlustleistung	$U_{\text{CE},100\text{FIT}}$	Kollektor-Emitter-Spannung für die Ausfallwahrscheinlichkeit 100 FIT
$P_{\text{di}/\text{dt}}$	Verstärkungsfaktor des $di_C/dt$ -Reglers	$U_{\text{CE},\text{max}}$	Maximale Kollektor-Emitter-Spannung
$P_{\text{D},\text{max}}$	Maximale Diodenausschaltverlustleistung	$U_{\text{CE},\text{n}}$	Nenn-Kollektor-Emitter-Spannung
$P_{\text{du}/\text{dt}}$	Verstärkungsfaktor des $du_{\text{CE}}/dt$ -Reglers	$U_{\text{CE},\text{sat}}$	Kollektor-Emitter-Sättigungsspannung
$P_{\text{ES}}$	Spannungsverstärkungsfaktor der Endstufe	$u_{\text{ctr},\text{AC}}$	Ausgangsspannung des Active-Clamping-Reglers
$P_{\text{ges},\text{max}}$	Maximale Gesamtschaltverlustleistung	$u_{\text{ctr},\text{di}/\text{dt}}$	Ausgangsspannung des $di_C/dt$ -Reglers
$p_{\text{OFF}}$	Momentane Ausschaltverlustleistung	$u_{\text{ctr},\text{du}/\text{dt}}$	Ausgangsspannung des $du_{\text{CE}}/dt$ -Reglers
$P_{\text{OFF},\text{max}}$	Maximale Ausschaltverlustleistung	$u_D$	Spannung über der Freilaufdiode
$p_{\text{ON}}$	Momentane Einschaltverlustleistung	$U_{\text{DC}}$	Zwischenkreisspannung
$P_{\text{ON},\text{max}}$	Maximale Einschaltverlustleistung	$U_{\text{DC},\text{min}}$	Minimale Zwischenkreisspannung
$R_B$	Basiswiderstand der $n^-$ -Basis	$U_{\text{DC},\text{n}}$	Nennzwischenkreisspannung
$r_D$	differenzieller Widerstand	$u_{\text{di}/\text{dt}}$	Istwert für den $di_C/dt$ -Regler
$R_G$	Gatevorwiderstand	$u_{\text{Div}}$	Ausgangsspannung des Hochspannungsteilers
$R_{\text{G},\text{int}}$	Gatevorwiderstand, intern	$U_{\text{DS}}$	Drain-Source-Spannung (MOSFET)
$\text{RLZ}_C$	Kollektorseitige Raumladungszone (pn-Übergang)	$U_{\text{DS},\text{BR}}$	Durchbruchspannung in Vorwärtsrichtung (MOSFET)
$\text{RLZ}_E$	Emitterseitige Raumladungszone (pn-Übergang)	$u_{\text{du}/\text{dt}}$	Istwert für den $du_{\text{CE}}/dt$ -Regler
$R_W$	lateraler Basiswiderstand	$u_G$	Gate-Steuerspannung
$R_{\text{DS},\text{on}}$	Drain-Source-Widerstand im eingeschalteten Zustand	$U_{\text{GE}}$	Gate-Emitter-Spannung, stationär
$\vartheta_{\text{amb}}$	Umgebungstemperatur in °C	$u_{\text{GE}}$	Gate-Emitter-Spannung
$\tau_1$	Erste Zeitkonstante der Gateaufladung	$U_{\text{kom}}$	Kommutierungsspannung
$\tau_2$	Zweite Zeitkonstante der Gateaufladung	$U_{\text{LL}}$	Leiter-Leiter-Spannung, effektiv
$t_D$	Schaltverzögerungszeit	$u_{\text{L}\sigma}$	Spannung über der Streuinduktivität im Kommutierungskreis
$\vartheta_j$	Halbleitertemperatur in °C	$U_{\text{GE},\text{Miller}}$	Millerspannung, Höhe des Millerplateaus
$U_{\text{Basis}}$	Spannungsabfall über der Basis	$U_{\text{ref},\text{AC}}$	Referenzspannung des Active-Clamping-Reglers
$U_{\text{BD}}$	Einsatzspannung des Lawinendurchbruchs		

$U_{\text{ref,di/dt}}$	Amplitude der Referenzspannung für den $di_C/dt$ -Regler	$W_D$	Diodenausschaltverlustenergie
$u_{\text{ref,di/dt}}$	Referenzspannung für den $di_C/dt$ -Regler	$w_D$	Momentane Diodenausschaltverlustenergie
$U_{\text{ref,du/dt}}$	Amplitude der Referenzspannung für den $du_{\text{CE}}/dt$ -Regler	$W_{D,\text{rel}}$	relative Diodenausschaltverlustenergie
$u_{\text{ref,du/dt}}$	Referenzspannung für den $du_{\text{CE}}/dt$ -Regler	$W_{\text{ges}}$	Gesamtschaltverlustenergie
$U_{\text{RLZ,C}}$	Spannungsabfall über der kollektorseitigen Raumladungszone	$W_{\text{ges,rel}}$	relative Gesamtschaltverlustenergie
$u_{\text{Signal}}$	Schaltsignalspannung	$W_{\text{OFF}}$	Abschaltverlustenergie
$U_{\text{GE,th}}$	Gate-Emitter-Threshold-Spannung	$W_{\text{OFF,rel}}$	relative Abschaltverlustenergie
$U_Z$	Zenerspannung	$W_{\text{ON}}$	Einschaltverlustenergie
$U_{\text{B+}}$	Positive Versorgungsspannung der Ansteuererschaltung	$w_{\text{ON}}$	Momentane Einschaltverlustenergie
$U_{\text{B-}}$	Negative Versorgungsspannung der Ansteuererschaltung	$W_{\text{ON,rel}}$	relative Einschaltverlustenergie
		$w_{\text{RLZ}}$	Weite der Raumladungszone (RLZ)

**Verwendete Abkürzungen**

ADG	Ambipolare Diffusionsgleichung
ASIC	Application Specific Integrated Circuit
C	Kollektoranschluss des IGBT
CPLD	Complex programmable logic device
D	Diode
E	Emitteranschluss des IGBT
E2	Hilfsemitteranschluss des IGBT
EMV	Elektromagnetische Verträglichkeit
EPE	European Power Electronics And Drives Association
G	Gateanschluss des IGBT
GTO	Gate-Turn-Off Thyristor
HV	Hochvolt („High voltage“)
IC	Integrierte Schaltung
IEEE	Institute of Electrical and Electronics Engineers
IGCT	Integrierter gatekommutierter Thyristor
IGBT	Insulated Gate Bipolar Transistor
IPM	Intelligent Power Module
LWL	Lichtwellenleiter
MOS	Metal Oxide Semiconductor
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
NPT	Non Punch Through
NTC	Negative Temperature Coefficient
OP	Operationsverstärker
PT	Punch Through
PTC	Positive Temperature Coefficient
RLZ	Raumladungszone
SCR	Silicon-controlled Rectifier (Thyristor)
SiC	Siliciumcarbid
SiO <sub>2</sub>	Siliciumdioxid
SOA	Safe Operating Area (sicherer Arbeitsbereich)
SPICE	Schaltungssimulator (Simulation Program with Integrated Circuit Emphasis)
T	Transistor
THD	<i>Total Harmonic Distortion</i> , siehe [Brückner 2005]

# Kapitel 1

## Einleitung

Der *Insulated Gate Bipolar Transistor* (IGBT) hat sich seit seiner ersten Vorstellung im Jahr 1979 erfolgreich in den meisten Anwendungsgebieten der Leistungselektronik verbreitet. Er konkurriert dabei im Spannungsbereich bis etwa 600 V mit dem MOSFET und wird seit der Verfügbarkeit von Hochspannungs-IGBTs (z.B. 2,5 kV, 3,3 kV, 4,5 kV oder 6,5 kV) auch erfolgreich in Mittelspannungsanwendungen sowie Energieübertragungssystemen (HGÜ und FACTS) verwendet. Mittlerweile sind am Markt eine Vielzahl von IGBT-Typen und -Bauformen verfügbar, die von einigen zehn Ampere bei einer Blockierspannung von 300 V bis zu Hochvoltmodulen für 6,5 kV reichen.

Der Einsatz eines schnell schaltenden IGBTs bei höherer Spannung stellt neben dem Vorteil von niedrigen Schaltverlusten auch Anforderungen an das gesamte Stromrichtersystem. So dürfen die in den Kommutierungskreisen enthaltenen Streuinduktivitäten nicht zu groß werden, da sonst die maximale Blockierspannung der IGBTs beim Ausschalten überschritten wird, was unweigerlich zu deren Zerstörung und somit zum Ausfall des Umrichters führt. Weiterhin darf die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  beim Einschalten des IGBTs bestimmte Grenzen nicht überschreiten, da sonst eine Zerstörung der an der Kommutierung beteiligten Freilaufdiode droht. Ein zu hohes  $di_C/dt$  stellt außerdem ein Problem für die elektromagnetische Verträglichkeit des Umrichtersystems dar. Überschreitet die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  bestimmte Grenzen, so kommt es neben einer erhöhten elektromagnetischen Störaussendung zur verstärkten Alterung der an den Umrichter angeschlossenen Isolationssysteme. Eine hohe Kollektor-Emitter-Spannungsänderungsgeschwindigkeit führt zum Einsatz von Ausgangsfiltern, die bei Mittelspannungsumrichtern erheblich Ausmaße annehmen können.

Die aufgezählten Problemstellungen dienen als Motivation für die hier vorliegende Arbeit, die sich mit neuartigen Konzepten der Ansteuerung von IGBT-Modulen beschäftigt. Insbesondere wird hier eine  $di_C/dt$ -Regelung beim Einschalten sowie eine  $du_{CE}/dt$ -Regelung und eine Überspannungsbegrenzung beim Ausschalten des IGBTs untersucht. Für diese wird jeweils ein Ansteuerkonzept hergeleitet, welches simulativ und experimentell für 1700 V/2400 A-IGBT-Module untersucht wird.

In Kapitel 2 werden hierfür die Funktionsweise und Bauarten des IGBTs vorgestellt. Nach einer Übersicht der aktuell verfügbaren HV-IGBTs wird die Verwendung der IGBTs in Mittelspannungsumrichtern erläutert. Anschließend werden die statischen und dynamischen Eigenschaften von IGBTs sowie deren Verhalten im Kurzschlussfall analysiert. Das Kapitel endet mit einem Abschnitt über die Modellierung von IGBTs und der Präsentation des für die weitere Entwicklung der Ansteuerkonzepte verwendeten IGBT-Modells.

Eine Vorstellung der derzeit in der Literatur veröffentlichten Ansteuerverfahren für IGBTs beinhaltet Kapitel 3. Hier werden neben den Grundprinzipien der Ansteuerungen auch Verfahren zur Verbesserung der Schalteigenschaften von IGBTs präsentiert.

Die im Rahmen dieser Arbeit entwickelten Konzepte zur Ansteuerung von IGBTs werden in Kapitel 4 beschrieben. Diese umfassen Verfahren zur Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$ , der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  und zur aktiven Begrenzung der Überspannung während des Ausschaltvorganges, ein so genanntes *Active Clamping*. Die Funktion der zuvor abgeleiteten Konzepte wird simulativ nachgewiesen.

Eine experimentelle Untersuchung der vorgestellten Verfahren zeigt Kapitel 5. Dabei wird das Design der Prototypen-Baugruppen in seinen Schlüsselkomponenten erläutert, der verwendete Teststand für die Schaltversuche vorgestellt und schließlich die Ergebnisse von Schaltversuchen mit dem IGBT-Modul *Infineon FZ2400R17KF6CB2* (1700 V/2400 A) wiedergegeben, die ebenfalls eine Analyse der Schaltverluste enthalten.

Eine Zusammenfassung der Arbeit wird in Kapitel 6 gegeben. Dazu werden zusätzlich im Anhang B Quellcodebeispiele zur simulativen Darstellung eines Systems bestehend aus Ansteuerung und IGBT-Modul gegeben. Im Anhang C finden sich Abbildungen zum verwendeten Teststand und zu den angefertigten Baugruppen sowie die mathematische Herleitung eines Differenzierers aus einem einfachen C-R-Hochpass.

# Kapitel 2

## Der Insulated Gate Bipolar Transistor (IGBT)

Die wachsenden Anforderungen an Leistungsdichte und Schaltfrequenzen in der Leistungselektronik fordern ständige Verbesserungen der Eigenschaften von Leistungshalbleitern. Moderne Leistungshalbleiter zeichnen sich durch eine sehr kleine Ansteuerleistung, geringe Leitverluste, vernachlässigbar kleine Sperrverluste und sehr kleine Schaltverluste aus [Khanna 2003]. Für verschiedene Anwendungen und Anforderungen wurden diverse technische Zweige bzw. Technologien für Leistungshalbleiter entwickelt.

Vernachlässigt man an dieser Stelle die durchaus vielversprechenden *Wide Band Gap*-Materialien wie SiC, die zukünftig wahrscheinlich auch bei größeren Stromrichterleistungen eingesetzt werden können, kann man die Si-basierten schaltenden Leistungshalbleiter nach [Bernet 2000] grundsätzlich in Transistoren und Thyristoren aufteilen. In netz- bzw. lastkommutierten Anwendungen, wo eine Abschaltfähigkeit<sup>1</sup> des Ventils nicht notwendig ist, bietet der Thyristor bei einer Durchlassspannung von ca. 2 V die immer noch höchste Schalterleistung unter den Leistungshalbleitern. So sind derzeit (Stand: Februar 2009) Thyristoren mit einer Sperrspannung bis zu 12.000 V bei einem Nennstrom bis zu 1500 A kommerziell erwerbbar<sup>2</sup>.

Soll der Laststrom durch ein Steuersignal an- und abgeschaltet werden können, so ist der Einsatz von abschaltbaren Thyristoren wie des *Gate-Turn-Off Thyristor* (GTO) bzw. den *integrierten gate-kommutierten Thyristor* (IGCT) bzw. Transistoren notwendig.

Der GTO verfügt aufgrund seiner Thyristorcharakteristik im leitenden Zustand über eine hohe Stromtragfähigkeit<sup>3</sup>, benötigt jedoch eine sehr hohe Ansteuerleistung, da seine Abschaltstromverstärkung zwischen 4 und 5 liegt. Somit muss ein Fünftel bis ein Viertel des Laststromes beim Abschalten des Bauelementes auf die Gate Unit kommutiert werden [Tschirley 2007]. Dies wirkt sich negativ auf den Schaltungsaufwand und die Baugröße der Ansteuerung aus. Die maximale Schaltfrequenz wird dadurch ebenfalls auf ca. 1...2 kHz begrenzt, wobei Ein- bzw. Ausschaltzeiten von 4 µs bzw. 10 µs realisiert werden. Eine Weiterentwicklung des GTO stellt der IGCT dar. Dabei wurde die GTO-Struktur verändert und ein niederinduktiver Gate-Anschluss realisiert, der direkt mit einer geeigneten Ansteu-

---

<sup>1</sup> vgl. engl. *Gate turn-off capability*

<sup>2</sup> siehe auch ABB 5STP 12N8500  $\Rightarrow$  8500 V/1200 A, Infineon T2871N ( $\Rightarrow$  8000 V/6060 A) und Mitsubishi FT1500AU-240 ( $\Rightarrow$  12000 V/1500 A)

<sup>3</sup> siehe auch ABB 5SGF 40L4502 ( $\Rightarrow$  4500 V/4000 A) und Mitsubishi FG6000AU-120D ( $\Rightarrow$  6000 V/6000 A)

erschaltung verbunden wird. Derzeit wird der IGCT nur als Hybrid bestehend aus Leistungshalbleiter und Ansteuerung vertrieben. Somit kann der IGCT als hart schaltender GTO angesehen werden. Gerade diese Eigenschaft macht ihn derzeit zu dem hauptkonkurrierenden Bauelement gegenüber dem IGBT im Mittelspannungsbereich. Derzeit werden IGCTs mit einer Blockier- bzw. Sperrspannung von bis zu 6500 V angeboten<sup>4</sup>. Bauelemente mit einer Sperrspannung von 10kV sind derzeit in der Erprobung [Tschirley et al. 2008].

Bei den Transistoren unterscheidet man je nach Art der am Stromfluss beteiligten Ladungsträger zwischen unipolaren und bipolaren Transistoren. Lange Zeit beherrschten bipolare Leistungstransistoren das Feld der Anwendungen mit Schaltfrequenzen von mehreren kHz. Obwohl sie Schaltzeiten kleiner als 1  $\mu$ s zur Verfügung stellen, ist ihre Stromtragfähigkeit begrenzt. Dies wird teilweise durch integrierte Darlingtons-Schaltungen verbessert. Der jedoch größte Nachteil eines bipolaren Transistors ist die Tatsache, dass nicht nur während des Ausschaltvorganges, sondern auch während des Leitzustandes ständig ein Basisstrom durch die Ansteuerung zur Verfügung gestellt werden muss. Dieser berechnet sich aus der Stromverstärkung, die zwischen 10 und 100 liegen kann, und ist der Hauptgrund dafür, dass der bipolare Transistor in der Leistungselektronik vom MOSFET bzw. IGBT verdrängt wurde.

Bei schnell schaltenden Applikationen kleinerer Spannung ( $< 400$  V) hat sich der MOSFET durchgesetzt. Da der Laststrom hierbei nur mit einer Ladungsträgerart gebildet wird, handelt es sich um einen unipolaren Leistungshalbleiter. Daraus ergeben sich einerseits Schaltzeiten, die kleiner 100 ns sind, und somit Schaltfrequenzen um die 100 kHz ermöglichen. Durch die Verwendung nur einer Ladungsträgerart steigt jedoch der Bahnwiderstand im eingeschalteten Zustand mit der Blockierspannung des Bauelements exponentiell an, so dass die Stromtragfähigkeit für hohe Blockierspannungen sehr klein wird. Der Bahnwiderstand  $R_{DS,on}$  im eingeschalteten Zustand lässt sich nach [Nicolai et al. 1998] mit Gleichung (2.1) für eine gegebene Durchbruchspannung  $U_{DS,BR}$  abschätzen:

$$R_{DS,on} \approx k \cdot U_{DS,BR}^{2,4...2,6} \quad (2.1)$$

Die Materialkonstante  $k$  wird dabei für eine Chipfläche von 1 cm<sup>2</sup> zum Beispiel zu  $8,3 \cdot 10^{-9} \text{ A}^{-1}$  gesetzt. Vergleicht man zwei MOSFETs gleicher Technologie mit unterschiedlicher Blockierspannung, so ist zu erkennen, dass die Stromtragfähigkeit bei gleicher Siliziumfläche nahezu mit der vierten Potenz des Faktors der Spannungsfestigkeit abnimmt<sup>5</sup>. Somit ist der Einsatz von konventionellen MOSFETs für Spannungen größer 600 V nicht zu bevorzugen. Einen Ausweg bietet das CoolMOS<sup>TM</sup>-Konzept, das den Bahnwiderstand im eingeschalteten Zustand um den Faktor 5...10 verringert, ohne dabei ebenfalls die Schaltgeschwindigkeiten zu verringern und somit den Einsatz des MOSFET bei höheren Spannungen bis 900 V wieder attraktiv macht<sup>6</sup>.

Die Beseitigung der genannten Nachteile des MOSFET kann durch die Kombination mit Eigenschaften von bipolaren Leistungshalbleitern erfolgen. Darauf basierend wurde der *Insulated Gate Bipolar Transistor*<sup>7</sup> (IGBT) als MOS-bipolar-Kombination entwickelt. Seit seiner ersten Vorstellung in [Baliga 1979] als *Vertical-Channel M.O.S. Gated Thyristor* hat dieser Leistungshalbleiter viele Namen wie *Insulated Gate Rectifier* (IGR), *Conductivity-modulated FET* (COMFET), *Gain-enhanced MOSFET* (GEMFET), *Bipolar FET* (BiFET) und *Injector FET* erhalten. Nach weltweiten Forschungsbemühungen, u.a. wie in [Tihanyi 1980] und [Baliga et al. 1982] beschrieben, wurde der IGBT 1983 kommerziell auf den Markt gebracht [Khanna 2003] und ist heute das Bauteil, das in der Leistungselektronik den

<sup>4</sup> siehe auch ABB 5SHY 42L6500 ( $\Rightarrow 6500 \text{ V}/4200 \text{ A}$ ) und Mitsubishi GCU15CA-130 ( $\Rightarrow 6500 \text{ V}/1500 \text{ A}$ )

<sup>5</sup> siehe dazu Fairchild FCA47N60 ( $\Rightarrow 600 \text{ V}/47 \text{ A}$ ) und Fairchild FQA8N100C ( $\Rightarrow 1000 \text{ V}/8 \text{ A}$ )

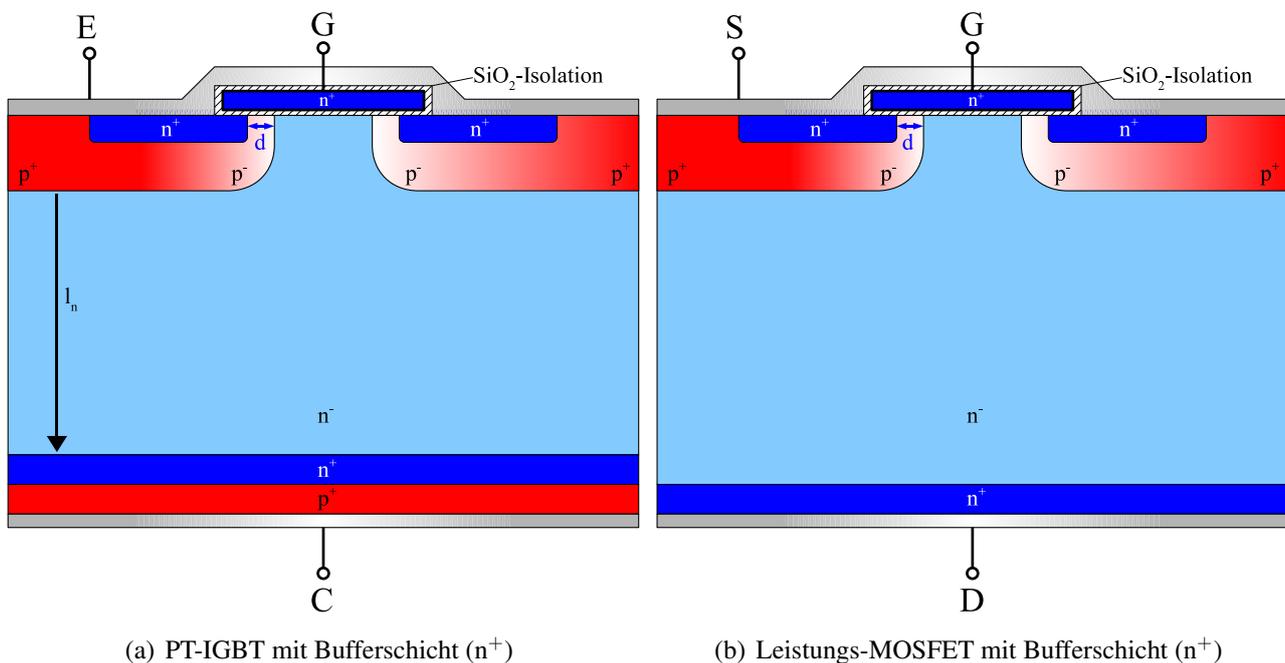
<sup>6</sup> siehe dazu Infineon IPW60R045CP ( $\Rightarrow 650 \text{ V}/60 \text{ A}$ ) und Infineon IPW90R120C3 ( $\Rightarrow 900 \text{ V}/36 \text{ A}$ )

<sup>7</sup> englisch für *Bipolar-Transistor mit isoliertem Gateanschluss*

bipolaren Leistungstransistor ersetzt hat und zusätzlich in schnell schaltenden, MOSFET-typischen Applikationen mit höheren Spannungen verwendet wird. Seit der Einführung von Chips für eine Blockierspannung von 6,5kV dringt der IGBT ebenfalls erfolgreich in die Domäne der Mittelspannung, die zuvor vom GTO beherrscht wurde, ein. Das Modellspektrum von IGBTs ist sehr umfangreich und reicht vom diskreten IGBT-Chip im TO-220-Gehäuse für 300V/20A bis zu Hochvolt-IGBT-Modulen<sup>8</sup> für 6500V/600A. Eine umfassende Analyse der derzeit verfügbaren IGBT-Anbieter und -Modelle ist Abschnitt 2.1.4 zu entnehmen.

## 2.1 Aufbau und Funktionsweise des IGBTs

Der IGBT ist aus dem Technologieprozess des MOSFET hervorgegangen. Wie aus den Schnittbildern der Elementarzellen von IGBT und MOSFET in Abbildung 2.1 zu entnehmen ist, unterscheidet sich der Aufbau des IGBT nur durch eine zusätzliche eingefügte, kollektorseitige  $p^+$ -Schicht von dem des MOSFET. Bei dem hier dargestellten IGBT- wie auch MOSFET-Typ handelt es sich um eine vertikale Struktur mit einer planaren Gatestruktur, bei der sich der leitende Kanal lateral (hier waagrecht) ausbildet, und der Laststrom vertikal durch den Chip fließt. Die gateseitige MOS-Struktur bildet einen selbst sperrenden n-MOS, der sich aufgrund der größeren Beweglichkeit von Elektronen im Vergleich zu Löchern in der Leistungselektronik durchgesetzt hat. In einem Leistungshalbleiter werden mehrere hunderttausend dieser Zellen auf einem Chip parallel betrieben [Lutz 2006].



**Abbildung 2.1:** Prinzipieller Aufbau der Elementarzelle eines PT-IGBTs und -MOSFETs mit Buffer-Layer [Nicolai et al. 1998]

Aus der Mikroelektronik ist weiterhin der laterale MOSFET bzw. IGBT bekannt, bei dem sich der Laststrom waagrecht durch den Chip bewegt. Mit dieser Struktur lassen sich jedoch nur ca. 30%

<sup>8</sup> siehe dazu Infineon FZ600R65KF2 und ABB 5SNA 0600G650100

der Stromdichte einer vertikalen Struktur realisieren, so dass dadurch ein großer Flächenbedarf für Bauelemente mit hohen Lastströmen entsteht. Die laterale Struktur wird nur für komplexe integrierte monolithische Schaltungen für *Smart Power*-Anwendungen verwendet [Nicolai et al. 1998].

Emitterseitig beginnend, ist unter einer Aluminiummetallisierung das aus hoch dotiertem  $n^+$ -Polysilizium gebildete Gate zu erkennen, das durch eine  $\text{SiO}_2$ -Isolation elektrisch von seiner Umgebung getrennt wird. Ein schwach dotierter  $p^-$ -Bereich bildet den MOS-Kanal mit der Länge  $d$  zwischen dem hoch dotierten  $n^+$ -Emitter und der schwach dotierten  $n^-$ -Basis. Seitlich davon wird ein hoch dotierter  $p^+$ -Bereich eingefügt, der den parasitär gebildeten  $p^+n^-p^+$ -Transistor und dessen lateralen Basiswiderstand  $R_W$  kurzschließt, damit es nicht zu einem thyristorähnlichen Einrastverhalten, dem so genannten *Latch-Up*, kommt, das durch einen Spannungsabfall über  $R_W$  verursacht wird. Die schwach dotierte  $n^-$ -Basis bestimmt durch Ihre Länge  $l_n$  und Dotierung maßgeblich die Blockierfähigkeit und den Durchlasswiderstand des Leistungshalbleiters. Unter der Basis befindet sich eine schmale hoch dotierte  $n^+$ -Feldstoppschicht, auch *Buffer-Layer* genannt, die im blockierten Zustand das elektrische Feld innerhalb einer kurzen Wegstrecke abbaut. Diese kennzeichnet einen *Punch Through IGBT* aus. Die einzelnen IGBT-Typen werden in Abschnitt 2.1.3 näher betrachtet. Der Kollektor des IGBTs wird durch einen hoch dotierten  $p^+$ -Bereich gebildet.

### 2.1.1 Allgemeine Funktion

Wird nun an dem beschriebenen IGBT, wie auch in Abbildung 2.2 dargestellt, bei einer anliegenden positiven Spannung zwischen Kollektor (C) und Emitter (E) ( $\Rightarrow u_{CE} > 0$ ) eine positive Spannung zwischen Gate (G) und Emitter angelegt ( $\Rightarrow u_{GE} > 0$ ), so bildet sich wie beim MOSFET ein elektronenleitender n-Kanal im  $p^-$ -Gebiet zwischen  $n^+$ -Emitter und  $n^-$ -Basis. Durch diesen Kanal fließen die Elektronen aus dem  $n^+$ -Emitter als Majoritätsträger in die  $n^-$ -Basis, durch den  $n^+$ -Buffer und überfluten schließlich den kollektorseitigen  $p^+n^+$ -Übergang  $RLZ_C$ . Dieser wird leitend und injiziert Löcher als Minoritätsträger in die  $n^-$ -Basis, die wiederum den  $p^+n^-$ -Übergang  $RLZ_E$  (inklusive des  $p^-n^-$ -Übergangs) überflutet und leitend macht. Es entsteht dadurch der Stromfluss aus Löchern<sup>9</sup> als Minoritätsträger in der  $n^-$ -Basis vom Kollektor (C) zum Emitter (E), der durch einen Strom aus Majoritätsträgern angestoßen wurde. Durch den Löcherfluss in die  $n^-$ -Basis wird zusätzlich deren Leitfähigkeit erhöht. Dieser Effekt wird auch als *Modulation* des Basiswiderstandes  $R_B$  bezeichnet. Der Löcherstrom verhält sich nun wie der eines  $p^+n^-p^+$ -Transistors und führt demnach im gesättigten, eingeschalteten Zustand zu einem niedrigen Spannungsabfall  $U_{CE,sat}$  über dem Bauelement verglichen mit einem MOSFET, bei dem nur Majoritätsträger für den Stromfluss zuständig sind.

Wird der IGBT abgeschaltet, indem die Gate-Emitter-Spannung kleiner oder gleich Null ( $\Rightarrow u_{GE} \leq 0$ ) gesetzt wird, so reißt durch Sperren des Gatekanals in sehr kurzer Zeit der Strom der Elektronen hin zum Kollektor ab. Dies führt zum Blockieren des kollektorseitigen  $p^+n^+$ -Übergangs  $RLZ_C$ , der daraufhin das Nachfließen der Löcher aus dem  $p^+$ -Kollektor in die  $n^-$ -Basis verhindert. Die noch vorhandenen Minoritätsträger, die Löcher, können größtenteils nur durch Rekombination beseitigt werden, was zu dem für bipolare Bauelemente typischen Schweifstrom und somit zu höheren Ausschaltzeiten als beim MOSFET führt.

Im Vergleich mit dem vorher beschriebenen Stromfluss im IGBT bestehen die frei beweglichen Ladungsträger in einem Leistungs-MOSFET nur aus Majoritätsträgern, also Elektronen, die zwar sehr schnell auf die Steuerspannung am Gate reagieren können, aber auf den Vorteil eines modulierten

<sup>9</sup> Der Löcherstrom ist mit 40...45% am Gesamtstrom beteiligt [Nicolai et al. 1998].

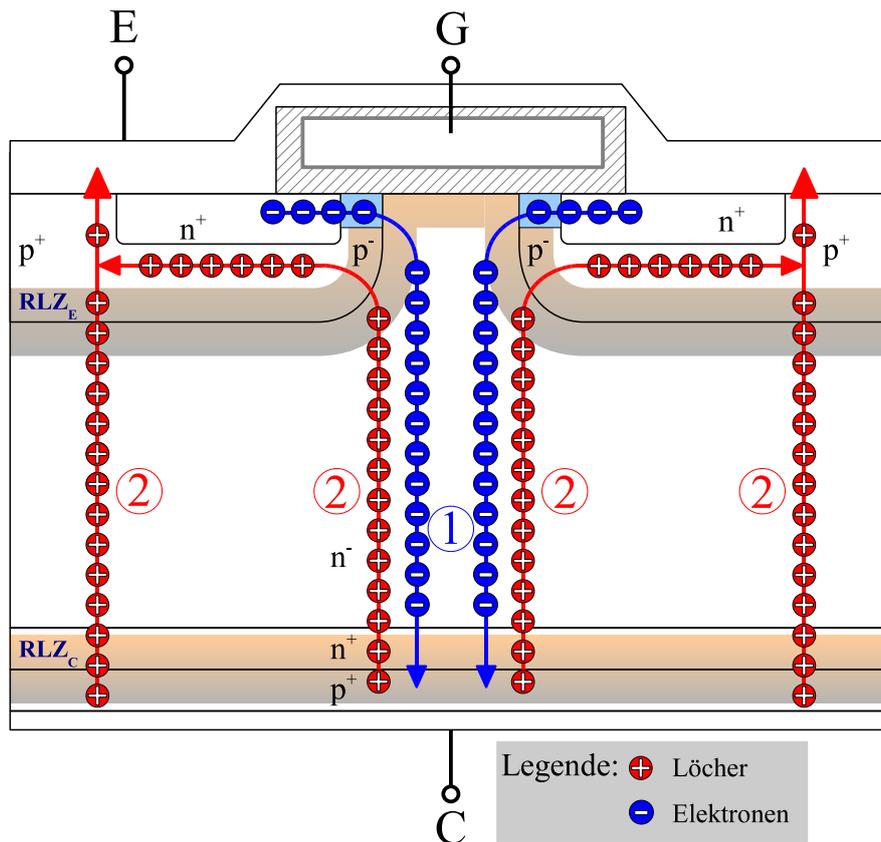


Abbildung 2.2: Stromfluss im IGBT im eingeschalteten Zustand [Nicolai et al. 1998]

Basiswiderstandes durch die Überschwemmung mit Minoritätsträgern verzichten müssen. Die führt dazu, dass rund 90% des Drain-Source-Widerstandes  $R_{DS,on}$  im eingeschalteten Zustand eines 600 V-MOSFETs auf die Länge der  $n^-$ -Basis  $l_n$  zurückzuführen sind. Diese wird proportional zur maximalen Sperrspannung des MOSFET gewählt und erklärt, wie schon vorher erläutert, dass der MOSFET im Allgemeinen nicht als Leistungshalbleiter für hohe Blockierspannung ( $U_{DS} > 900\text{ V}$ ) geeignet ist.

## 2.1.2 Bauformen von IGBTs

Die Herstellung eines IGBT-Chips wurde erst möglich durch in der Mikroelektronik entwickelte Halbleiterprozesse. Dabei werden pro Wafer ca.  $10^5$  der in Abbildung 2.1(a) dargestellten IGBT-Zelle gleichzeitig auf einem Wafer hergestellt. Um einen Eindruck von den Größenordnungen in einem Chip und von der Komplexität der Herstellung eines solchen Chips zu erhalten, werden in Tabelle 2.1 exemplarisch für einen PT-IGBT-Chip die Schichtdicken und Dotierungsdichten<sup>10</sup> der einzelnen Bereiche nach [Khanna 2003] angegeben. Diese Werte für Schichtdicken und Konzentrationen dienen nur der Veranschaulichung und differieren je nach IGBT-Hersteller und -Typ. Der Prozess einer IGBT-Chipherstellung wird im Anhang A beschrieben. Der Chip wird nach seiner Herstellung je nach

**Tabelle 2.1:** Schichtdicken und Dotierungsdichten eines PT-IGBT-Chips [Khanna 2003]

Bereich	Schichtdicke [ $\mu\text{m}$ ]	Dotierungsdichte [ $\text{cm}^{-3}$ ]
Kollektor ( $\text{p}^+$ -Substrat)	500	$N_A = 1 \cdot 10^{19}$
$\text{n}^+$ -Buffer-Layer	10	$N_D = 1 \cdot 10^{16}$
$\text{n}^-$ -Basis	100	$N_D = 1 \cdot 10^{14}$
$\text{p}^+$ -Wanne	6	$N_A = 1 \cdot 10^{19}$
$\text{p}^-$ -Wanne	4	$N_A = 1 \cdot 10^{17}$
$\text{n}^+$ -Wanne	1	$N_D = 1 \cdot 10^{19}$
$\text{n}^+$ -Gate	0,5	$N_D = 1 \cdot 10^{20}$
Oxidschicht	0,001	–

Verwendung zu Einzelchip-IGBTs, auch *diskrete* IGBTs genannt, Scheibenzellen oder Leistungsmodulen weiterverarbeitet [Lutz 2006].

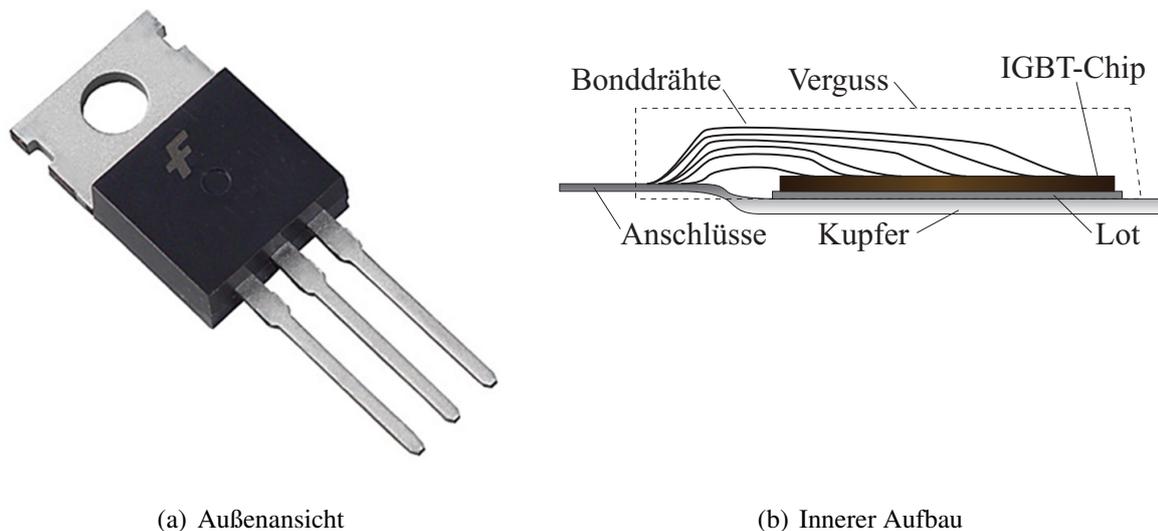
Als Beispiel für einen diskreten IGBT ist in Abbildung 2.3 der Aufbau eines TO-220-Gehäuses dargestellt. Abbildung 2.3(b) zeigt, wie der IGBT-Chip über Bonddrähte mit den Anschlusslaschen des Bauteils verbunden wird.

Im Hochleistungsbereich werden konventionelle Bauelemente wie Thyristor und GTO als Scheibenzellen oder auch *Presspack* verwendet. Diese Gehäuseart ist sehr kompakt, benötigt keine Bonddrahtverbindungen und lässt sich beidseitig kühlen [Lutz 2006]. Abbildung 2.4 zeigt den vereinfachten Aufbau einer Scheibenzelle. Hierbei wird das Siliziumbauelement über Druckstücke elektrisch verbunden. Zwei Molybdänscheiben dienen zur Anpassung der thermischen Ausdehnungskoeffizienten von Silizium und Metall.

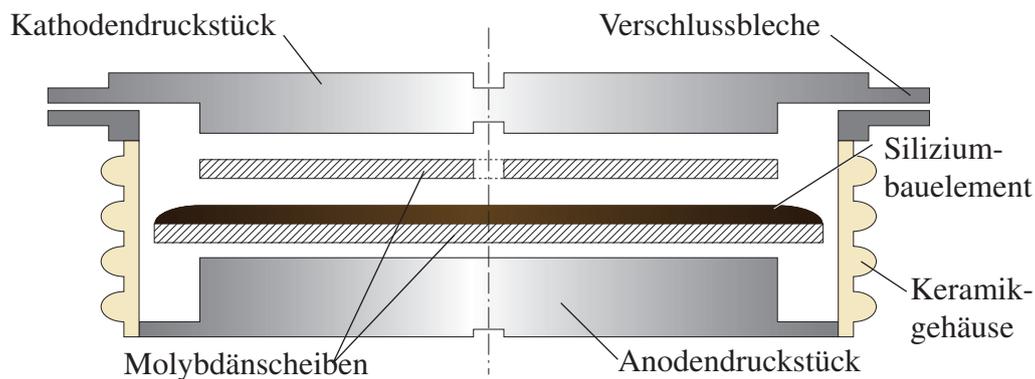
Aufgrund der genannten Vorteile wurden *Press-Pack*-IGBTs entwickelt, in denen die Einzelchips druckkontaktiert werden. Dabei ist sicherzustellen, dass jeder dieser Einzelchips elektrisch gleich an die Außenkontakte angebunden wird. Dies ist technologisch aufwendig. Abbildung 2.5 zeigt eine mögliche Anordnung der IGBT-Chips in einer Scheibenzelle. Von ABB wird nach [Eicher et al. 2004] die zuverlässige Kontaktierung der Einzelchips über Federkontakte realisiert.

Leistungsmodulen wie in Abbildung 2.6 haben sich aufgrund der elektrisch isolierten Anordnung der Einzelschalter sehr stark verbreitet. Damit ist es möglich, komplette Umrichterschaltungen auf einem

<sup>10</sup> Zum Vergleich: Die Eigenleitungsichte  $n_i$  von Silizium bei Zimmertemperatur beträgt ca.  $10^{10} \text{ cm}^{-3}$ , wohingegen ein Metall  $10^{22} \text{ cm}^{-3}$  aufweisen kann.



**Abbildung 2.3:** Diskreter IGBT im TO-220-Gehäuse [Lutz 2006]



**Abbildung 2.4:** Vereinfachter Aufbau einer Scheibenzelle [Lutz 2006]

elektrisch leitenden Kühlkörper zu realisieren, was einen großen Vorteil für das Design von Umrichter darstellt.

In einem Modul werden die IGBT-Chips mit den antiparallelen Freilaufdiodenchips auf ein so genanntes *Substrat* gelötet. Dieses Substrat besteht aus den Schichten Kupfer-Keramik-Kupfer und ist damit lötlbar, jedoch elektrisch isolierend. Bei Hochleistungsmodulen verwendet man hierfür 0,3 mm Kupfer (Cu), als Keramik 1 mm Aluminiumnitrid (AlN) und darunter wieder 0,3 mm Kupfer (Cu). Das System aus IGBT- sowie Diodenchips und Substrat wird auf eine Grundplatte gelötet, die meist aus Kupfer besteht. Bei speziellen Anforderungen, z.B. im Traktionsbereich, bei denen der Ausdehnungskoeffizient der Bodenplatte dem des Substrates entsprechen soll und somit die maximal mögliche thermische Zyklenzahl des IGBT-Moduls erhöht wird, wird hierfür Aluminium-Siliziumcarbid (AlSiC) verwendet. Eine Darstellung der Verbindung des IGBT-Chips mit der Grundplatte des Moduls ist in Abbildung 2.7(b) gezeigt. Die schematische Anordnung der IGBT- und Diodenchips in

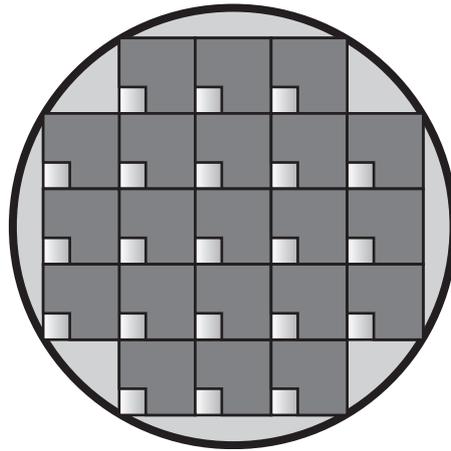


Abbildung 2.5: Anordnung der IGBT-Chips in einer Scheibenzelle [Lutz 2006]

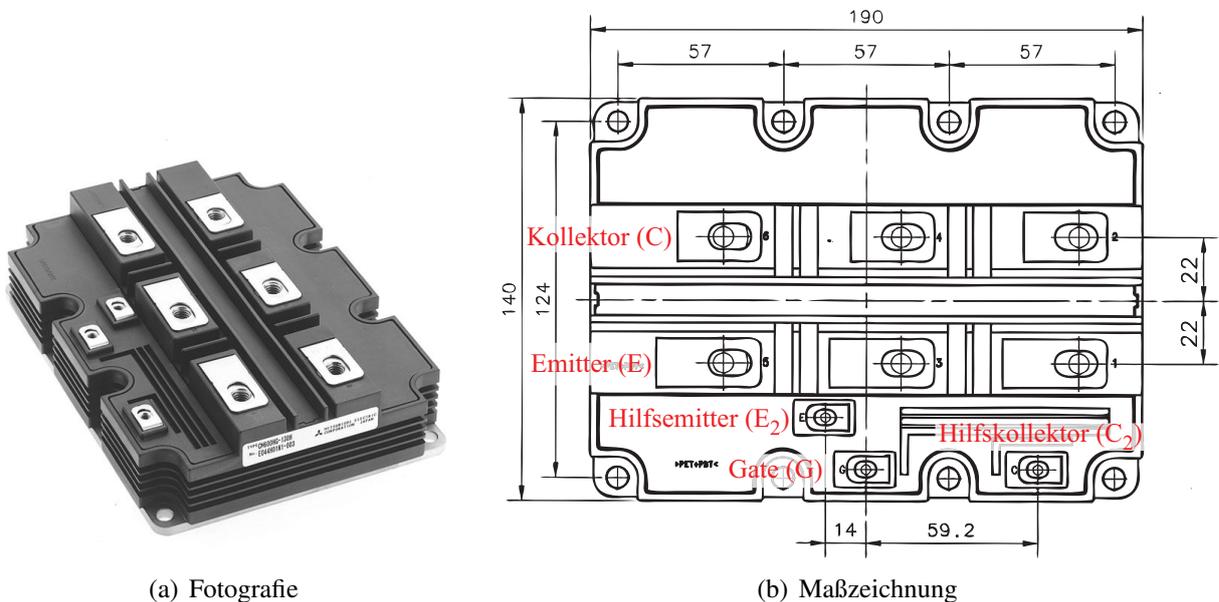
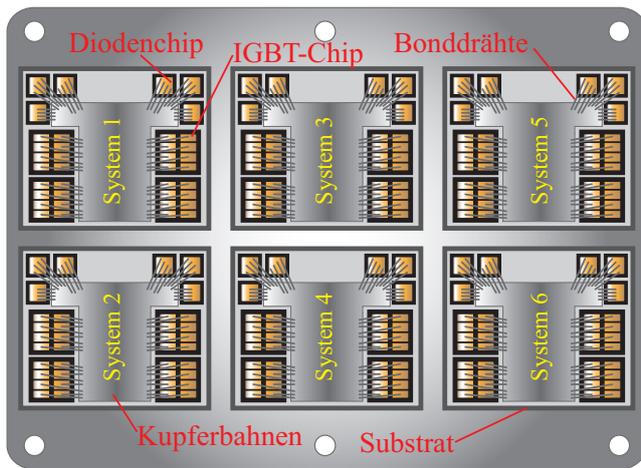


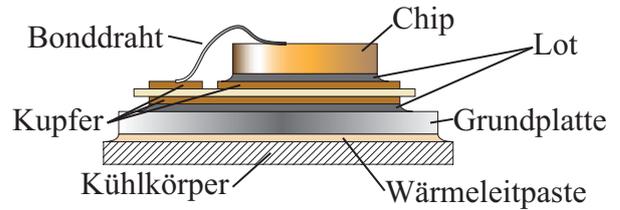
Abbildung 2.6: IGBT-Modul (140 mm × 190 mm) [Mitsubishi]

einem Multichip-IGBT-Modul kann Abbildung 2.7(a) entnommen werden. Diese Grundplatte bildet die von außen sichtbare Unterseite des IGBT-Moduls, die mit Wärmeleitpaste auf den Kühlkörper geschraubt wird. Oberseitig werden die IGBT-Chips und deren Freilaufdiodenchips mit Bonddrähten aus Aluminium verlötet und in teilweise mehrfachen Parallelschaltungen den schraub- oder lötbaren Außenkontakten am Modul zugeführt.

Durch die elektrische Verbindung der Einzelchips mit Bonddrähten werden parasitäre Induktivitäten in das Modul eingefügt, die mit ca. 10 nH/cm abgeschätzt werden können. Für zwei der in Abbildung 2.7(a) parallel geschalteten Systeme kann somit das elektrische Ersatzschaltbild wie in Abbildung 2.8 angegeben werden. Hierbei werden die im realen Modul ebenfalls enthaltenen parasitären Kapazitäten und Widerstände vernachlässigt. Die parasitären Induktivitäten in den IGBT-Modulen tragen weiterhin zur Vergrößerung der gesamten im Kommutierungskreis enthaltenen Streuinduktivität  $L_{\sigma}$  bei.

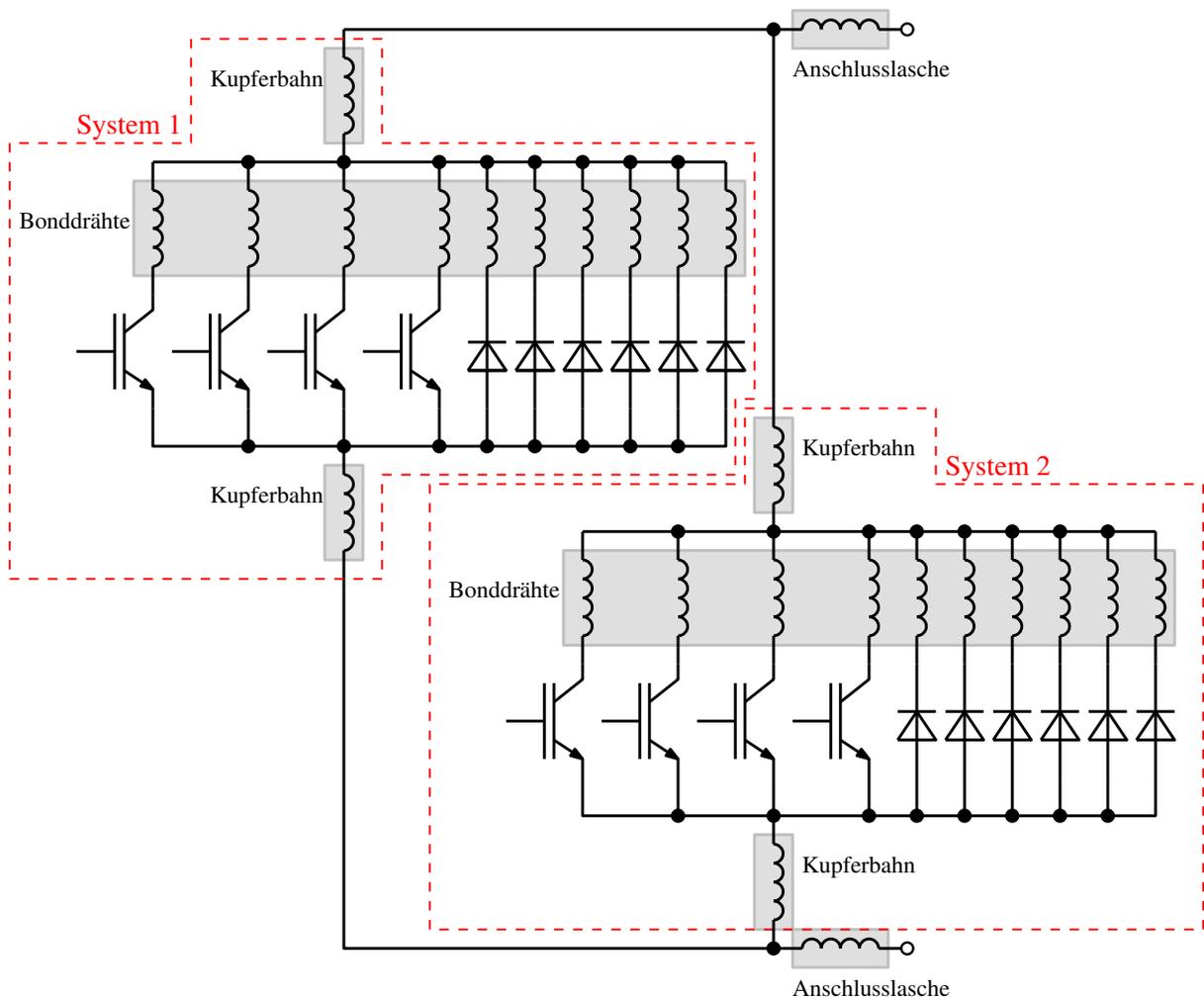


(a) Innerer Aufbau eines IGBT-Moduls, schematisch



(b) Schichtaufbau [Lutz 2006]

**Abbildung 2.7:** Aufbau eines IGBT-Moduls



**Abbildung 2.8:** Ersatzschaltbild zweier parallel geschalteter IGBT-Freilaufdioden-Einheiten inklusive parasitärer Induktivitäten

### 2.1.3 IGBT-Chipstrukturen

Es wird im Allgemeinen zwischen zwei Grundtypen von IGBTs unterschieden: Zum einen dem *Punch-Through* IGBT (PT-IGBT), der die erste verfügbare Form des IGBTs darstellt, und zum anderen dem *Non Punch Through* IGBT (NPT-IGBT) als alternatives Konzept.

Die Weiterentwicklung beider IGBT-Bauweisen zielte vor allem darauf, die Ladungsträgerdichte in der  $n^-$ -Basis so zu erhöhen, dass der IGBT im leitenden Zustand die Charakteristik einer pin-Diode annimmt und dadurch niedrigere Durchlassverluste aufweist. Dies führte einerseits zum *Trench-Gate* Konzept und andererseits zur so genannten *Löcherbarriere* im *Carrier Stored Trench Gate*. Eine weitere Reduzierung der Verluste, vor allem beim NPT-IGBT, erfolgt durch die Verkürzung der  $n^-$ -Basis mit Hilfe einer zusätzlichen kollektorseitigen Feldstoppschicht. Im Folgenden werden die verschiedenen Konzepte vorgestellt.

#### 2.1.3.1 Non-Punch-Through IGBT

Beim NPT-IGBT wird die gesamte anliegende elektrische Feldstärke über die Länge der  $n^-$ -Basis abgebaut [Miller und Sack 1989]. Dies und die Tatsache, dass der Emitterwirkungsgrad des p-Kollektors durch Ionenimplantation sehr genau eingestellt werden kann, macht den NPT-IGBT sehr robust gegenüber dem *Latch-Up* und zu einem Bauteil mit hoher Kurzschlussfestigkeit [Nicolai et al. 1998, Lutz 2006].

Das schematische Schnittbild des NPT-IGBT und der prinzipiellen Verlauf der elektrischen Feldstärke  $E$  über der Zellenweite im blockierten Zustand sind in Abbildung 2.10(b) gezeigt. Beim NPT-IGBT kann der Feldverlauf mit den Zusammenhängen am abrupten  $p^+n^-$ -Übergang angenähert werden. Unter Beachtung der maximalen Feldstärke  $E_{BD}$ , bei der ein Lawinendurchbruch einsetzt, ergeben sich gemäß [Lutz 2006, S. 50] die in Gleichung (2.2) angegebenen Abhängigkeiten von der Dotierungs-dichte  $N_D$  der  $n^-$ -Basis:

$$w_{RLZ} \sim N_D^{-\frac{7}{8}} \quad E_{BD} \sim N_D^{\frac{1}{8}}. \quad (2.2)$$

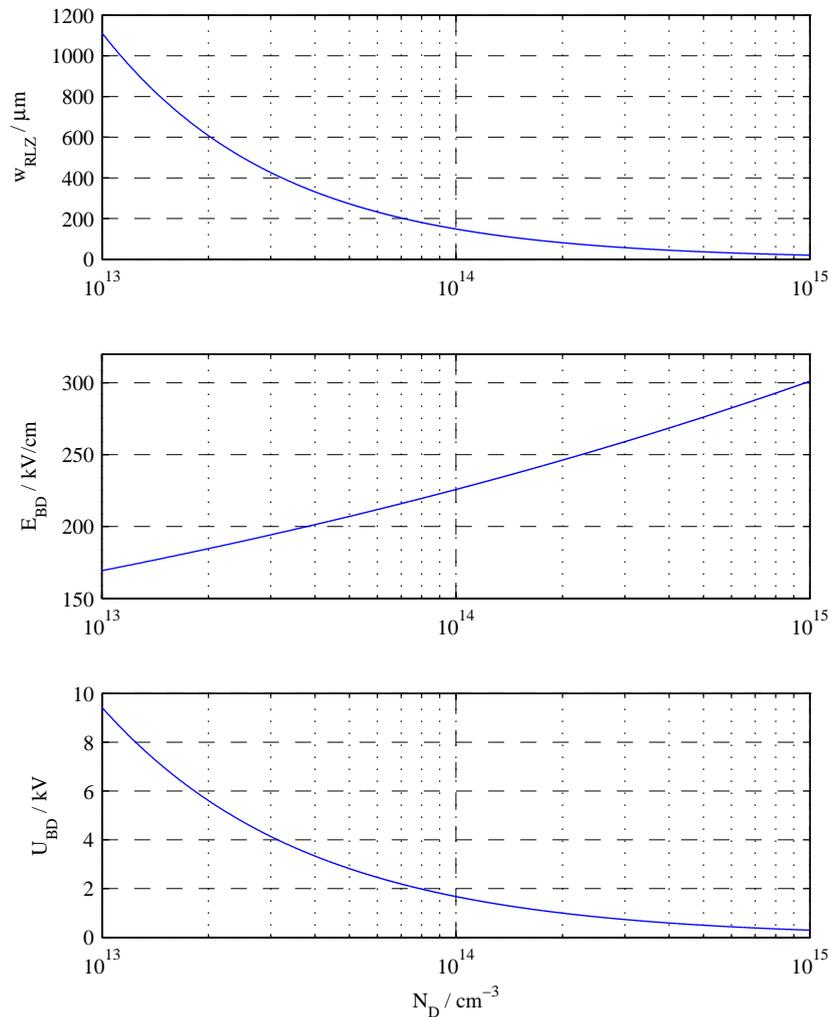
Hierbei wird  $w_{RLZ}$  als für die maximale Blockierspannung notwendige Weite der Raumladungszone in der  $n^-$ -Basis definiert. Die maximale Blockierspannung oder auch Einsatzspannung des Lawinendurchbruchs  $U_{BD}$  lässt sich bei einem dreieckigen Feldverlauf durch Integration über die Weite  $w$  der Raumladungszone mit Gleichung (2.3) berechnen:

$$U_{BD} = -\frac{1}{2} \cdot E_{BD} \cdot w_{RLZ}. \quad (2.3)$$

In Abbildung 2.9 sind dafür beispielhaft die Verläufe der für die Dimensionierung der  $n^-$ -Basis notwendigen Parameter gezeigt. Für eine Blockierspannung  $U_{BD} = 2\text{ kV}$  wird somit eine  $n^-$ -Basisweite von ca.  $200\mu\text{m}$  bei einer Dotierungs-dichte  $N_D \approx 8 \cdot 10^{13} \text{ cm}^{-3}$  benötigt.

Der p-dotierte Kollektor wird auch *p-Emitter* oder *Rückseiten-Emitter* genannt. Für die Herstellung des NPT-IGBT wird ein homogenes  $n^-$ -Substrat als Ausgangsmaterial verwendet, welches kostengünstiger zu fertigen ist als die Epitaxiesubstrate des PT-IGBTs. Der Tailstrom beim Ausschalten des NPT-IGBTs ist länger, aber dafür flacher als beim PT-IGBT. Die Durchlassverluste sind aufgrund der längeren  $n^-$ -Basis größer als beim PT-IGBT.

Eine weitere Eigenschaft des NPT-IGBT ist der positive Temperaturkoeffizient (PTC) der Kollektor-Emitter-Spannung. Dieser führt dazu, dass die Kollektor-Emitter-Spannung zwar mit der Temperatur



**Abbildung 2.9:** Weite der Raumladungszone  $w_{\text{RLZ}}$ , elektrisches Feld  $E_{\text{BD}}$  bei einsetzendem Lawinendurchbruch und Einsatzspannung  $U_{\text{BD}}$  des Lawinendurchbruchs an einem abrupten  $p^+n^-$ -Übergang in Abhängigkeit von der Dotierdichte  $N_{\text{D}}$  der  $n^-$ -Basis [Lutz 2006]

steigt, was einerseits bedeutet, dass ein heißer NPT-IGBT mehr Durchlassverluste aufweist als ein kalter und somit noch wärmer wird und dadurch thermisch zerstört werden kann. Andererseits ist die Parallelschaltung aus NPT-IGBTs ein sich selbst regulierendes System, was bei dem verstärkten Trend zu höheren Leistungen und damit zur Parallelschaltung von IGBTs stark zur Verbreitung des NPT-IGBT beiträgt.

Für die Herleitung dieses Zusammenhanges kann sich die Kollektor-Emitter-Strecke des IGBTs im stationär eingeschalteten Zustand als Reihenschaltung der Widerstände der  $n^-$ -Basis und der kollektorseitigen Raumladungszone  $\text{RLZ}_C$  vorgestellt werden. Es gilt gemäß [Wintrich 1996] Gleichung (2.4).

$$U_{\text{CE}} = U_{\text{RLZ,C}} + U_{\text{Basis}} \quad (2.4)$$

Wird die Temperatur erhöht, steigt der Spannungsabfall  $U_{\text{Basis}}$  über der Basis aufgrund einer sinkenden Beweglichkeit der Ladungsträger und eines dadurch steigenden spezifischen Widerstands an. Der Spannungsabfall  $U_{\text{RLZ,C}}$  hat somit einen positiven Temperaturkoeffizienten (PTC). Mit steigender Temperatur nimmt die thermische Generationsrate und somit die Eigenleitendichte  $n_i$  zu. Dies lässt den Spannungsabfall über der kollektorseitigen Raumladungszone  $\text{RLZ}_C$  sinken. Dieser hat somit einen negativen Temperaturkoeffizienten (NTC).

Da die Weite der Basis im NPT-IGBT größer ist als die Weite der kollektorseitigen Raumladungszone, überwiegt der PTC-Charakter der Kollektor-Emitter-Spannung. Schon bei sehr kleinen Kollektorströmen geht der zunächst negative Temperaturkoeffizient der Kollektor-Emitter-Spannung in einen positiven Temperaturkoeffizienten über.

### 2.1.3.2 Punch-Through IGBT

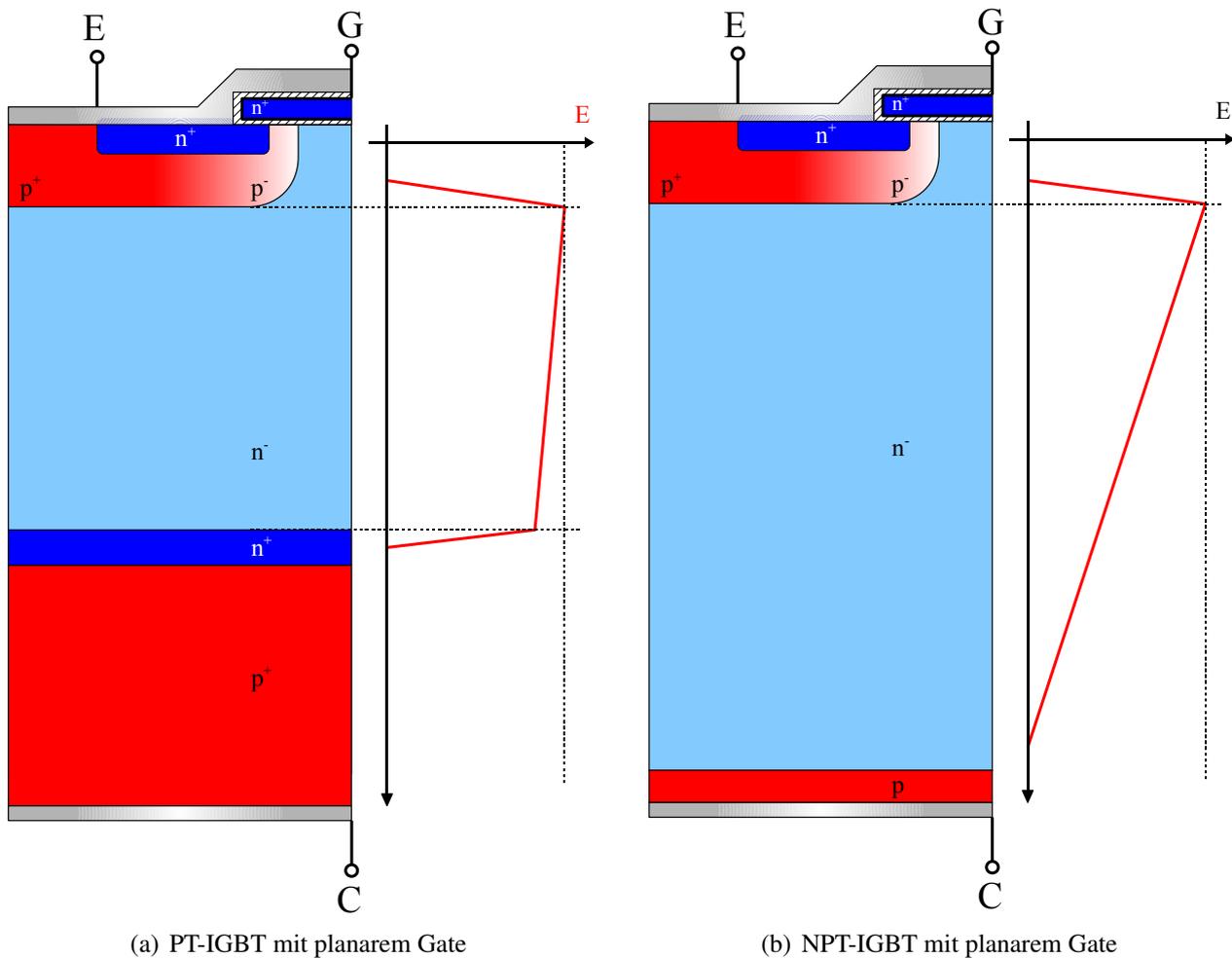
In Abbildung 2.10(a) ist das schematische Schnittbild einer Zelle eines PT-IGBTs und der prinzipiellen Verlauf der elektrischen Feldstärke  $E$  über der Zellenweite im gesperrten Zustand gezeigt. Abweichend von Abbildung 2.1(a) wird hierbei die tatsächliche Dicke des  $p^+$ -Substrates angedeutet.

Der Name dieses Konzepts weist darauf hin, dass die Feldstärke im Blockierzustand nur zu einem kleinen Teil in der  $n^-$ -Basis abgebaut wird und mit einem hohen Wert aus ihr austritt. Die Feldstärke wird im anschließenden kollektorseitigen hoch dotierten  $n^+$ -Buffer abgebaut [Mori et al. 1997]. Im Vergleich zum NPT-IGBT, dargestellt in 2.10(b), kann damit die  $n^-$ -Basis verkürzt werden. Da das  $p^+$ -Substrat relativ dick und hochdotiert ist, muss die Löcherinjektion dieser Schicht in die  $n^-$ -Basis begrenzt werden, da dies sonst eine erhöhte *Latch-Up*-Neigung des Bauteils bewirken würde. Diese Injektionswirkung wird *Emitterwirkungswinkel* genannt. Die Begrenzung der Injektionswirkung erfolgt durch zusätzliches Einbringen von Rekombinationszentren in den hochdotierten Wafer, der das  $p^+$ -Substrat bildet, mittels Golddotierung oder Elektronenbestrahlung [Nicolai et al. 1998]. Diese Technologie wird jedoch für Blockierspannungen größer als 1200 V aufwendig [Lutz 2006].

Durch die verhältnismäßig kleine  $n^-$ -Basis überwiegt der Spannungsabfall über der kollektorseitigen Raumladungszone  $\text{RLZ}_C$ . Die Kollektor-Emitter-Spannung eines PT-IGBTs hat somit einen negativen Temperaturkoeffizienten (NTC). Dies macht ihn eher ungeeignet für die Parallelschaltung von Chips, die z.B. in einem IGBT-Modul benötigt wird. Der Chip, der durch Asymmetrien in der Parallelschaltung anfangs den meisten Strom leitet, wird auch eine höhere Chiptemperatur aufweisen. Dies lässt durch sein NTC-Verhalten seine Durchlassspannung, also seinen Bahnwiderstand, weiter sinken, was für einen einzelnen Chip als positiv anzusehen ist. In der Parallelschaltung wird eben dieser Chip immer mehr Strom leiten und kann bei ungeeigneter Dimensionierung schließlich thermisch zerstört werden. Trotz der genannten Nachteile wird diese Technologie auch für IGBTs höherer Leistung u.a. von Mitsubishi [Azzopardi et al. 2000] und ABB [Seng und Wahi 2006] teils in weiterentwickelter Form eingesetzt.

### 2.1.3.3 Trench-Gate

Um die Durchlassspannung und damit die Durchlassverluste zu senken, ist eine Ladungsträgerverteilung des IGBTs im eingeschalteten Zustand wünschenswert, die der einer *pin*-Diode entspricht. Dafür muss die Ladungsträgerkonzentration im  $n^-$ -Gebiet erhöht werden, die somit die Durchlassspannung sinken lässt. Dies wird erzielt, indem der Abfluss des Löcherstromes aus der Basis in den



**Abbildung 2.10:** Schnittbilder von IGBT-Zellentypen und deren elektrischen Feldverläufen im gesperrten Zustand

Emitter künstlich erschwert wird. Eine Möglichkeit, dies zu realisieren, ist die Verwendung eines Trench-Gate, wie in Abbildung 2.12(a) gezeigt. Gegenüber einer planaren Gatestruktur, abgebildet in Abbildung 2.11, wird hier der MOS-Kanal senkrecht aufgespannt. Eine weitere Motivation für die Entwicklung des Trench-Gate ist die damit verbundene Beseitigung des parasitären Sperrschicht-Feldeffekttransistors (JFET). Der JFET-Kanal wird in einer IGBT-Zelle mit planarem Gate durch den beidseitigen  $p^-n^-$ -Übergang gebildet und schnürt den Stromfluss von und zum Emitter unter Umständen ein.

Das Trench-Gate wird für PT-IGBTs [Azzopardi et al. 2000] und NPT-IGBTs [Ruething et al. 2003] verwendet. Die Durchlass- sowie die Schaltverluste werden durch diese Maßnahme kleiner, die *Latch-Up*-Festigkeit und die maximale Durchbruchspannung steigen und es können höhere Stromdichten in der IGBT-Zelle realisiert werden [Nicolai et al. 1998]. Durch die Flächenreduzierung der Einzelzelle steigt allerdings der thermische Widerstand, der so einen Teil des Vorteils der höheren Stromdichte wieder aufhebt. Die Kurzschlussfestigkeit wird durch die kleinere Fläche der Trench-Architektur schlechter und die Gatekapazität, die bei jeder Schalthandlung umgeladen werden muss, ist deutlich höher im Vergleich zu einer planaren Anordnung.

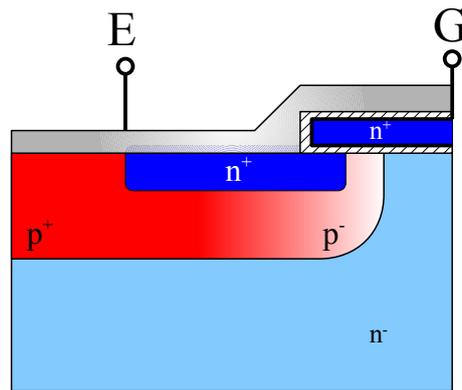
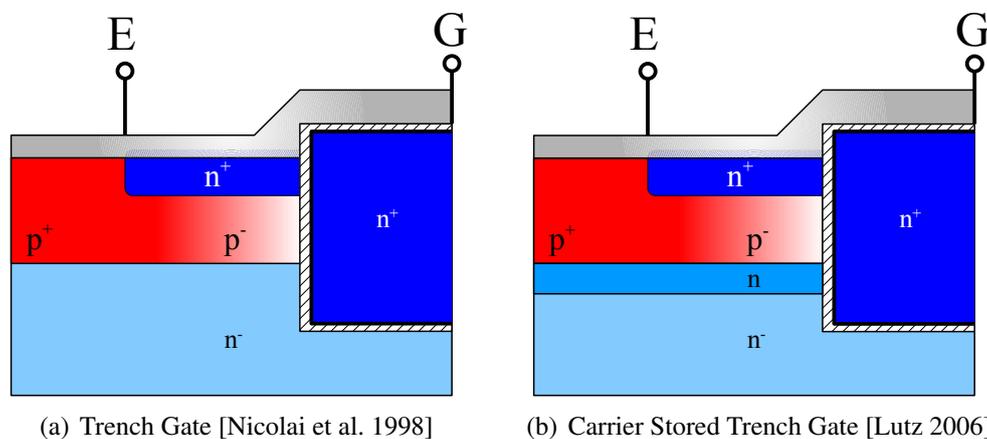


Abbildung 2.11: Planares Gate, siehe Abbildung 2.1(a)



(a) Trench Gate [Nicolai et al. 1998]

(b) Carrier Stored Trench Gate [Lutz 2006]

Abbildung 2.12: Schnittbilder des aktiven Bereiches (Gate-Bereich) von IGBT-Zellen mit verschiedenen Gatetechnologien

#### 2.1.3.4 Carrier Stored Trench Gate

Eine weitere Methode, um die Ladungsträgerkonzentration unter dem Emitter anzuheben, ist das Einfügen einer weiteren Sperrschicht, der so genannten *Löcherbarriere*, unter dem Emitter. Dies kann in Kombination mit einer planaren Struktur oder einem Trench-Gate [Azzopardi et al. 2000] wie in Abbildung 2.12(b) gezeigt, geschehen. Letztere wird vom Hersteller *Mitsubishi* als *Carrier Stored Trench Gate Bipolar Transistor (CSTBT™)* bezeichnet. Die Löcherbarriere wird durch einen zusätzlichen  $n^-$ - $n^-$ -Übergang gebildet, der ein Diffusionspotenzial von ca. 0,17 V – für die Löcher in Sperrrichtung – erzeugt. Dadurch wird der Abfluss der Löcher in den Emitter gebremst und die Ladungsträgerkonzentration unter dem Emitter wie gewünscht angehoben. Durch die gegenüber der  $n^-$ -Basis höhere Dotierung der Löcherbarriere wird allerdings die Sperrfähigkeit des IGBT herabgesetzt. Die  $n^-$ -Basis muss daher etwas dicker ausgeführt werden, was zu einer etwas höheren Durchlassspannung führt und einen Teil des durch die Löcherbarriere gewonnenen Vorteils wieder aufhebt [Lutz 2006].

### 2.1.3.5 Feldstoppschicht

Die Durchlassverluste bei einem NPT-IGBT lassen sich maßgeblich verringern, wenn bei gleichbleibender Sperrfähigkeit die Dicke der  $n^-$ -Basis herabgesetzt wird. Dafür wird, wie beim PT-IGBT, eine höher dotierte  $n^+$ -Schicht vor den Kollektor eingefügt und die Dotierung der  $n^-$ -Basis noch etwas verringert. Somit ist es möglich, die Dicke des Bauteils auf ungefähr ein Drittel zu reduzieren [Ruething et al. 2003]. In Abbildung 2.13 ist das Schnittbild einer NPT-IGBT-Zelle und dessen elektrischer Feldverlauf im Sperrzustand gezeigt. Zum Vergleich ist der Feldverlauf eines NPT-Bauteils ebenfalls dünn eingezeichnet. Dieser Ansatz wird je nach Hersteller *Field Stop*<sup>11</sup> (FS), *Soft Punch Through*<sup>12</sup> (SPT), *Light Punch Through*<sup>13</sup> (LPT) oder *Thin Wafer Punch Through*<sup>14</sup> genannt. Da die  $n^+$ -Feldstoppschicht wie beim PT-IGBT per Ionenimplantation in einen homogenen  $n^-$ -Wafer dotiert wird, lässt sich der Wirkungsgrad des Emitters ebenfalls sehr genau einstellen. Weiterhin hat das gesamte Bauteil den NPT-typischen PTC der Kollektor-Emitter-Spannung, der ihn attraktiv für die Parallelschaltung macht.

## 2.1.4 Kommerziell verfügbare IGBTs

Derzeit gibt es diverse Hersteller, welche die in den vorhergehenden Abschnitten vorgestellten Chip-techniken anwenden, in IGBT-Module integrieren und als Produkte für den Spannungsbereich zwischen 1,7 kV und 6,5 kV anbieten. Im Folgenden wird eine Übersicht der derzeit (Stand: März 2009) verfügbaren IGBTs im Hochleistungsbereich für die Blockierspannungen 1700 V, 2500 V, 3300 V, 4500 V und 6500 V gegeben. Die in den Tabellen 2.2, 2.3 und 2.4 dargestellten Informationen über das Produktportfolio der Hersteller fasst die auf den Internetseiten der Hersteller gezeigten Daten zusammen. Dabei wird oft von den Herstellern der Begriff *Generation* verwendet, der sich aber ausschließlich auf die Produktreihe des jeweiligen Herstellers bezieht und nicht allgemein zu verwenden ist.

Das japanische Unternehmen *Hitachi* bietet über den gesamten Spannungsbereich alle geläufigen Nominalstromwerte gemäß Tabelle 2.2(a) an. *Hitachi* verwendet dabei verschiedene Technologien auf Basis des PT-IGBT: Punch Through IGBT der 3. Generation mit einem lateralen Gate (C), *Low Injection Punch Through IGBT* (LiPT) mit Trench-Gate (D), *Soft Low Injection Punch Through IGBT* (sLiPT) mit Trench-Gate (E) und *High Conductivity IGBT* (HiGT  $\Rightarrow$  E2).

Die in Europa häufig als Standard geltende Produktpalette der Firma *Infineon* (ehemals *eupec*) in Tabelle 2.2(b) bietet nur in den drei industriell bedeutendsten Spannungsklassen 1700 V, 3300 V und 6500 V IGBT-Module verschiedener Chipausführung an. Sie unterscheidet in ihrem Angebot zwischen dem IGBT<sup>2</sup>, einem NPT-IGBT der 2. Generation mit lateralem Gate in der *standard*- (S2) und *low loss*-Ausführung (L2) und dem IGBT<sup>3</sup>, einem FS-IGBT mit Trench-Gate in der *standard*- (S3), *low loss*- (L3) und *fast*-Ausführung (F3). Die 6,5 kV-IGBT-Module werden dabei noch in der bewährten IGBT<sup>2</sup>-Technik gebaut.

Basierend auf der PT-Technologie bietet *Mitsubishi* die in Tabelle 2.2(c) gezeigten Module an. Für 1,7 kV wird auch der zuvor in Abschnitt 2.1.3.4 erwähnte CSTBT<sup>TM</sup> mit Feldstoppschicht verwendet.

<sup>11</sup> Infineon: siehe [Laska et al. 2000][Lorenz 2002]

<sup>12</sup> ABB: siehe [Seng und Wahi 2006]

<sup>13</sup> Mitsubishi: siehe [Mochizuki et al. 2002]

<sup>14</sup> Toshiba: siehe [Matsudai und Nakagawa 2002]

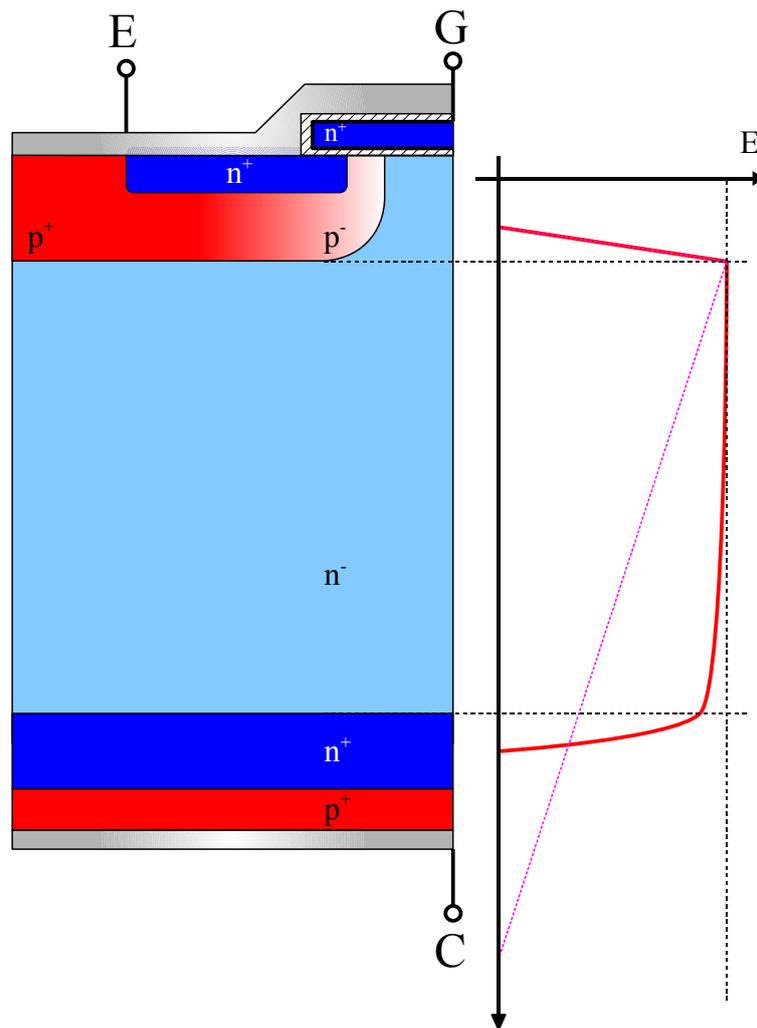


Abbildung 2.13: Schnittbild einer NPT-IGBT-Zelle mit Feldstoppschicht

Auf einen Hochstromtypen für  $(U_{CE}/I_C) = (1700\text{ V}/3600\text{ A})$  verzichtet *Mitsubishi* im Gegensatz zu *Hitachi* und *Infineon*.

Der englische Hersteller *Dynex* bietet IGBT-Module je nach Typ in NPT- oder (*Soft Punch Through*)-Technik (SPT) an. Bis auf die zwei leistungsschwächsten 1700V-Modelle für 400 A und 600 A werden alle Module mit einer ASiSiC-Bodenplatte ausgeliefert. Auf einen Hochstromtypen für  $(U_{CE}/I_C) = (1700\text{ V}/3600\text{ A})$  und den Hochleistungstypen  $(U_{CE}/I_C) = (6500\text{ V}/600\text{ A})$  wird verzichtet.

Das Modell HiPak1 des Halbleiterbereiches der *ABB* ist mit SPT-Chips ausgerüstet, deren Ladungsträgerprofil für die Variante HiPak2 verbessert wurde und so den Namen SPT<sup>+</sup> erhielt. Die derzeit verfügbaren IGBT-Module sind in Tabelle 2.3 aufgelistet. *ABB* bietet damit für die 6,5 kV-Spannungsklasse das Modul mit dem derzeit höchsten Nominalstrom von 750 A an. Die Module mit der Erweiterung *HV* verfügen über eine erhöhte Isolationsspannung.

*Powerex*, ein Gemeinschaftsunternehmen von *General Electric* und *Mitsubishi*, bietet die in Tabelle 2.4(a) gezeigten IGBT-Module an. Die mit *HV* gekennzeichneten Modelle stellen eine höhere Isolationsfestigkeit zur Verfügung. Die Produktpalette von *Powerex* ist bedingt durch die Tatsache, dass die Module mit *Mitsubishi*-IGBT-Chips bestückt sind, der von *Mitsubishi* sehr ähnlich und deckt bis auf

**Tabelle 2.2:** Kommerziell verfügbare HV-IGBT-Typen von *Hitachi*, *Infineon*, *Mitsubishi* und *Dynex* (Stand: März 2009)

(a) Hitachi						(b) Infineon					
$I_C/A$	$U_{CE}/V$					$I_C/A$	$U_{CE}/V$				
	1700	2500	3300	4500	6500		1700	2500	3300	4500	6500
200						200	S2, L2				S2
300						300	S2, L2				
400					E	400	L2, S3		L2		S2
500						500					
600				D	E	600	S3				S2
650						650					
750						750					
800			D, E			800	L2		S2, L2		
900				D		900					
1000			E2			1000			L3, F3		
1050				D		1050					
1200	D, E	C	D, E			1200	L2, S3		S2, L2		
1500			E2			1500			L3, F3		
1600	D					1600	L2, S3				
1800	D, E					1800	L2, S3				
2400	D					2400	L2, S3				
3600	E					3600	S3				

(c) Mitsubishi						(d) Dynex					
$I_C/A$	$U_{CE}/V$					$I_C/A$	$U_{CE}/V$				
	1700	2500	3300	4500	6500		1700	2500	3300	4500	6500
200						200					
300						300					
400			✓	✓		400	Cu		AlSiC		AlSiC
500						500					
600				✓	✓	600	Cu			AlSiC	
650						650					
750						750					
800	✓	✓	✓			800	AlSiC		AlSiC		
900				✓		900				AlSiC	
1000						1000					
1050						1050					
1200	✓	✓	✓			1200	AlSiC		AlSiC		
1500						1500					
1600	✓					1600	AlSiC				
1800	✓					1800					
2400	✓					2400	AlSiC				
3600						3600					

den Hochstromtyp ( $U_{CE}/I_C = (1700\text{ V}/3600\text{ A})$ ) alle Standard-Schalterleistungen ab.

Die Firma *Westcode* ist der derzeit einzige Hersteller von IGBTs im Press-Pack-Gehäuse (PPI), die vor allem für den Einsatz in Applikationen, die vormals mit GTO besetzt waren, geeignet sind. Die in Tabelle 2.4(b) aufgetragenen Schalterleistungen fallen vor allem durch ihren Umfang an Zwischenwerten auf, die andere Hersteller nicht anbieten.

**Tabelle 2.3:** Kommerziell verfügbare HV-IGBT-Typen von *ABB* (Stand: März 2009)

$I_C / A$	$U_{CE} / V$				
	1700	2500	3300	4500	6500
200					
300					
400					HiPak1 HV
500					
600					HiPak2 HV
650				HiPak1 HV	
750					HiPak2 HV
800			HiPak1		
900					
1000				HiPak2 HV	
1050					
1200		HiPak2	HiPak2, HiPak2 HV		
1500			HiPak2		
1600	HiPak1				
1800	HiPak2				
2400	HiPak2				
3600					

**Tabelle 2.4:** Kommerziell verfügbare HV-IGBT-Typen von *Powerex* und *Westcode*  
(Stand: März 2009)

(a) <i>Powerex</i>						(b) <i>Westcode</i>					
$I_C/A$	$U_{CE}/V$					$I_C/A$	$U_{CE}/V$				
	1700	2500	3300	4500	6500		1700	2500	3300	4500	6500
160						160				✓	
200					✓	200					
240						240				✓	
300						300					
340						340				✓	
360						360		✓			
400	✓		HV	✓		400					
500	✓					500	✓	✓			
510						510				✓	
570						570			✓		
600				✓	✓	600				✓	
650						650					
700						700	✓				
750						750					
800	✓	✓	✓			800	✓			✓	
850						850		✓			
900				✓		900				✓	
1000						1000					
1050						1050					
1200	✓	✓	✓, HV			1200	✓	✓		✓	
1500						1500		✓			
1600						1600	✓				
1800	✓					1800				✓	
2400	✓					2400	✓				
3600						3600				✓	

Obwohl sich die Produktpaletten der einzelnen aufgeführten Hersteller überlappen, sind die IGBT-Module durch teilweise immense Technologieunterschiede – wie PT-, NPT-Technik oder der internen Aufbau- und Verbindungsweise – nicht ohne Aufwand in der Applikation als so genannte *Second Source* austauschbar.

Die im Internet einsehbare Produktpalette von *Fuji Electric* deckt den Niederspannungsbereich mit einer maximalen Sperrspannung von 1700 V und einem maximalen Nennstrom von 450 A ab und wird daher nicht in der Tabellenform dargestellt. Der Hersteller *International Rectifier* bedient ebenfalls nur den Bereich kleiner Leistung mit Maximalwerten von  $(U_{CE}/I_C) = (1200\text{ V}/60\text{ A})$  und erscheint somit nicht für eine gesonderte Darstellung geeignet. Der einstmals auch bei IGBTs für Mittelspannungsanwendungen vertretene Konzern *Toshiba* bietet gemäß Produktportfolio nur noch diskrete IGBTs in TO-Gehäuse bis zu  $(U_{CE}/I_C) = (1500\text{ V}/40\text{ A})$  an. Ebenfalls IGBTs kleiner Leistung bis  $(U_{CE}/I_C) = (600\text{ V}/100\text{ A})$  werden von *Fairchild* angeboten.

## 2.2 Anwendungen von IGBTs

Die Anwendungen der in Abschnitt 2.1.4 vorgestellten IGBTs hoher Schalterleistung lassen sich grob in den Einsatz in Bahnantrieben, also Traktionsstromrichtern, in Industrieumrichtern der Mittelspannungsebene sowie Umrichtern für Energiesysteme unterteilen. Industrieumrichter bedienen dabei Anwendungen wie Antriebe für Walzwerke, Schiffsantriebe sowie Antriebe für die Prozesstechnik, den Bergbau und die Öl- und Gasförderung. In Energiesystemen sind Umrichter in einem weiten Feld von neuen Anwendungen in der Energieerzeugung (z.B. in Windkraftanlagen), der Energieübertragung mittels Hochspannungsgleichstromübertragung (HGÜ) sowie Netzfiltern bzw. Kompensationsanlagen [Bernet 2006] vertreten.

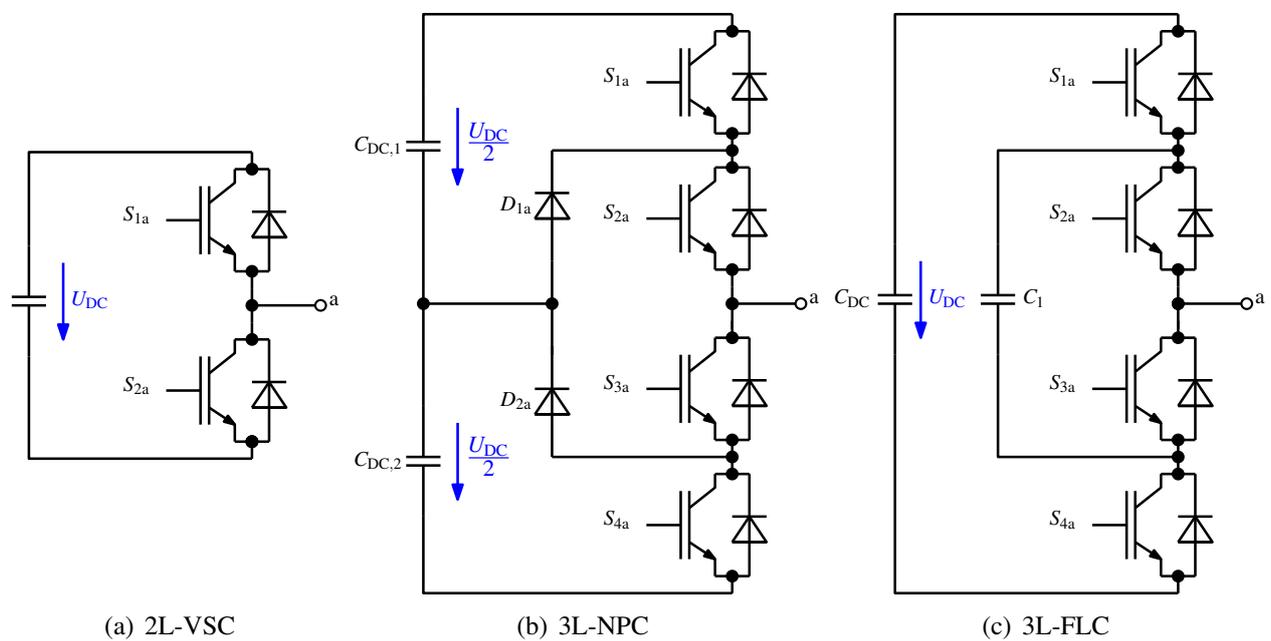
Bei der Mehrzahl der Mittelspannungsumrichter handelt es sich heutzutage um Spannungszwischenkreisumrichter, die wiederum in zweistufige (2-Level) und mehrstufige (Multi-Level) Umrichtertopologien unterschieden werden. Welche Topologie verwendet wird, ist u.a. von der gewünschten Ausgangsleistung, der Spannungsebene und der benötigten Schaltfrequenz abhängig. Eine weitere Rolle spielt die Anzahl der verwendeten Leistungshalbleiter, die einen wesentlichen Teil der Ausfallrate (-FIT-Rate<sup>15</sup>) des gesamten Umrichtersystems bestimmt.

In Abbildung 2.14 und 2.15 sind häufig in der Mittelspannung verwendete Wechselrichtertopologien schematisch dargestellt. Gezeigt sind jeweils eine Phase mit dazugehörigen Zwischenkreiskondensator eines zweistufigen Spannungszwischenkreiswechselrichters (2L-VSC)<sup>16</sup>, eines dreistufigen *Neutral-Point-Clamped* Spannungszwischenkreiswechselrichters (3L-NPC), eines dreistufigen *Flying-Capacitor* Spannungszwischenkreiswechselrichters (3L-FLC) und eines vierstufigen *Flying-Capacitor* Spannungszwischenkreiswechselrichters (4L-FLC). Für den neunstufigen *Series-Connected H-Bridge* Spannungszwischenkreiswechselrichter (9L-SCHB) sind alle drei Phasen schematisch dargestellt.

In Traktionsanwendungen werden zumeist 2L-VSC und 3L-NPC verwendet, um die Anzahl der Komponenten und die Komplexität des Systems niedrig zu halten [Bakran und Eckel 2000]. Die Nennzwischenkreisspannung  $U_{DC,n}$  wird dabei durch das Netz vorgegeben und daraus die effektive Leiter-Leiter-Umrichterspannung  $U_{LL}$  oder auch Motorspannung berechnet. Industrieumrichter bedie-

<sup>15</sup> -FIT ... *Failure-in-Time*, Ausfälle in  $10^9$  Betriebsstunden

<sup>16</sup> 2L-VSC ... Two-level Voltage Source Converter



**Abbildung 2.14:** Prinzipschaltungen einer Phase von 2L- und 3L-Spannungszwischenkreiswechselrichtern

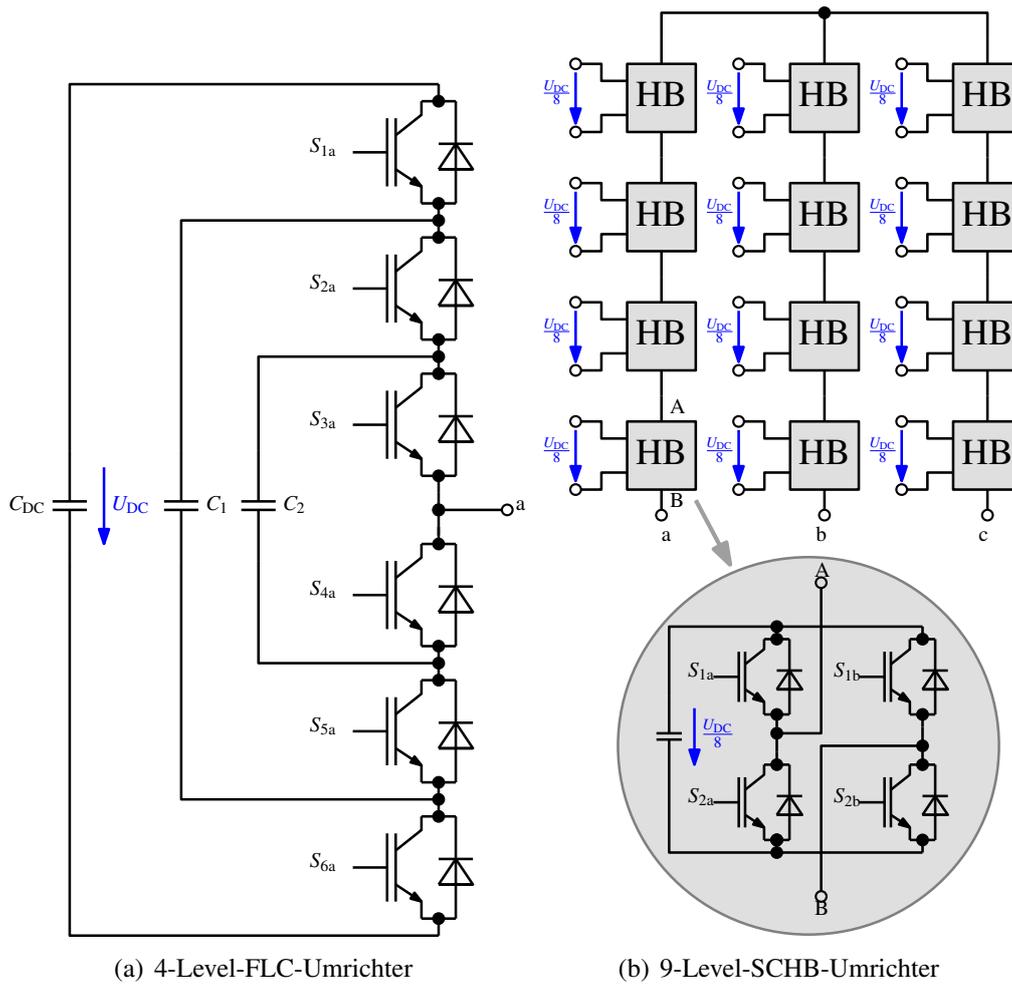


Abbildung 2.15: Prinzipschaltungen des 4L-FLC und des 9L-SCHB, für (a) nur eine Phase mit Zwischenkreiskondensator dargestellt

nen sich aller in Abbildung 2.14 und 2.15 gezeigten Topologien. Darüber hinaus gibt es auch noch spezielle Topologien, die hier nicht aufgeführt sind. Dabei ist die verkettete Motorspannung, also die Leiter-Leiter-Umrichterspannung  $U_{LL}$ , des Antriebes vorgegeben. Die minimale Zwischenkreisspannung  $U_{DC,min}$  berechnet sich für den 2L-VSC, den 3L-NPC, den 3L-FLC und den 4L-FLC gemäß Gleichung (2.5) [Fazel et al. 2007].

$$U_{DC,min} = \sqrt{2} \cdot U_{LL} \tag{2.5}$$

Dazu wird eine Reserve von ca. 5...10% hinzugefügt, die den Spannungsabfall an eventuell verwendeten Ausgangsfiltern und eine Regelreserve des Antriebes berücksichtigt. Es werden für die folgenden Berechnungen 8% gewählt. Dadurch ergibt sich die Nennzwischenkreisspannung  $U_{DC,n}$  gemäß Gleichung (2.6).

$$U_{DC,n} = 1,08 \cdot U_{DC,min} = 1,08 \cdot \sqrt{2} \cdot U_{LL} \tag{2.6}$$

In der Topologie des 9L-SCHB wird die Energie auf mehrere Zwischenkreise verteilt. So hat jede Halbbrücke gemäß Gleichung (2.7) und (2.8) nur ein Achtel der berechneten Zwischenkreisspannungen.

$$U_{\text{DC,min},9\text{L}} = \frac{1}{8} \cdot U_{\text{DC,min}} \quad (2.7)$$

$$U_{\text{DC,n},9\text{L}} = \frac{1}{8} \cdot U_{\text{DC,n}} \quad (2.8)$$

In die Berechnung der für den IGBT wichtigen Kommutierungsspannung  $U_{\text{kom}}$  fließt die jeweils verwendete Topologie des Wechselrichters mit ein. Dabei ist entscheidend, wie viele in einem Phasenarm zwischen Lastabgang (hier a) und z.B. dem positiven Zwischenkreisanschluss in Reihe geschaltet sind [Hiller et al. 2008]. So muss ein Schalter in einem 2L-VSC für die volle, in den beiden 3L-Wechselrichtern nur für die halbe und in einem 4L-FLC nur für ein Drittel der Zwischenkreisspannung ausgelegt werden. Die Ventile des 9L-SCHB müssen ebenfalls für die volle Spannung ihres jeweiligen Zwischenkreises ausgelegt werden. Somit ergeben sich die Zusammenhänge in den Gleichungen (2.9), (2.10), (2.11) und (2.12).

$$U_{\text{kom},2\text{L}} = U_{\text{DC,n}} \quad (2.9)$$

$$U_{\text{kom},3\text{L}} = \frac{U_{\text{DC,n}}}{2} \quad (2.10)$$

$$U_{\text{kom},4\text{L}} = \frac{U_{\text{DC,n}}}{3} \quad (2.11)$$

$$U_{\text{kom},9\text{L}} = U_{\text{DC,n},9\text{L}} \quad (2.12)$$

In Tabelle 2.5 sind die Ergebnisse dieser Berechnungen für ausgewählte Leiter-Leiter-Umrichterspannungen  $U_{\text{LL}}$  der Mittelspannungsebene für Traktions- und Industrieumrichter aufgeführt. Bei den Traktionsstromrichtern wurden die nominellen Zwischenkreisspannungen vorgegeben und daraus die Leiter-Leiter-Umrichterspannungen mit Gleichung 2.6 berechnet.

**Tabelle 2.5:** Zwischenkreis- und Kommutierungsspannungen von Traktions- und Industrieumrichtern (2L-VSC, 3L-NPC, 3L-FLC, 4L-FLC und 9L-SCHB)

		2L-VSC, 3L-NPC, 3L-FLC und 4L-FLC				9L-SCHB			
	$U_{\text{LL}}$ [V]	$U_{\text{DC,min}}$ [V]	$U_{\text{DC,n}}$ [V]	$U_{\text{kom},2\text{L}}$ [V]	$U_{\text{kom},3\text{L}}$ [V]	$U_{\text{kom},4\text{L}}$ [V]	$U_{\text{DC,min},9\text{L}}$ [V]	$U_{\text{DC,n},9\text{L}}$ [V]	$U_{\text{kom},9\text{L}}$ [V]
Traktion	491	–	<b>750</b>	750	375	–	–	–	–
	982	–	<b>1500</b>	1500	750	–	–	–	–
	1664	–	<b>3000</b>	3000	1500	–	–	–	–
Industrie	<b>2300</b>	3253	3513	3513	1756	1171	407	439	439
	<b>3300</b>	4667	5040	5040	2520	1680	583	630	630
	<b>4160</b>	5883	6354	6354	3177	2118	735	794	794
	<b>6000</b>	8485	9164	9164	4582	3055	1061	1146	1146
	<b>6600</b>	9334	10081	10081	5040	3360	1167	1260	1260
	<b>6900</b>	9758	10539	10539	5269	3513	1220	1317	1317
<b>7200</b>	10182	10997	10997	5498	3666	1273	1375	1375	

Neben der Nennspannung  $U_{CE,n}$  eines IGBTs, welche die absolut maximale Spannung darstellt, die, auch wenn nur kurzzeitig, an dem Bauelement anliegen darf, ist für die Auslegung von Stromrichterschaltungen vor allem die für lange Zeit maximal zulässige Spannung über dem IGBT, die 100-FIT-Spannung  $U_{CE,100FIT}$ , ausschlaggebend. In Tabelle 2.6 sind die Werte für die 100-FIT-Spannung  $U_{CE,100FIT}$  jeweils für einen IGBT sowie deren zweifache, dreifache und vierfache Reihenschaltung angegeben. Dabei wurde eine ideale Reihenschaltung vorausgesetzt und auf die Berücksichtigung eines Deratings verzichtet. In der Tabelle wird somit die 100-FIT-Spannung mit der Anzahl der IGBTs in Reihe multipliziert. Bei den Angaben der 100-FIT-Spannung für die IGBTs der Nennspannungen 1700 V... 6500 V handelt es sich gemäß [Bernet 2006] sowie [Fazel et al. 2007] um Herstellerangaben, die den Ausfall von Halbleitern durch Höhenstrahlung berücksichtigen. Bei 1,2kV- und 1,7kV-IGBTs wird nicht von 100-FIT-Werten ausgegangen. Es handelt sich hierbei um typischen Kommutierungsspannungen entsprechenden Herstellerangaben [Schütze 2008].

**Tabelle 2.6:** Nennspannungen und 100-FIT-Spannungen für IGBTs in Single- und Reihenschaltung (ohne Derating)

IGBT-Nennspannung	100-FIT-Spannung	2-fach Reihenschaltung (ohne Derating)	3-fach Reihenschaltung (ohne Derating)	4-fach Reihenschaltung (ohne Derating)
$U_{CE,n}$ [V]	$U_{CE,100FIT}$ [V]	$U_{CE,100FIT,n=2}$ [V]	$U_{CE,100FIT,n=3}$ [V]	$U_{CE,100FIT,n=4}$ [V]
1200	600	1200	1800	2400
1700	900	1800	2700	3600
2500	1200	2400	3600	4800
3300	1800	3600	5400	7200
4500	2250	4500	6750	9000
6500	3600	7200	10800	14400

Die Kombination von Tabelle 2.5 und Tabelle 2.6 erlaubt die Ermittlung der notwendigen Anzahl eines bestimmten IGBT-Typs in Reihe pro Schalterposition. Dabei wird davon ausgegangen, dass die Anzahl der IGBTs so klein wie möglich sein sollte – d.h., dass z.B. ein 6,5kV-IGBT einer Reihenschaltung von zwei 4,5kV-IGBTs vorgezogen wird, um den Aufwand für Ansteuererelektronik etc. klein zu halten. Das Ergebnis dieser Auswertung ist in Tabelle 2.7 zu sehen<sup>17</sup>.

Es ist zu erkennen, dass die Anzahl der in Reihenschaltung befindlichen IGBTs pro Schalterposition beim 2L-VSC am höchsten ist. Als Beispiel ist im Folgenden für einen 7,2kV-Antrieb die notwendige Gesamtanzahl der IGBTs der verschiedenen Stromrichtertopologien aufgelistet:

$$\begin{aligned}
 2L\text{-VSC:} & \quad 6 \times 4 \times 6,5\text{kV-IGBT} = 24 \times 6,5\text{kV-IGBT} \\
 3L\text{-NPC und FLC:} & \quad 12 \times 2 \times 6,5\text{kV-IGBT} = 24 \times 6,5\text{kV-IGBT} \\
 4L\text{-FLC:} & \quad 18 \times 2 \times 4,5\text{kV-IGBT} = 36 \times 4,5\text{kV-IGBT} \\
 9L\text{-SCHC:} & \quad 12 \times 4 \times 1 \times 3,3\text{kV-IGBT} = 48 \times 3,3\text{kV-IGBT}
 \end{aligned}$$

Dabei verwenden die 2L- und die 3L-Topologien dieselbe Gesamtanzahl an Halbleitern. Der 2L-VSC weist zwar eine einfache Topologie und somit Ansteuerung auf, macht jedoch eine vierfache Rei-

<sup>17</sup> Umrichterhersteller legen hierbei teilweise mit einer niedrigeren Aussteuerreserve als die hier angenommenen 8% aus, um einen IGBT der nächst niedrigeren Spannungsklasse verwenden zu können.

**Tabelle 2.7:** Anzahl  $n$  der IGBT pro Schalterposition in Traktions- und Industriewechselrichtern (2-L-, 3-L-NPC-, 3-L-FLC-, 4-L-FLC-VSC und 9-L-SCHB-VSC)

	$U_{LL}$ [V]	2L-VSC		3L-NPC und 3L-FLC		4L-FLC		9L-SCHB	
		$n$	IGBT-Typ	$n$	IGBT-Typ	$n$	IGBT-Typ	$n$	IGBT-Typ
Traktion	491	1	1,7kV	1	1,2kV		–		–
	982	1	3,3kV	1	1,7kV		–		–
	1664	1	6,5kV	1	3,3kV		–		–
Mittelspannung	<b>2300</b>	1	6,5kV	1	3,3kV	1	2,5kV	1	1,2kV
	<b>3300</b>	2	6,5kV	1	6,5kV	1	3,3kV	1	1,7kV
	<b>4160</b>	2	6,5kV	1	6,5kV	1	4,5kV	1	1,7kV
	<b>6000</b>	3	6,5kV	2	6,5kV	1	6,5kV	1	1,7kV
	<b>6600</b>	3	6,5kV	2	6,5kV	1	6,5kV	1	2,5kV
	<b>6900</b>	3	6,5kV	2	6,5kV	1	6,5kV	1	3,3kV
	<b>7200</b>	4	6,5kV	2	6,5kV	2	4,5kV	1	3,3kV

henschaltung von 6,5kV-IGBTs notwendig, die technisch anspruchsvoll ist und eine gute Kenntnis über das Schaltverhalten der einzelnen IGBT und ihrer Gate-Treiber-Schaltung voraussetzt. Obwohl von der Gesamtzahl der IGBT-Module gleich, benötigt ein 3L-Umrichter dagegen nur eine zweifache Reihenschaltung pro Schalterposition<sup>18</sup> und kann andererseits mit einem besseren THD und weniger Verlusten bei gleicher Schaltfrequenz aufwarten [Teichmann und Bernet 2005]. Ähnliches gilt für den 4L-FLC, der zwar 36 IGBTs, aber ausschließlich 4,5kV-Module für 18 Schalterpositionen benötigt. Der 9L-SCHB kommt sogar mit einem 3,3kV-IGBT pro Schalterposition aus, benötigt aber aufgrund seiner komplexen Topologie 48 Schalter.

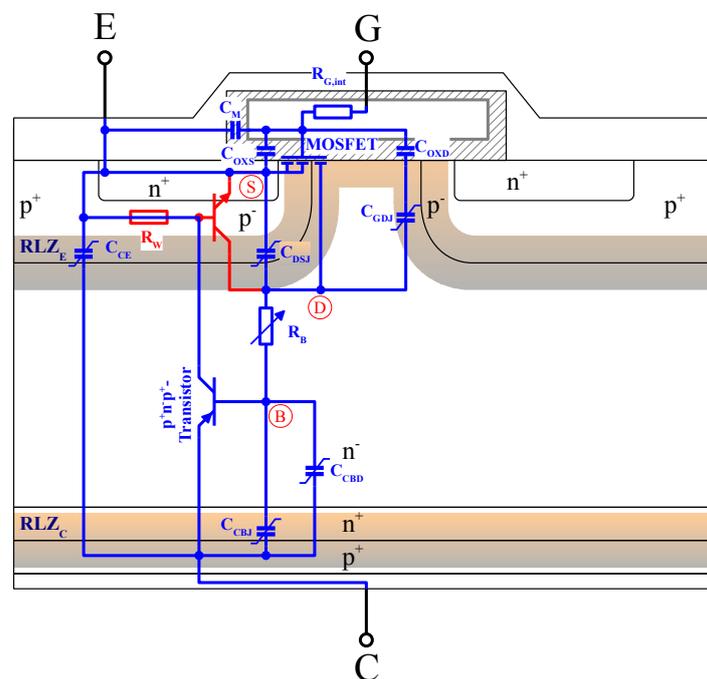
Bei der Festlegung einer Stromrichtertopologie sowie eines Leistungshalbleiters müssen somit die verfügbaren Leistungshalbleiter und nicht zuletzt die Anforderungen der Anwendung (z.B. THD, Schaltfrequenz, Verluste) berücksichtigt werden.

<sup>18</sup> Ein 3L-NPC benötigt zusätzlich zwei NPC-Dioden pro Phase.

## 2.3 Eigenschaften von IGBTs

Die Charakteristik des IGBTs lässt sich in drei Bereiche unterteilen. Die statischen Eigenschaften beschreiben das Durchlassverhalten und das Blockierverhalten, während die dynamischen Eigenschaften die transienten Vorgängen des Einschaltens, also den Wechsel von statisch AUS nach statisch EIN, und des Ausschaltens, also den Übergang von statisch EIN nach statisch AUS, behandeln. Des Weiteren rundet das Verhalten des IGBTs im Fehlerfall die Charakteristik eines Halbleiters ab.

Ausgehend vom prinzipiellen Aufbau einer IGBT-Zelle in Abbildung 2.1(a) lässt sich das allgemeine Ersatzschaltbild eines IGBTs in Abbildung 2.16 als eine Kombination der Ansätze von [Nicolai et al. 1998], [Hefner 1990a] und [Hefner 1991] herleiten. Befreit von den physikalischen Dimensionen



**Abbildung 2.16:** Aufbau mit überlagertem Ersatzschaltbild des IGBTs nach [Nicolai et al. 1998], [Hefner 1990a] und [Hefner 1991]

gelangt man zum vollständigen elektrischen Ersatzschaltbild des IGBTs in Abbildung 2.17. Es enthält neben den für das statische Verhalten verantwortlichen Elementen des  $p^+n^-p^+$ -Transistors, des Bahnwiderstandes  $R_B$  und des MOSFETs alle Kapazitäten, die nur für das transiente Verhalten des IGBT eine Bedeutung haben. In Rot sind die Elemente gezeichnet, die zusammen mit dem  $p^+n^-p^+$ -Transistor die parasitäre Struktur eines Thyristors für das so genannte *Einrasten (Latch-Up)*, das in Abschnitt 2.1 bereits beschrieben wurde, bilden. Da moderne IGBTs durch geeignete Designmaßnahmen der Hersteller sehr schwer zum Einrasten gebracht werden können, werden diese Elemente bei der Beschreibung des Verhaltens des IGBT im Folgenden vernachlässigt.

### 2.3.1 Statische Eigenschaften

Statisches Verhalten liegt vor, wenn durch Schalthandlungen hervorgerufene Ausgleichsvorgänge abgeklungen sind. Für die Behandlung statischer Eigenschaften werden alle Kapazitäten aus dem

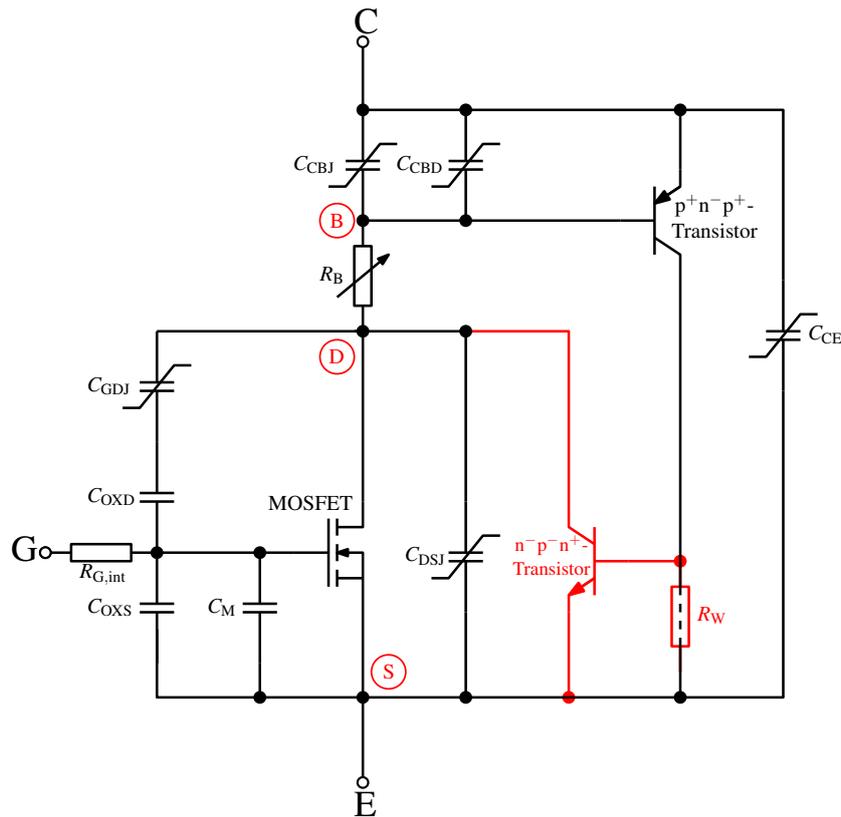


Abbildung 2.17: Vollständiges Ersatzschaltbild des IGBTs

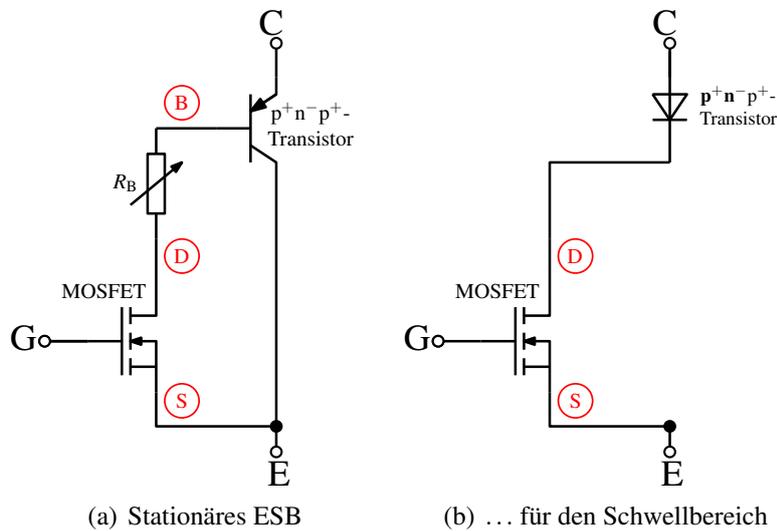


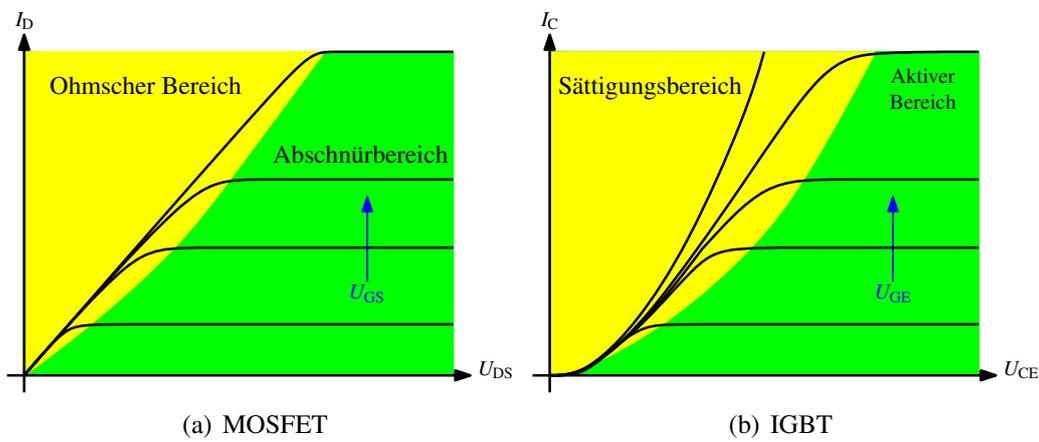
Abbildung 2.18: Vereinfachte Ersatzschaltbilder (ESB) des IGBTs [Schröder 2006]

Ersatzschaltbild gemäß Abbildung 2.17 entfernt. Der interne Gatewiderstand  $R_{G,int}$  wird ebenfalls vernachlässigt, da er nur zur Modellierung der Schaltvorgänge dient. Dies führt zum vereinfachten Ersatzschaltbild, das in Abbildung 2.18(a) abgebildet ist.

Die Ausgangskennlinie des IGBTs ähnelt durch die interne Kombination von MOSFET und pnp-

Transistor der des Leistungs-MOSFETs, die schematisch in Abbildung 2.19(a) dargestellt ist.

**Durchlassverhalten des MOSFETs** Beim MOSFET wird zwischen zwei Bereichen der Ausgangskennlinie unterschieden: Im *ohmschen Bereich* (OB, gelbe Fläche) überwiegt der Einfluss des Bahngebietes des MOSFET, wohingegen im *Abschnürbereich* (AB, grüne Fläche) das Gate durch den so genannten *Pinch-Off*-Effekt den Drainstrom  $I_D$  begrenzt. Hier ist der Drainstrom lediglich von der steuernden Gate-Source-Spannung  $U_{GS}$  abhängig. Für den Abschnürbereich ist in der Literatur auch der Begriff *Sättigungsbereich* (auch *saturation region*) zu finden, der unglücklich gewählt ist und eher zu einer Verwechslung mit dem Sättigungsbereich eines bipolaren Transistors beiträgt [Tietze und Schenk 1999].



**Abbildung 2.19:** Prinzipielle Ausgangskennlinien von MOSFET und IGBT

Die statische Kennlinie  $I_D = f(U_{DS})$  des MOSFETs kann näherungsweise mit Gleichung (2.13) beschrieben werden. Die Spannung  $U_{GS,th}$  steht dabei für die Threshold-Spannung oder auch Schwellenspannung des MOSFETs und der Blockierbereich gilt für Gate-Source-Spannung kleiner Null und ist mit BB gekennzeichnet.

$$I_D = \begin{cases} 0 & \text{für BB: } U_{GS} < U_{GS,th} \\ K \cdot U_{DS} \cdot (U_{GS} - U_{GS,th}) - \frac{K}{2} \cdot U_{DS}^2 & \text{für OB: } U_{GS} \geq U_{GS,th} \text{ und } 0 \leq U_{DS} < (U_{GS} - U_{GS,th}) \\ \frac{K}{2} \cdot (U_{GS} - U_{GS,th})^2 & \text{für AB: } U_{GS} \geq U_{GS,th} \text{ und } U_{DS} \geq (U_{GS} - U_{GS,th}) \end{cases} \quad (2.13)$$

Dabei wird mit der Beweglichkeit der Ladungsträger  $\mu_n$  (hier: Elektronen) in  $\text{m}^2/\text{Vs}$ , dem Kapazitätsbelag  $C'_{OX}$  des Gate-Oxids in  $\text{F}/\text{m}^2$ , der Länge  $L$  und der Weite  $W$  des Gates ein so genannter Steilheitskoeffizient  $K$  in  $\text{A}/\text{V}^2$  gemäß Gleichung (2.14) definiert [Tietze und Schenk 1999].

$$K = \mu_n \cdot C'_{OX} \cdot \frac{W}{L} \quad (2.14)$$

Für Blockierspannungen  $U_{DS} > 50\text{V}$  muss im ohmschen Bereich (OB) der Bahnwiderstand  $R_{n^-}$  der niedrig dotierten  $n^-$ -Basis berücksichtigt werden. Bei einem MOSFET mit einer Blockierspannung  $U_{DS} = 600\text{V}$  fallen ca. 95% des Gesamtbahnwiderstands in der  $n^-$ -Basis an. Der Widerstand der  $n^-$ -Basis kann gemäß Gleichung (2.15) aus der Dotierungsdichte und den geometrischen Parametern

berechnet werden.

$$R_{n^-} = \frac{w_B}{e \cdot \mu_n \cdot N_D \cdot A} \quad (2.15)$$

**Durchlassverhalten des IGBTs** Bei der Ausgangskennlinie des IGBTs, die in Abbildung 2.19(b) schematisch dargestellt ist, wird zwischen dem aktiven Bereich (AkB) und dem – analog zum Bipolartransistor – Sättigungsbereich (SäB) unterschieden. Der größte Unterschied zur Kennlinie des MOSFETs ist im Sättigungsbereich für kleine Spannungs- und Stromwerte, dem so genannten Schwellbereich, zu erkennen. Der IGBT leitet den Strom erst, wenn die Kollektor-Emitter-Spannung  $U_{CE}$  größer als ca. 0,6...0,7 V wird, wohingegen die Ausgangskennlinie des MOSFETs im Ursprung beginnt. Dieses Verhalten lässt sich erklären, wenn man davon ausgeht, dass der bipolare  $p^+n^-p^+$ -Transistor noch nicht durchgesteuert ist und der Strom über dem Eingangs-MOSFET einen zusätzlichen pn-Übergang überwinden muss (Abbildung 2.18(b)).

Die stationäre Ausgangskennlinie des IGBTs für den Blockierbereich (BB) und den aktiven Bereich (AkB) ist in Gleichung (2.16) mit dem Stromverstärkungsfaktor  $A_{pnp}$  des  $p^+n^-p^+$ -Transistor definiert [Schröder 2006].

$$I_C = \begin{cases} 0 & \text{für BB: } U_{GE} < U_{GE,th} \\ \frac{1}{1-A_{pnp}} \cdot \frac{K}{2} \cdot (U_{GE} - U_{GE,th})^2 & \text{für AkB: } U_{GE} \geq U_{GE,th} \text{ und } U_{CE} \geq (U_{GE} - U_{GE,th}) \end{cases} \quad (2.16)$$

Auch hier ist der Strom im aktiven Bereich nicht mehr von der Kollektor-Emitter-Spannung abhängig, sondern nur noch von der steuernden Gate-Emitter-Spannung  $U_{GE}$ . In diesem Bereich – meist bei  $U_{CE} = 20\text{ V}$  und  $I_C = I_{C,n}$  – wird die Übertragungsteilheit oder auch Transkonduktanz  $g_{fs}$  gemäß Gleichung (2.17) angegeben.

$$g_{fs} = \frac{dI_C}{dU_{GE}} \approx \frac{I_C}{U_{GE} - U_{GE,th}} \quad (2.17)$$

Der aktive Bereich des IGBTs zeigt bis auf den Verstärkungsfaktor  $A_{pnp}$  große Ähnlichkeit mit dem Verhalten des MOSFETs im Abschnürbereich (AB).

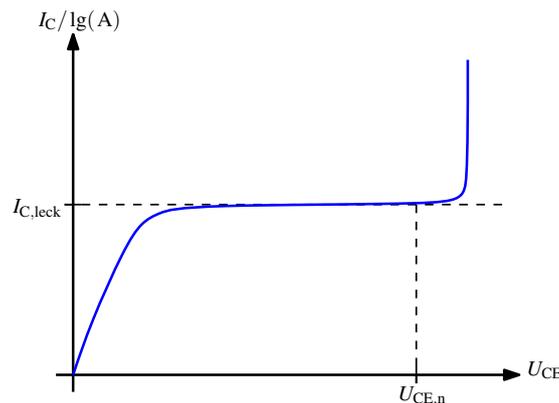
Für den Sättigungsbereich (SäB) ( $U_{GE} \geq U_{GS,th}$  und  $0 \leq U_{CE} < (U_{GE} - U_{GE,th})$ ) gilt stark vereinfacht der Zusammenhang zwischen Kollektor-Emitter-Spannung und Kollektorstrom gemäß [Schröder 2006] in Gleichung (2.18). Hierbei fasst die Variable  $K_2$  einen umfassenden Term für eine bessere Übersicht zusammen. Dieser Ausdruck ist für moderne IGBTs nur noch bedingt gültig und kann dort nur mit Hilfe von umfangreichen numerischen Berechnungen bestimmt werden.

$$U_{CE} = \frac{k \cdot T}{e} \cdot \ln [(1 - A_{pnp}) \cdot K_2 \cdot I_C] + \frac{1 - A_{pnp}}{K} \cdot \frac{I_C}{U_{GE} - U_{GE,th}} \quad (2.18)$$

Aus den Kennlinien von MOSFETs im ohmschen Bereich (OB) und IGBTs im Sättigungsbereich (SäB) (Gleichung (2.13) und (2.18)) folgt, dass der Spannungsabfall eines IGBT bei gleicher Siliziumfläche und gleichem Strom kleiner ist als beim MOSFET<sup>19</sup>. Um dies zu verdeutlichen, wurden die differentiellen Widerstände  $r_D$  für den 600 V/75 A-IGBT *Infineon IGW75N60T* und den 650 V/60 A-MOSFET *Infineon IGW75N60T* aus den Ausgangskennlinien ihrer Datenblätter ermittelt. Der MOSFET hat einen differentiellen Widerstand von ca. 50 mΩ, wohingegen der IGBT nur ca. 9,5 mΩ aufweist.

<sup>19</sup> Dies gilt bei Leistungsbaulementen für  $U_{CE} = U_{DS} \geq 400\text{ V}$ .

**Blockierverhalten des IGBTs** Wird die Gate-Emitter-Spannung zu Null gesetzt und der Strommaßstab in Abbildung 2.19(b) stark vergrößert, so erhält man die Blockierkennlinie des IGBTs, die das Vorwärtssperren des Bauteils charakterisiert. In Abbildung 2.20 ist der schematische Verlauf solch einer Blockierkennlinie gezeigt. Dabei steigt der Strom durch das blockierende Bauteil mit steigender Kollektor-Emitter-Spannung zunächst stark an und verweilt bis zum Erreichen der Nennspannung  $U_{CE,n}$  auf dem Wert des so genannten Leckstromes  $I_{C,leck}$ , der in den IGBT-Datenblättern angegeben wird und stark von der Temperatur des Bauteils abhängt. So wird für das IGBT-Modul *Infineon FZ2400R17KF6C B2* der Leckstrom, der dort Kollektor-Emitter-Reststrom genannt wird, bei 25 °C mit maximal 4,5 mA und bei 125 °C bereits mit maximal 240 mA angegeben.



**Abbildung 2.20:** Schematische Blockierkennlinie des IGBTs [Berberich 2005]

Bei einem Heißsperrdauertest [Lutz 2006] über ca. 1000h wird das Bauteil bei maximal zulässiger Temperatur mit seiner Nennspannung beansprucht. Dabei wird stets der Leckstrom gemessen. Steigt dieser über der Zeit stark an, so zeigt dies Schwachstellen in der Randkontur oder in der Passivierung der IGBT-Chips an.

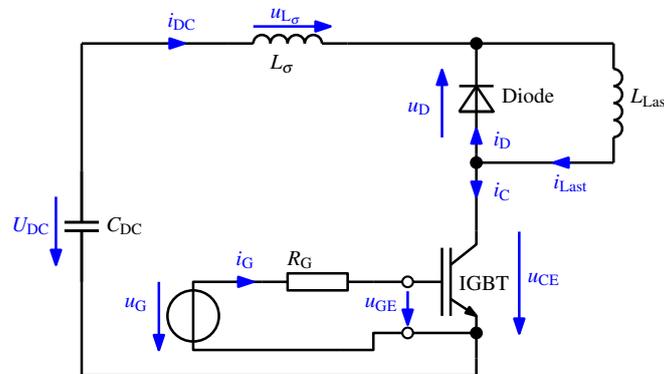
## 2.3.2 Dynamische Eigenschaften

Ausgehend vom vollständigen Ersatzschaltbild des IGBTs in Abbildung 2.17 kann das dynamische Verhalten des IGBTs behandelt werden. Dabei werden im Folgenden die transienten Übergänge vom Blockierverhalten zum Durchlassverhalten und umgekehrt beschrieben. Problematisch dabei ist die Tatsache, dass einige Kapazitätswerte im Ersatzschaltbild des IGBTs wiederum vom Betriebszustand ( $u_{CE}$ ,  $i_C$  und  $u_{GE}$ ) abhängig sind, so dass teilweise eine geschlossene Lösung der relevanten Funktionen des Schaltverhaltens (z.B.  $u_{CE} = f(t)$ ,  $i_C = f(t)$ ,  $u_{GE} = f(t)$ ,  $i_G = f(t)$ ) nicht möglich und diese nur durch numerische Simulationen zu erhalten sind. Zur Vereinfachung wird die kleine kollektorseitige Kapazität der RLZ<sub>C</sub>  $C_{CBJ}$  und die ebenfalls kleine Kapazität zwischen Kollektor und n<sup>-</sup>-Basis  $C_{CBD}$  vernachlässigt.

### 2.3.2.1 Einschalten

Für die Beschreibung der Schaltvorgänge an Leistungshalbleitern hat sich die abschnittsweise Definition der Transienten, hier der Kollektor-Emitter-Spannung  $u_{CE}$ , des Kollektorstromes  $i_C$  und steuer-

seitigen Größen wie der Steuerspannung  $u_G$ , der Gate-Emitter-Spannung  $u_{GE}$  und des Gatestroms  $i_G$ , bewährt. Hierzu wird eine einfache Schaltung zur Ermittlung des Schaltverhaltens des IGBTs vorausgesetzt. In der Schaltung des Tiefsetzstellers (TSS) in Abbildung 2.21 sind alle zur Beschreibung des IGBT-Schaltverhaltens notwendigen Größen eingezeichnet.



**Abbildung 2.21:** Schaltung eines IGBTs in einem Tiefsetzsteller mit Definition aller elektrischen Größen

In Abbildung 2.22 ist der qualitative, zeitliche Verlauf der Steuer- und Lastgrößen am IGBT gemäß [Mohan et al. 2003, Schröder 2006, John et al. 1999] gezeigt, deren Zeitabschnitte im Folgenden vorgestellt werden.

#### Laden der MOSFET-Kapazitäten (Abbildung 2.22: $t_{E,0} \leq t < t_{E,1}$ )

Bei einem Sprung der Steuerspannung  $u_G$  von  $U_{B-}$  auf  $U_{B+}$  werden die Kapazitäten des MOSFET-Steuerkopfes geladen bzw. umgeladen. Die Gate-Emitter-Spannung steigt von  $U_{B-}$  auf den Wert der so genannten Einsetz- oder Threshold-Spannung  $U_{GE,th}$ . Die Source-Oxid-Kapazität  $C_{OXS}$ , die Metallisierungskapazität  $C_M$ , die Drain-Oxid-Kapazität  $C_{OXD}$  und die veränderliche Kapazität der Verarmungszone zwischen Gate und Bahngebiet  $C_{GDJ}$  werden gemäß der Gleichungen (2.19) und (2.20) zusammengefasst.

$$C_{GE} = C_{OXS} + C_M \approx const. \quad (2.19)$$

$$C_{GC} = \frac{C_{OXD} \cdot C_{GDJ}}{C_{OXD} + C_{GDJ}} = f(U_{GC}) \quad (2.20)$$

In dem Kleinsignal-Modell eines MOSFETs werden die beiden Eingangskapazitäten parallel geschaltet [Tietze und Schenk 1999]. So muss die steuernde Spannung  $u_G$  stets die Parallelschaltung aus  $C_{GE}$  und  $C_{GC}$  umladen. Der Verlauf der Gate-Emitter-Spannung ist durch Gleichung (2.21) definiert.

$$u_{GE} = (U_{B+} - U_{B-}) \cdot \left(1 - e^{-(t-t_{E,0})/\tau_1}\right) + U_{B-} \quad (2.21)$$

Die Zeitkonstante  $\tau_1$  wird dabei aus dem externen sowie dem modulinternen Gate-Vorwiderstand und der Parallelschaltung aus  $C_{GE}$  und  $C_{GC}$  gebildet. Der aus der Beschreibung für die *Metal-Insulator-Semiconductor*- oder auch MIS-Struktur in [Schröder 2006] abgeleitete Verlauf der Gate-Kollektor-Kapazität  $C_{GC}$  in Abbildung 2.23 zeigt, dass für hohe Spannungsdifferenzen  $u_{CE} - u_{GE}$  über der MIS-Struktur durch die Reihenschaltung die resultierende Kapazität  $C_{GC}$  nur noch ca. 20% der enthaltenen konstanten Oxidkapazität  $C_{OXD}$  aufweist.

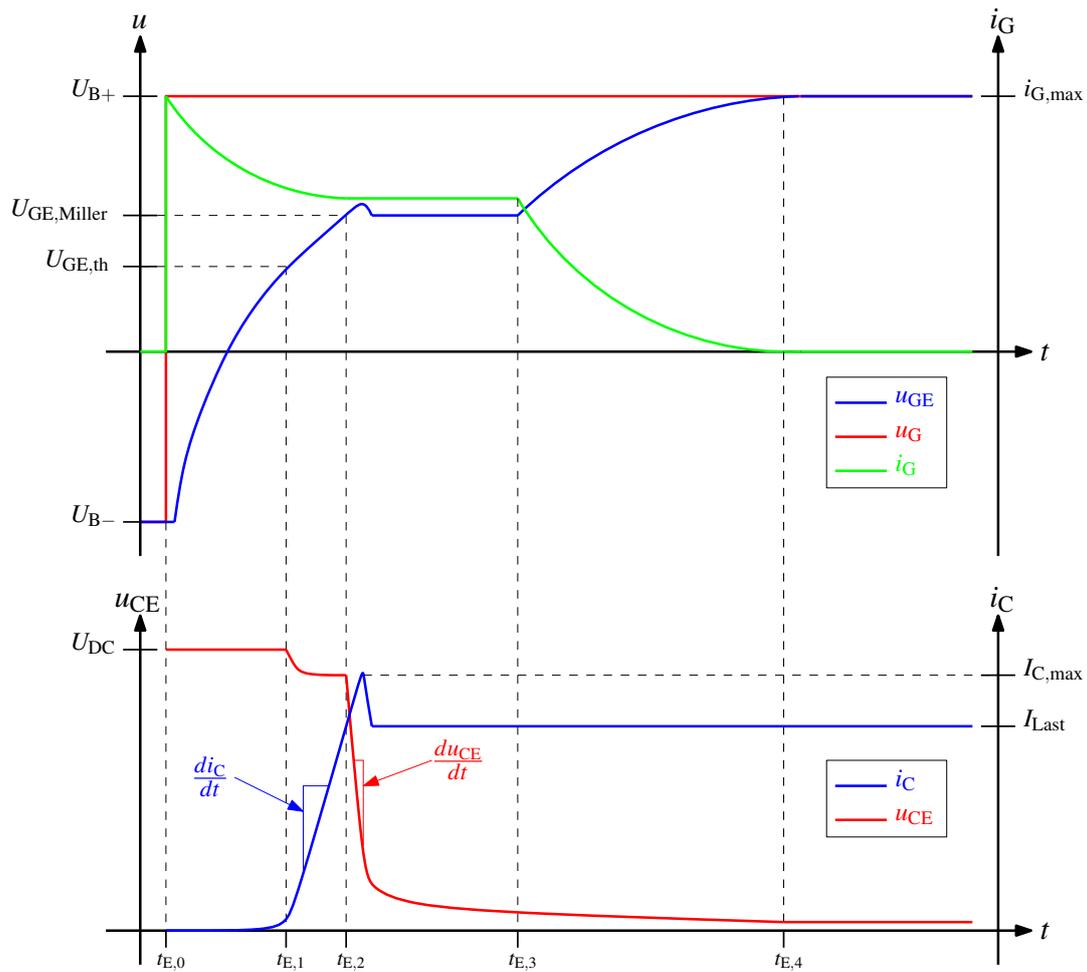


Abbildung 2.22: Schaltzustände beim Einschalten des IGBTs

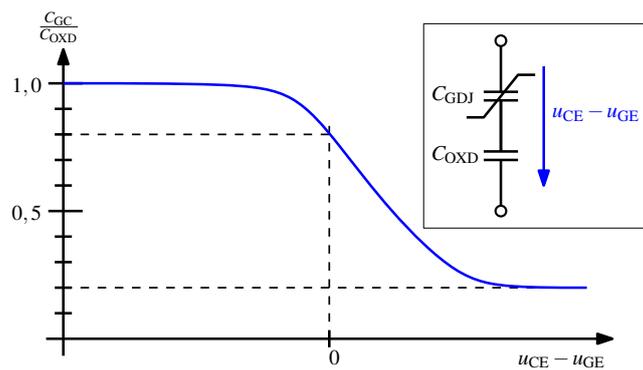


Abbildung 2.23: Qualitativer Verlauf der Gate-Kollektor-Kapazität über der anliegenden Spannung  $u_{CE} - u_{GE}$ , nach [Schröder 2006]

In der Parallelschaltung mit  $C_{GE}$  bedeutet dies, dass  $C_{GC}$  für große Spannungsdifferenzen  $u_{CE} - u_{GE}$  vernachlässigt werden kann. Der Gatestrom  $i_G$  muss näherungsweise nur noch die Gate-Emitter-Kapazität aufladen, um die Threshold-Spannung des MOSFET-Steuerkopfes zu erreichen. Es gilt für

die Zeitkonstante somit Gleichung (2.22).

$$\tau_1 = R_G^* \cdot (C_{GE} + C_{GC}) \approx R_G^* \cdot C_{GE} = (R_G + R_{G,int}) \cdot C_{GE} \quad (2.22)$$

Der für die Auslegung der Endstufe der Gate-Treiberschaltung wichtige maximale Gatestrom  $i_{G,max}$  wird dabei nach Gleichung (2.23) nur durch den gesamten Gatevorwiderstand begrenzt.

$$i_{G,max} = \frac{(U_{B+} - U_{B-})}{R_G + R_{G,int}} \quad (2.23)$$

Ist die Höhe der Threshold-Spannung  $U_{GE,th}$  näherungsweise bekannt, so kann durch Umstellen der Gleichung 2.21 die Einschaltverzögerungszeit oder auch *Turn-On Delay*  $t_{D,ON}$  gemäß Gleichung (2.24) berechnet werden.

$$t_{D,ON} = t_{E,1} - t_{E,0} = -\tau_1 \cdot \ln \left( \frac{U_{B+} - U_{GE,th}}{U_{B+} - U_{B-}} \right) \quad (2.24)$$

#### **Anstieg des Kollektorstromes** (Abbildung 2.22: $t_{E,1} \leq t < t_{E,2}$ )

Die Gate-Emitter-Spannung hat nun die Threshold-Spannung  $U_{GE,th}$  erreicht, die zum Beispiel beim *Infineon FZ2400R17KF6C B2* laut Datenblatt einen typischen Wert von 5,5 V aufweist, und der IGBT beginnt Strom zu leiten. Die Gate-Emitter-Spannung steigt weiterhin mit dem in Gleichung (2.21) beschriebenen Zeitverlauf. Die Kollektor-Emitter-Spannung hat hier, abzüglich des induktiven Spannungsabfalles  $u_{L_\sigma}$  an der Streuinduktivität  $L_\sigma$  im Kommutierungskreis, noch einen hohen Wert. Daher befindet sich der IGBT in seinem aktiven Bereich, in dem der Kollektorstrom nahezu unabhängig von der Kollektor-Emitter-Spannung gemäß Gleichung (2.17) gesteuert werden kann.

Der Gatestrom  $i_G$  teilt sich in drei Teilströme auf, wie in Abbildung 2.17 zu sehen ist: Der Strom  $i_{GC}$  fließt über die Kapazitäten  $C_{OXD}$  und  $C_{GDJ}$  zum Kollektor. Der Strom  $i_{GE}$  fließt über die Parallelschaltung aus  $C_{OXS}$  und  $C_M$  und der Strom  $i_{MOS}$  fließt in das Gate des als ideal anzusehenden MOSFET und ist daher zu vernachlässigen. Diesen Zusammenhang beschreibt Gleichung (2.25).

$$i_G = C_{GE} \cdot \frac{du_{GE}}{dt} - C_{GC} \cdot \frac{d(u_{CE} - u_{GE})}{dt} + i_{MOS} \quad (2.25)$$

Zusammen mit Gleichung (2.17) und der vernachlässigten Kapazität  $C_{GC}$  lässt sich Gleichung (2.26) erstellen, aus der sich erkennen lässt, dass die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  hier proportional zur Höhe des Gatestromes  $i_G$  ist.

$$\begin{aligned} \frac{di_C}{dt} &= g_{fs} \cdot \frac{du_{GE}}{dt} \\ \frac{di_C}{dt} &= \frac{g_{fs}}{C_{GE}} \cdot i_G \end{aligned} \quad (2.26)$$

Der beschriebene Zeitabschnitt endet, wenn der Kollektorstrom  $i_C$  den Laststrom  $I_{Last}$  erreicht.

#### **Abfall der Kollektor-Emitter-Spannung und Miller-Plateau** (Abbildung 2.22: $t_{E,2} \leq t < t_{E,3}$ )

Die Freilaufdiode beginnt im oben genannten Zeitintervall Spannung zu übernehmen. Es tritt ein *Reverse-Recovery*-Effekt auf, der eine Stromspitze im Kollektorstrom  $i_C$  verursacht. Die Höhe dieser Stromspitze ist allein abhängig von der verwendeten Diode, also ihrer Reaktion auf die Stromänderung, mit der der Diodenstrom auf den IGBT kommutiert wird. Nach Erreichen der Rückstromspitze nimmt der Kollektorstrom  $i_C$  den Wert des Laststromes  $I_{Last}$  an. Der Strom ist vollständig von der Freilaufdiode auf den IGBT kommutiert.

Da die Kollektor-Emitter-Spannung im oben genannten Zeitintervall insbesondere nach Erreichen der Rückstromspitze stark fällt, nimmt die Gate-Kollektor-Kapazität  $C_{GC}$  gemäß Abbildung 2.23 zu. Diese immer größer werdende Kapazität muss ebenfalls vom Gatestrom  $i_G$  umgeladen werden. Somit bleibt die Gate-Emitter-Spannung bis zum Zeitpunkt  $t_{E,3}$  konstant. Dies wird allgemein das *Miller-Plateau* genannt. Da sich der IGBT noch im aktiven Bereich befindet, lässt sich die Miller-Spannung  $U_{GE,Miller}$  näherungsweise mit Gleichung (2.27) ausdrücken.

$$U_{GE,Miller} = U_{GE,th} + \frac{I_C}{g_{fs}} \quad (2.27)$$

Mit einer konstanten Gate-Emitter-Spannung folgt aus Gleichung (2.25), dass die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  in diesem Zeitabschnitt gemäß Gleichung (2.28) ebenfalls proportional zum Gatestrom  $i_G$  ist.

$$\begin{aligned} i_G &= C_{GE} \cdot \frac{du_{GE}}{dt} - C_{GC} \cdot \frac{du_{CE}}{dt} + C_{GC} \cdot \frac{du_{GE}}{dt} \\ \Rightarrow \frac{du_{CE}}{dt} &= -\frac{1}{C_{GC}} \cdot i_G \end{aligned} \quad (2.28)$$

Es ist jedoch zu beachten, dass die Kapazität  $C_{GC}$  keineswegs konstant ist. Mit sinkender Kollektor-Emitter-Spannung wird diese Kapazität größer, so dass bei einem konstanten Gatestrom  $i_G$  die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  ebenfalls abnimmt.

Ist der maximale Ausgangsstrom der Gate-Treiberschaltung zu klein, um die größer werdende Gate-Kollektor-Kapazität aufzuladen, so kann beobachtet werden, dass die Gate-Emitter-Spannung sogar während der Miller-Phase kurz absinkt, um danach dann wieder auf den Wert  $U_{GE,Miller}$  zu steigen.

### Zweiter Anstieg der Gate-Emitter-Spannung (Abbildung 2.22: $t_{E,3} \leq t < t_{E,4}$ )

Die Kollektor-Emitter-Spannung ist nun soweit abgesunken, dass sich der IGBT im Sättigungsbereich befindet, die Gate-Kollektor-Kapazität  $C_{GC}$  ihren Maximalwert erreicht und somit konstant bleibt. Daher steigt die Gate-Emitter-Spannung  $u_{GE}$  nun bis zu ihrem Endwert  $U_{B+}$  an. Die Zeitkonstante  $\tau_2$  für diese Aufladung ist größer als  $\tau_1$  und berechnet sich mit Gleichung (2.29).

$$\tau_2 = (R_G + R_{G,int}) \cdot (C_{GE} + C_{GC}) \quad (2.29)$$

Somit ergibt sich der Zeitverlauf des zweiten Anstiegs der Gate-Emitter-Spannung wie in Gleichung (2.30) dargestellt.

$$u_{GE} = (U_{B+} - U_{B-}) \cdot \left(1 - e^{-(t-t_{E,3})/\tau_2}\right) + U_{B-} \quad (2.30)$$

Der Gatestrom wird bei Erfüllung der Bedingung  $u_{GE} = U_{B+}$  zu Null und die Kollektor-Emitter-Spannung nimmt ihren so genannten Sättigungswert  $U_{CE,sat}$  an, der bei einem IGBT des Typs *Infineon FZ2400R17KF6CB2* z.B. ca. 3 V groß ist. Der IGBT ist nun komplett eingeschaltet.

#### 2.3.2.2 Ausschalten

Der Ausschaltvorgang des IGBTs vollzieht sich in umgekehrter Reihenfolgen zum Einschaltvorgang. Die Zeitverläufe der Größen am IGBT sind in Abbildung 2.24 dargestellt. Vor dem Ausschaltvorgang hat die Gate-Emitter-Spannung  $u_{GE}$  konstant den Wert  $U_{B+}$ , der Kollektorstrom  $i_C$  ist gleich dem Laststrom  $I_{Last}$  und die Kollektor-Emitter-Spannung hat den Wert  $U_{CE,sat}$ . Zum Zeitpunkt  $t_{A,0}$  beginnt der Ausschaltvorgang.

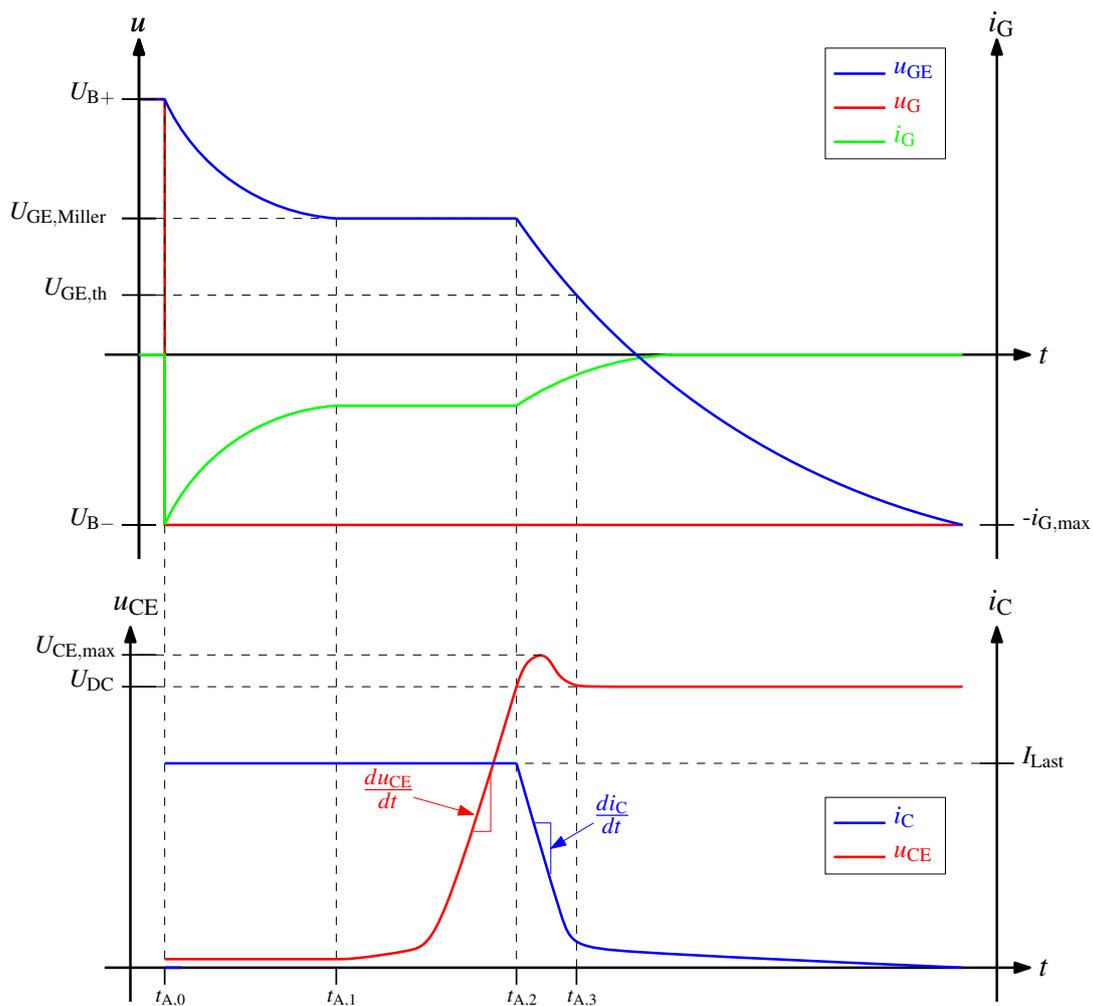


Abbildung 2.24: Schaltzustände beim Ausschalten des IGBT

**Entladen der MOSFET-Kapazitäten** (Abbildung 2.24:  $t_{A,0} \leq t < t_{A,1}$ )

Die Steuerspannung  $u_G$  springt von  $U_{B+}$  auf  $U_{B-}$ . Dadurch werden die im Kleinsignalersatzschaltbild des Eingangs-MOSFETs parallel geschalteten Kapazitäten  $C_{GE}$  und  $C_{GC}$  umgeladen. Da die Kollektor-Emitter-Spannung noch sehr klein ist, hat die Gate-Kollektor-Kapazität konstant ihren Maximalwert. Die Entladung der Parallelschaltung aus Gate-Emitter- und Gate-Kollektor-Kapazität erfolgt demnach mit der Zeitkonstante  $\tau_2$  nach Gleichung (2.31)

$$u_{GE} = (U_{B+} - U_{B-}) \cdot e^{-(t-t_{A,0})/\tau_2} + U_{B-} \quad (2.31)$$

Ist die Miller-Spannung  $U_{GE,Miller}$  erreicht, ist dieser Zeitabschnitt abgeschlossen. Die Zeitspanne  $t_{A,1} - t_{A,0}$  wird als Ausschaltverzögerungszeit  $t_{D,OFF}$  definiert und berechnet sich ähnlich zu Gleichung (2.24).

**Anstieg der Kollektor-Emitter-Spannung und Miller-Plateau** (Abbildung 2.24:  $t_{A,1} \leq t < t_{A,2}$ )

Die Gate-Emitter-Spannung hat das Miller-Plateau erreicht und bleibt somit konstant auf dem Wert  $U_{GE,Miller}$ , der mit Gleichung (2.27) berechnet werden kann. Der IGBT befindet sich jetzt im aktiven Bereich. Der gesamte Gatestrom fließt nun gemäß Gleichung (2.25) über die Gate-Kollektor-

Kapazität  $C_{GC}$  und nach Gleichung (2.28) wird die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit vom Gatestrom beeinflusst. Hierbei ist wiederum zu beachten, dass die Kapazität  $C_{GC}$  stark von der Kollektor-Emitter-Spannung  $u_{CE}$  abhängt. Mit steigender Kollektor-Emitter-Spannung wird die Kapazität  $C_{GC}$  kleiner und somit steigt bei konstantem Gatestrom  $i_G$  die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  an. Der beschriebene Abschnitt endet, wenn die Kollektor-Emitter-Spannung die Spannung  $U_{DC}$  erreicht.

#### **Abfall des Kollektorstromes** (Abbildung 2.24: $t_{A,2} \leq t < t_{A,3}$ )

Wenn die Kollektor-Emitter-Spannung die Spannung  $U_{DC}$  erreicht hat, endet das Miller-Plateau und die Gate-Emitter-Spannung  $u_{GE}$  sinkt. Der Kollektorstrom  $i_C$  sinkt ebenfalls, da die Freilaufdiode beginnt, den Laststrom zu führen. Durch die hohe Kollektor-Emitter-Spannung  $u_{CE}$  hat die Gate-Kollektor-Kapazität einen kleinen Wert, so dass der Kollektorstromabfall  $di_C/dt$  in erster Näherung wie beim Einschalten in Gleichung (2.26) vom Steilheitskoeffizienten  $g_{fs}$ , der konstanten Gate-Emitter-Kapazität  $C_{GE}$  und dem Gatestrom  $i_G$  abhängt.

Durch die Änderung des Kollektorstromes  $i_C$  kommt es zu einer Änderung des Zwischenkreisstromes  $i_{DC}$ . Diese verursacht eine Überspannung, die über dem IGBT den Wert  $U_{CE,max}$  bedingt. Näheres kann Kapitel 3.2.1 entnommen werden.

#### **Schweifstromphase** (Abbildung 2.24: $t \geq t_{A,3}$ )

Nach der Kollektor-Emitter-Überspannung hat der Kollektorstrom einen kleinen Wert und die so genannte *Schweifstromphase* erreicht. In diesem Zeitabschnitt werden die Löcher aus der  $n^-$ -Basis geräumt. Da die Beweglichkeit der Löcher geringer ist als die der Elektronen, kann diese Phase einen großen Zeitraum des gesamten Ausschaltvorgangs einnehmen und trägt daher auch, da die Kollektor-Emitter-Spannung in dieser Zeit den Wert des Schalterstromes  $U_{CE}$  hat, erheblich zu den Schaltverlusten im Bauteil bei. Der Anfangswert des Schweifstromes bei  $t = t_{A,3}$  und die Zeitkonstante, mit der der Schweifstrom abklingt, ist abhängig vom Leistungshalbleiter-Design, der Temperatur und der Gatebeschaltung, also der Schaltgeschwindigkeit.

Die Gate-Emitter-Spannung sinkt während der Schweifstromphase auf den Wert der negativen Steuerspannung  $U_{B-}$ . Der IGBT ist damit vollständig ausgeschaltet.

### **2.3.3 Verhalten im Fehlerfall**

Der IGBT stellt ein kurzschlussfestes Bauelement dar. Er ist in der Lage für einen kurzen Zeitraum einen Überstrom zu führen, den er durch seine Halbleiterstruktur begrenzt. Eine eventuelle Zerstörung des Bauteils kann durch zu hohe Halbleitertemperaturen verursacht werden, die dadurch entstehen, dass während eines Kurzschlusses ein hoher Kurzschlussstromwert  $I_{C,SC}$  durch das Bauteil fließt, der gleichzeitig mit der begrenzenden Wirkung des Bauteils über dem IGBT einen hohen Kollektor-Emitter-Spannungsabfall erzeugt. Ein IGBT kann während seiner gesamten Lebensdauer mehrere Kurzschlüsse führen, ohne dass seine Funktionsweise beeinträchtigt wird. Dafür wird vom Hersteller unter Berücksichtigung technischer Bedingungen<sup>20</sup> ein Kurzschluss-SOA (Safe Operating Area) angegeben [Nicolai et al. 1998]. Dieser SOA berücksichtigt u.a. die kritische Energie  $W_C$ , die im Bauteil während eines Kurzschlusses umgesetzt werden darf. Ein Überschreiten dieses Wertes führt aufgrund

<sup>20</sup> Jeder Kurzschluss wird innerhalb von  $10\mu s$  abgeschaltet. Der Zeitraum zwischen zwei Kurzschlüssen beträgt mindestens 1 s. Während der Gesamtlebensdauer des IGBTs dürfen nicht mehr als 1000 Kurzschlüsse auftreten.

der großen Erwärmung zum einen dazu, dass der IGBT einrastet, d.h. seine Abschaltfähigkeit verliert, und infolgedessen thermisch zerstört wird. Zum anderen kann der Leckstrom nach erfolgreichem Abschalten so erhöht werden, dass dieser thermisch weitere Ladungsträger erzeugt, die zum Durchbruch des Bauteils und somit ebenfalls zu seiner Zerstörung führen können [Lutz 2006]. Wird der Kurzschlussstrom zu schnell abgeschaltet, entsteht dadurch mit den Streuinduktivitäten im Kommutierungskreis eine hohe Überspannung, die die Blockierfähigkeit des IGBTs überschreitet [Chokhwalwa et al. 1993]. Dagegen kann der als Standard anzusehende *Soft Turn-Off*, bei dem ein sehr großer Gatevorwiderstand, z.B.  $R_G \approx 100 \Omega$ , das Abschalten des Kurzschlussstromes verlangsamt, oder eine aktive Anpassung der Schaltgeschwindigkeit gemäß [Grbovic 2007] angewendet werden. Weiterhin müssen sehr viele Ladungsträger nach dem Kurzschlussstrom sehr schnell aus dem Bauelement geräumt werden, die sonst durch die Sperrspannung zum Avalanchedurchbruch beschleunigt werden könnten [Lutz 2006]. Erschwerend kommt hinzu, dass die in einem IGBT-Modul auftretenden Teilkurzschlussströme durch die konstruktive Aufteilung der Einzelchips nicht symmetrisch verteilt werden, was somit zu Belastungsschwerpunkten im Modul und frühzeitigem Ausfall führen kann [Barnes et al. 2005]. Nach einem erfolgreichen Abschalten eines Kurzschlusses durch den IGBT ist zu beachten, dass der Strom auf die dazugehörige Freilaufdiode kommutiert, die dann durch die entstehende Belastung zerstört werden kann.

Für den IGBT wird in der Belastung zunächst zwischen *harten* und *weichen* Kurzschlüssen unterschieden. Dies beschreibt die Größe der im Ersatzschaltbild für einen Brückenkurzschluss in Abbildung 2.25 eingezeichneten Kurzschlussinduktivität  $L_{SC}$ . Das Eintreten des Kurzschlusses wird durch einen idealen Schalter, der zum Zeitpunkt  $t_{SC}$  schließt, dargestellt. Ein harter Kurzschluss beschreibt eine niederinduktive Kurzschlussverbindung, bei der die entstehenden Stromanstiegsgeschwindigkeiten lediglich durch den IGBT und seine Treiberschaltung bestimmt werden. Bei einem weichen Kurzschluss wird der Anstieg des Kurzschlussstromes durch die Kurzschlussinduktivität  $L_{SC}$  begrenzt.

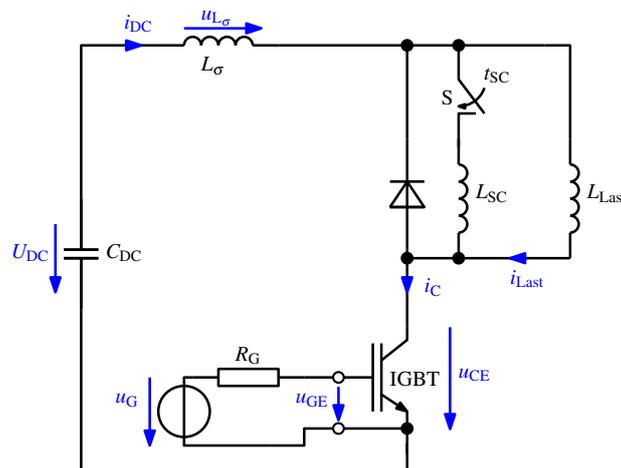
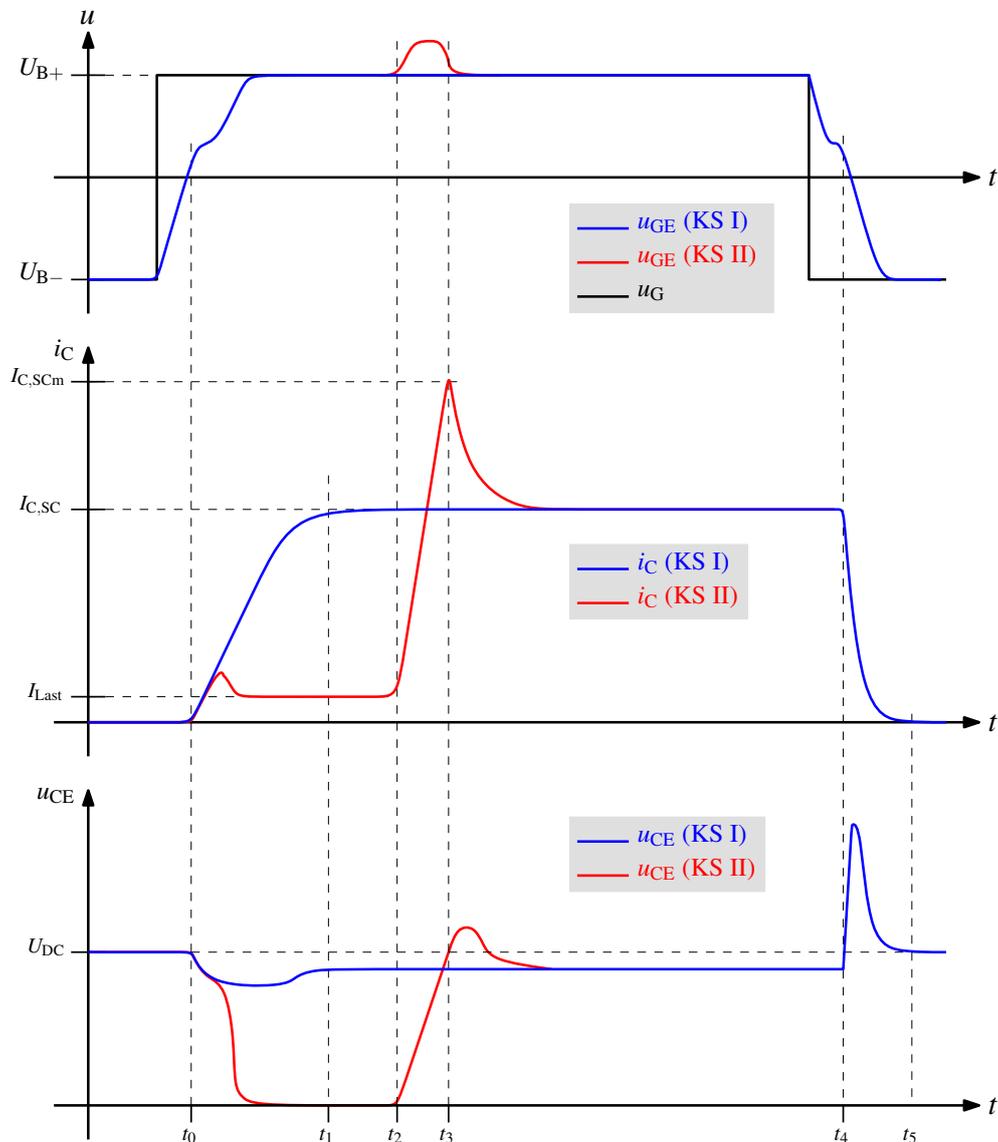


Abbildung 2.25: Ersatzschaltbild für einen Brückenkurzschluss

Der Zeitpunkt  $t_{SC}$ , bei dem der Kurzschluss auftritt, wird durch den Typ des Kurzschlusses bestimmt:

- Beim *Kurzschluss I* (KS I) steht der Kurzschluss bereits vor dem Einschalten des IGBTs bei  $t_0$  an. Es gilt  $t_{SC} \leq t_0$ .
- Beim *Kurzschluss II* (KS II) tritt der Kurzschluss nach dem Einschalten des IGBTs auf. Es gilt  $t_{SC} > t_0$ .

Die schematischen Zeitverläufe der charakteristischen Lastgrößen sowie der Steuer- und Gatespannung am IGBT sind für den KS I und den KS II in Abbildung 2.26 dargestellt und werden im Folgenden beschrieben.



**Abbildung 2.26:** Schematische Zeitverläufe bei Kurzschluss I (blau) und Kurzschluss II (rot)

**Kurzschluss I:** Der IGBT schaltet bei  $t = t_0$  auf den bestehenden Kurzschluss (S ist geschlossen) und der Kollektorstrom  $i_C$  steigt mit einer Kollektorstromänderungsgeschwindigkeit, die nach Gleichung (2.26) abhängig vom Gatestrom  $i_G$  ist, an. Durch diesen Stromanstieg gibt es einen induktiven Spannungsabfall an den Streuinduktivitäten im Kommutierungskreis, was zu einem leichten Spannungseinbruch über dem IGBT führt. Bei  $t = t_1$  hat der Kollektorstrom den stationären Kurzschlussstrom  $I_{C,SC}$  erreicht. Da sich der IGBT dank der hohen Kollektor-Emitter-Spannung im aktiven Bereich befindet, ist der Kurzschlussstrom  $I_{C,SC}$  mit Gleichung (2.17) direkt von der Gate-Emitter-Spannung abhängig und beträgt abhängig von der Temperatur und dem Design des Leistungshalbleiters

bei  $u_G = 15\text{ V}$  ca. das 4...10-fache des IGBT-Nennstromes  $I_{C,n}$ . Zwischen  $t_1$  und  $t_4$  fließt weiter der Kurzschlussstrom, während fast die volle Zwischenkreisspannung abzüglich eines ohmschen Spannungsabfalles der parasitären Elemente des Zwischenkreises am IGBT anliegt. Zum Zeitpunkt  $t = t_4$  wird der Kurzschluss durch den IGBT selbst abgeschaltet. Durch das negative  $di_C/dt$  kommt es zu einer Spannungsspitze. Da diese zur Zerstörung des IGBT führen kann, ist es wichtig an dieser Stelle Maßnahmen wie *Soft Turn-Off* oder Active Clamping gemäß Abschnitt 3.2.1 durch die Ansteuerung des IGBTs einzuführen.

**Kurzschluss II:** Der IGBT schaltet zum Zeitpunkt  $t = t_0$  normal ein. Nach dem Reverse-Recovery der Diode fließt der Laststrom  $I_{\text{Last}}$  durch den IGBT, dessen Kollektor-Emitter-Spannung auf den Wert der Sättigungsspannung  $U_{CE,\text{sat}}$  absinkt. Zum Zeitpunkt  $t = t_2$  tritt der Kurzschluss ein. Der Kurzschlussstrom steigt nun sehr schnell an. Das  $di_C/dt$  wird hier lediglich durch die Kurzschlussinduktivität  $L_{SC}$  sowie die Streuinduktivität  $L_\sigma$  begrenzt. Wenn der Kollektorstrom den durch die Gate-Emitter-Spannung  $u_{GE}$  und den Steilheitskoeffizienten  $g_{fs}$  definierten Wert erreicht hat, entsättigt der IGBT und die Kollektor-Emitter-Spannung  $u_{CE}$  steigt stark an [Grbovic 2007]. Da die Kollektor-Emitter-Spannung anfangs klein ist, hat die Gate-Kollektor-Kapazität  $C_{GE}$  ihren Maximalwert. Diese Tatsache und die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  lassen einen Strom über die Gate-Kollektor-Kapazität  $C_{GC}$  ins Gate des IGBTs fließen. Dadurch steigt wiederum die Gate-Emitter-Spannung  $u_{GE}$  über den Wert der positiven Versorgungsspannung der Ansteuerschaltung  $U_{B+}$  an und lässt damit den Kollektorstrom noch weiter ansteigen. Es kommt daher bei  $t = t_3$  zu einem großen Überstrom, der, abgesehen von der Gefahr des Einrastens für den IGBT, eine große Belastung für das gesamte Umrichtersystem darstellt, da hier die normalerweise strombegrenzende Wirkung des IGBTs teilweise außer Kraft gesetzt wird. Durch das Ansteigen der Gate-Emitter-Spannung kann weiterhin die Gatestruktur des IGBTs, die für  $U_{GE,\text{max}} = \pm 20\text{ V}$  ausgelegt ist, beschädigt werden. An dieser Stelle ist die Implementierung einer so genannten Gate-Klemmung wichtig, welche die maximale Gate-Emitter-Spannung auf einen Wert geringfügig über der positiven Versorgungsspannung  $U_{B+}$ , z.B.  $17\text{ V}$ , begrenzt, um weiterhin die Steuerbarkeit des IGBTs zu gewährleisten. Mit größer werdender Kollektor-Emitter-Spannung sinkt der Wert der Gate-Kollektor-Kapazität und der Strom vom Kollektor in das Gate des IGBTs versiegt. Die Gate-Emitter-Spannung nimmt bei  $t = t_3$  wieder den Wert der positiven Versorgungsspannung  $U_{B+}$  an und der Kollektorstrom sinkt damit auf den stationären Kurzschlussstrom  $I_{C,SC}$ , der wie beim KS I berechnet wird. Das negative  $di_C/dt$  führt zu einer Überspannungsspitze der Kollektor-Emitter-Spannung. Zum Zeitpunkt  $t = t_4$  wird der Kurzschlussstrom wie schon beim KS I abgeschaltet.

Der Kurzschluss II stellt somit eine sehr große Belastung für den IGBT und das Umrichtersystem dar. Da seine Ausprägung vom verwendeten Umrichterdesign abhängt, werden von den IGBT-Herstellern keine Daten zum KS II angegeben. Der Stromrichterentwickler muss jedoch bei der Auslegung des Systems oder des Designs der Ansteuerschaltung diesen schwerwiegenden Fehler in Betracht ziehen und sollte dieses Verhalten möglichst messtechnisch untersuchen.

## 2.4 Modellierung von IGBT-Modulen

Der Entwurf einer komplexeren Ansteuerung eines IGBTs erfordert vorausgehende ausgiebige Simulationen, um die Anforderungen bezüglich Geschwindigkeit, Ausgangsstrom und Spannung der Ansteuerung genauer abschätzen zu können. Der Ausdruck *abschätzen* wird an dieser Stelle bewusst gewählt, da jede Simulation stets nur so präzise ist wie die dabei verwendeten Modelle. Um die am Gesamtsystem aus IGBT und Ansteuerung beteiligten Bauelemente wie den IGBT, dessen Freilaufdiode, MOSFETs, Operationsverstärker, Kleinsignaldioden usw. detailliert zu simulieren, ist der Einsatz von teilweise dreidimensionalen numerischen Simulationswerkzeugen erforderlich, die für die Untersuchung einer Schalttransiente eine immense Rechenleistung und dadurch Zeit benötigen. Für die Untersuchung des Schaltverhaltens ist eine große Anzahl iterativ durchgeführter Simulationen notwendig. Dies macht die Verwendung von vereinfachten Modellen notwendig, die in so genannten Schaltungssimulatoren berechnet werden können. Da die meisten Hersteller von elektronischen Bauelementen SPICE-kompatible Modelle ihrer Produkte anbieten, ergibt sich daraus die Notwendigkeit der Verwendung eines Simulators, der in der Lage ist, mit SPICE-Bibliotheken umzugehen.

Im Folgenden wird ein Überblick über die derzeit verfügbaren Methoden zur Simulation eines IGBTs mit Schaltungssimulatoren gegeben. Basis des Überblicks sind Veröffentlichungen in den IEEE-Literaturdatenbanken (Stand: April 2009). Anschließend wird das für die vorliegende Dissertation verwendete Modell zur Simulation des Schaltverhaltens eines Multichip-IGBT-Moduls erläutert.

### 2.4.1 Stand der Technik

Im Jahr 1988 erschien die auf seiner Dissertation basierende Veröffentlichung von Allen Hefner zum Thema *Modellierung von IGBTs* [Hefner 1988]. Diese und die nachfolgenden Veröffentlichungen desselben Autors gelten seither als Referenz zum Thema Simulation des IGBTs und dessen Applikationen. Dennoch sind seither sehr viele Veröffentlichungen zu gleicher Thematik erschienen. Der Fokus dieser Arbeiten liegt teilweise auf dem rein *statischen* elektrischen Verhalten wie dem Durchlassverhalten im eingeschalteten Zustand oder dem *dynamischen* elektrischen Verhalten, also den Schalttransienten von Strom und Spannung. Elektrothermische Modelle beschreiben die Abhängigkeit der elektrischen Parameter im IGBT-Modell von der aktuellen Halbleitertemperatur, die sich natürlich mit dem Stromfluss dynamisch ändert. Weiterhin sind Veröffentlichungen zum thermischen Verhalten und der daraus folgenden notwendigen Kühlung der IGBT-Chips sowie zur Verlustauswertung im schaltenden Zustand im Umrichterbetrieb erschienen, die die Schalttransienten stark vereinfachen, um die notwendige Simulationstiefe gering zu halten.

Für den folgenden Überblick wurden nur Veröffentlichungen betrachtet, die das dynamische Schaltverhalten der IGBTs behandeln und dabei stets den Vergleich mit einem real schaltenden Bauelement zeigen. Somit ist eine Einschätzung der Genauigkeit der verwendeten Methode möglich. Es sollen dabei nur Modelle für Schaltungssimulatoren betrachtet werden. Die Ergebnisse von zwei- oder dreidimensionalen numerischen Simulationsprogrammen, welche die Kenntnis des genauen Halbleiteraufbaus voraussetzen, sind bei weitem die genauesten, die derzeit verfügbar sind. Da die Halbleiterdaten dem Applikationsingenieur jedoch selten zugänglich sind und die Simulationszeit für einen Schaltvorgang bis zu einigen Tagen betragen kann, ist diese Art der Modellierung für die Untersuchung der IGBT-Ansteuerung selten praktikabel. Bei Sichtung des in der Literatur veröffentlichten Materials fiel auf, dass die meisten Autoren auch in neueren Veröffentlichungen sich ausschließlich mit der Si-

mulation einzelner IGBT-Chips auseinandersetzen und das Verhalten von Multichip-Modulen wenig untersucht wird.

Mit Hilfe von [Sheng et al. 2000] lassen sich die Simulationsmodelle in die Unterkategorien

- analytische Modelle (auch physikalisch basierte oder mathematische Modelle),
- Schaltungsbasierte Modelle mit analytischen Komponenten (Kombination analytischer Modelle mit im Schaltungssimulator integrierten Bauteil-Modellen),
- Verhaltensmodelle und
- analytische Modelle mit numerischen Komponenten (Kombination von numerischen Berechnungen und mathematischen Modellen)

einteilen. Da die Realisierung dieser Modelle mit verschiedenen Softwaretools und Simulatoren erfolgt, entstand eine beachtliche Diversität von Lösungen und somit Veröffentlichungen.

Die größte Herausforderung der Modellierung liegt beim bipolaren Teil des IGBTs, dessen Basis aus einer niedrig dotierten  $n^-$ -Schicht besteht und dessen Ladungsprofil bei starker Injektion (ab ca.  $100 \text{ A/cm}^2$ ) [Porst 1979] mit einer drei- oder wenigstens zweidimensionalen partiellen Differentialgleichung, der so genannten *ambipolaren Diffusionsgleichung*, beschrieben werden müsste. Eindimensional lautet diese

$$D \cdot \frac{\partial^2 p(x,t)}{\partial x^2} = \frac{p(x,t)}{\tau} + \frac{\partial p(x,t)}{\partial t}. \quad (2.32)$$

Dabei steht  $D$  für den ambipolaren Diffusionskoeffizient,  $\tau$  für die Ladungsträgerlebensdauer und  $p$  für die Ladungsträgerdichte. Hier wird die Konzentration der Löcher beschrieben, die für den Hauptanteil am bipolaren Strom im IGBT verantwortlich ist. Die Lösung einer partiellen Differentialgleichung zweiter Ordnung zu errechnen, ist für einen Schaltungssimulator sehr schwierig, langwierig und würde außerdem zu Konvergenzproblemen führen. So wurden zahlreiche Vereinfachungen dieses Problems entwickelt, um den IGBT mit Schaltungssimulatoren, z.B. auf der Basis von Saber<sup>®</sup> oder SPICE<sup>21</sup>, simulieren zu können.

### 2.4.1.1 Analytische Modelle

Die meisten der veröffentlichten Vorschläge für die Modellierung des IGBTs beschäftigen sich mit der analytischen oder auch *mathematischen* Lösung der notwendigen Halbleitergleichungen, um das statische und dynamische Verhalten des IGBTs abzubilden. Die in der Realität vorkommenden dreidimensionalen Zusammenhänge der Ladungsträgerkonzentrationen werden mit geeignete Randbedingungen durch eindimensionale Differentialgleichungen approximiert, deren Lösung dann auf Grundlage unterschiedlicher mathematischer Methoden erfolgt.

Seit Beginn der 1990er-Jahre beherrschen die Veröffentlichungen von *Hefner* den analytischen Ansatz zur Lösung der Halbleitergleichungen, vor allem der ambipolaren Diffusionsgleichung (ADG). Unter anderem in [Hefner und Diebolt 1994] wird ein Modell vorgestellt, das die ADG eindimensional in Saber<sup>®</sup> löst und dabei die dafür notwendigen Randbedingungen aus dem statischen Zustand übernimmt. Für dieses sehr komplexe Modell sind wesentliche Halbleiterdaten zum Dotierungsprofil notwendig, die dem Anwender nicht zur Verfügung stehen. Betrachtet werden dabei Single-Chip-IGBTs in NPT-Bauweise. In [Hefner 1995] wird das Modell auf PT-IGBTs ausgeweitet. In [Hefner 1990b]

<sup>21</sup> Der Quellcode des Schaltungssimulators SPICE (Simulation Program with Integrated Circuit Emphasis) wurde an der Universität Berkley entwickelt und steht zur allgemeinen Verfügung.

und [Hefner 1990d] wird zusätzlich dazu die Schaltung eines aktiven Snubbers als notwendige Maßnahme zur Verbesserung der Schalteigenschaften untersucht. Die Kopplung des elektrischen Modells mit einem thermischen Netzwerk wird in [Hefner 1992] vorgestellt und die damit verbundene zusätzliche Erwärmung durch einen Kurzschluss für einen NPT-IGBT im TO-247-Gehäuse dynamisch berechnet. Liegen die Halbleiterdaten nicht vor, so ist für jedes Simulationsmodell eine Routine zur Bestimmung dieser Parameter notwendig. Ein Programm zur Extraktion dieser IGBT-Parameter für das Hefner-Modell zeigt [Hefner 1990c], welches in [Duong et al. 2006] dem Namen *IMPACT* erhält und nun auch für SiC-MOS-Bauelemente anwendbar ist.

In [Mitter et al. 1991] bzw. [Mitter et al. 1994] wird das Hefner-Modell mit IG-SPICE mit einer Kombination von Kondensatoren, Widerständen sowie gesteuerten Strom- und Spannungsquellen für einen NPT-Chip umgesetzt. In [Sheng et al. 1999] wird eine komplexe Variante des Hefner-Modells in C-Code umgesetzt. Dadurch werden Geschwindigkeitsvorteile in der Simulation erreicht. Die Autoren erlangen eine gute Übereinstimmung für einen PT-IGBT und vergleichen diese Ergebnisse ebenfalls mit den Ergebnissen aus einem dreidimensionalen Simulator. Die Schnittstelle für die Programmiersprache VHDL-AMS von SIMPLORER<sup>®</sup> wird in [Ibrahim et al. 2007] genutzt, um das Hefner-Modell umzusetzen. Damit wird eine gute Übereinstimmung für einen NPT-IGBT gezeigt.

Das Modell in [Kraus und Hoffmann 1993] löst die zweidimensionale ADG für den statischen Fall mit Hilfe von Saber<sup>®</sup>. Dabei wird die Ladungsträgerlebensdauer  $\tau$  als unendlich angenommen. Der Vergleich mit realen Messungen wird geführt und zeigt gute Übereinstimmungen.

In [Cotorogea 1998a, Cotorogea 1998b] werden die dynamischen Vorgänge der Ladungsträgerverteilung in Zeitabschnitte eingeteilt und für diese die nur noch linearen Differentialgleichungen in PSpice<sup>®</sup> gelöst. Dabei setzt die PSpice<sup>®</sup>-Erweiterung *Analog Behavioral Modeling* (ABM) die Differentialgleichungen in spannungsgesteuerte Strom- und Spannungsquellen um. Die Autorin simuliert NPT-IGBTs mit planarem Gate. Vergleiche von Simulation und Messung zeigen eine gute Übereinstimmung.

Basierend auf dem Ansatz aus [Leturcq 1997] wird in [Palmer et al. 2001] auf die Lösung der ADG über die Fouriertransformation gesetzt und diese in PSpice<sup>®</sup> realisiert. Aus dem numerischen Simulationsprogramm ATLAS<sup>®</sup> werden dabei abschnittsweise definierte Ladungsträgerprofile nach PSpice<sup>®</sup> übernommen. Die Zeitverläufe von Messung und Simulation zeigen gute Übereinstimmung. Diese Arbeit wird in [Kang et al. 2003b] und [Kang et al. 2003a] weitergeführt. Die Autoren bilden in PSpice<sup>®</sup> PT- und NPT-IGBTs sowie NPT-IGBTs mit FS-Layer nach. Mit einer zusätzlichen Routine für eine Parameterextraktion kann eine gute Übereinstimmung erzielt werden. [Lu et al. 2005] bzw. [Bryant et al. 2008] untersuchen mit einer Abstimmung der Parameter mit ATLAS<sup>®</sup> den Einschaltvorgang des IGBTs und stellen den untersuchten Arbeitspunkt gut dar. Um die zahlreichen Parameter des Modells, die dem Benutzer normalerweise nicht zugänglich sind, mit realen Messverläufen abstimmen zu können, werden in [Bryant et al. 2006] Optimierungsalgorithmen in MATLAB<sup>®</sup> verwendet. Die Simulation erfolgt aber weiterhin in PSpice<sup>®</sup>. Es werden damit sehr gute Ergebnisse erzielt. Die Möglichkeit, die komplette Simulation in MATLAB<sup>®</sup> und dort auch die Optimierung der Parameter durchzuführen, wird in [Bryant et al. 2007b] bzw. [Palmer et al. 2002] gezeigt. Die Autoren erstellen für den IGBT ein SIMULINK<sup>®</sup>-Modell und zeigen gute Übereinstimmungen zu Messungen.

In einem weiteren analytischen Ansatz vereinfachen [Fatemizadeh und Silber 1993] in Saber<sup>®</sup> die ADG mit Hilfe der so genannten Galerkin-Methode zu einem System gewöhnlicher Differentialgleichungen. In [Fatemizadeh et al. 1996] wird diese Methode auf den SPICE-Simulator Eldo<sup>®</sup> übertragen.

### 2.4.1.2 Schaltungsbasierte Modelle mit analytischen Komponenten

Bei halbmathematischen Modellen werden die in den jeweiligen Simulationswerkzeugen vorhandenen Bauteil-Modelle (Device Models), wie z.B. die eines MOSFETs oder eines PNP-Transistors, verwendet, parametrisiert und diese mit noch komplexeren mathematischen Zusammenhängen in Form von gesteuerten Strom- oder Spannungsquellen kombiniert. Dadurch sinkt der mathematische Aufwand für die Modelle und damit die benötigte Rechenzeit, was diese Form der Modellierung sehr attraktiv für den Anwender macht. Weiterhin sinkt die Anzahl der notwendigen Halbleiterparameter, die stets nur beim Hersteller hinterlegt und schwer verfügbar sind. Der Übergang zu den mathematischen Modellen aus dem vorhergehenden Abschnitt ist fließend und kann anders als in dieser Arbeit eingeteilt werden.

In [Mihalic et al. 1992, Mihalic et al. 1995] wird das Verhalten eines NPT-IGBTs ohne Halbleiterparameter mit Hilfe von Polynomenquellen in PSpice<sup>®</sup> modelliert. Diese Polynomenquellen sind in Form von Strom- oder Spannungsquellen ausgeführt.

Mit Hilfe von Diodenmodellen, gesteuerten Stromquellen und variablen Kapazitäten wird in [Tzou und Hsu 1993] ein Modell eines PT-IGBTs in PSpice<sup>®</sup> erstellt.

Nur aus den Bauteil-Modellen von MOSFET und PNP-Transistor besteht das Modell in [Shen und Chow 1993], das dazu noch mit variablen Kapazitäten für den dynamischen Fall ergänzt wird. Die Parameter des Gesamtmodells werden empirisch ermittelt. Das Modell zeigt für so eine einfache Struktur eine erstaunlich gute Übereinstimmung.

Die Autoren von [Musumeci et al. 1996] verwenden die in PSpice<sup>®</sup> implementierten Modelle von MOSFET und PNP-Transistor. Diesen wird eine gesteuerte Stromquelle zum Nachbilden der mathematischen Gleichungen im IGBT hinzugefügt. Die Parameterextraktion für dieses Modell erfolgt über die statischen Übertragungs- und Ausgangskennlinien des IGBTs. Es wird dabei eine gute Übereinstimmung für einen PT-IGBT erreicht. Eine ähnliche Kombination von MOSFET, PNP-Transistor und Stromquellen verwenden [Raciti et al. 1998] und bilden damit das Schaltverhalten erfolgreich nach.

Das Verhalten eines NPT-IGBTs wird in [Yuan 2006] erfolgreich nachgestellt. Dafür wird eine Kombination aus MOSFET-Modellen und spannungsgesteuerten Widerständen u.a. zur Nachbildung des Bahnwiderstandes der  $n^-$ -Basis des IGBTs verwendet. Realisiert wird diese Simulation in HSpice.

In [Kao et al. 2005a] und [Kao et al. 2005b] setzen die Autoren bei den Poisson-Gleichungen für den Halbleiter an und wandeln diese mit Hilfe von eindimensionalen finiten Elementen in äquivalente Stromquelle mit Kondensator um. Sie bilden mit diesem Ansatz das Verhalten eines PT-IGBTs in PSpice<sup>®</sup> gut nach.

Einen weiteren Ansatz für die Realisierung in PSpice<sup>®</sup> liefern [Jankovic et al. 2006]. Sie kombinieren das bereits im Simulationsprogramm enthaltene Modell eines MOSFETs mit dem Modell einer verlustbehafteten Übertragungsleitung für den bipolaren Anteil des IGBTs. Für den von ihnen untersuchten PT-IGBT erlangen sie damit eine gute Übereinstimmung mit den realen Messungen.

Der wohl verbreitetste *halbmathematische* Ansatz ist das so genannte *Kraus-Modell*. Dies liegt vor allem daran, dass diese Arbeit im Umfeld des IGBT-Herstellers *Infineon* (ehemals *Siemens Halbleiter*, dann *eupec*) entstanden ist und dieser jetzt für die von ihm vertriebenen IGBT-Chips PSpice<sup>®</sup>-Modelle im Internet zum Download anbietet, die auf dem *Kraus-Modell* basieren. Einer Grundsaltung aus MOSFET, Dioden und Kondensatoren werden in [Kraus et al. 1998] gesteuerte Stromquellen hinzuge-

fügt, die die eindimensionalen Lösungen der ADG liefern. Für einen NPT-IGBT werden hiermit gute Übereinstimmungen mit den realen Messungen erzielt. In [Sigg et al. 1997] wird für dieses Modell eine Methode zur Parameterextraktion vorgestellt.

Den Übergang vom Einzelchip-IGBT zur Simulation ganzer IGBT-Module in PSpice<sup>®</sup> wird in [Azar et al. 2002] vollzogen. Hier wird ein Dynex 1700V/800A-Modul mit NPT-Chips beim Ausschalten nachgebildet. In [Azar et al. 2008] wird diese Arbeit weitergeführt, indem die IGBT-Einzelchips nach dem *Kraus*-Modell in eine Impedanzmatrix eingebettet werden, die den internen Modulaufbau nachbildet. Die Impedanzmatrix wurde vorher aus dem geometrischen Aufbau der modulinternen Verbindung mit Hilfe des Programms MAXWELL<sup>®</sup> berechnet und in ein SPICE-Modell umgewandelt. Mit dieser Methode werden für das eben schon genannte Modul gute Übereinstimmungen erzielt.

Parallel dazu entstand die ähnliche Arbeit von [Cottet und Hamidi 2005], die für die Nachbildung modulinterner Impedanzen das Programm *FastHenry*<sup>22</sup> verwendet. Untersucht wird mit diesem Simulationssystem die interne Stromaufteilung in einem Modul. Weitergeführt wird diese Idee in [Paakkinen und Cottet 2008], bei der die Parallelschaltung der drei Kanäle in einem so genannten *Six-Pack*-Modul untersucht wird. Mit dem vorgeschlagenen Modell kann die Stromaufteilung zwischen den Kanälen gut vorausgesagt werden.

Das hier vorgestellte Modell wird auch zur Entwicklung der Ansteuerprinzipien der im Rahmen dieser Dissertation entstandenen Arbeit verwendet, da die Chip-Modelle nach Kraus sowie die Software *FastHenry* frei verfügbar sind und ebenfalls sehr gute Ergebnisse im Vergleich zu kommerziellen Produkten liefern. Somit stellt dieser Lösungsansatz zur Untersuchung von IGBT-Ansteuerprinzipien eine geeignete Methode dar, um auch vollständige Multichip-Module und nicht nur Einzelchips simulieren zu können.

### 2.4.1.3 Verhaltensmodelle

Simulationsmodelle, die keinerlei Halbleiterdaten enthalten und den IGBT als so genannte *Black Box* mit bestimmten Charakteristika für Strom und Spannung behandeln, nennt man *Verhaltensmodelle* (engl. Behavioral Models). Diese Modelle sind strikt auf die Anwendung des IGBTs und nicht auf das Verstehen der internen Vorgänge im IGBT selbst ausgerichtet. Da sich dadurch das Modell erheblich vereinfacht, können Simulationen nach dieser Vorgehensweise einen Geschwindigkeitsvorteil aufweisen. Andererseits gelten diese Modelle meist nur für einen bestimmten Arbeitsbereich des IGBTs.

In [Hsu und Ngo 1995] wird das Verhalten des IGBTs mit einem Hammerstein-Modell, einem Ansatz aus der Regelungstechnik, bei dem ein nichtlineares dynamisches System mit einer Reihenschaltung aus einer statischen Nichtlinearität und einem dynamischen linearen System nachgebildet wird, beschrieben. Die Parameter dieses Systems werden mittels Kurvenanpassung (*Polynomenfit*) mit Messungen und numerischen Simulationsergebnissen abgeglichen.

[Zhang et al. 1996] bilden mit den in HSpice vorhandenen Modellen eines MOSFETs und eines PNP-Transistors das vereinfachte Ersatzschaltbild eines IGBTs nach und lassen vom „HSpice Circuit Optimizer“ die Parameter nach Vorgabe der Messschaltung und der Messergebnisse anpassen.

---

<sup>22</sup> *FastHenry* ist ein frei verfügbares Werkzeug zur Analyse von Induktivitäten, das von der *Computational Prototyping Group* des MIT entwickelt wurde. Es wandelt einen geometrischen Aufbau für eine bestimmte Extraktionsfrequenz in ein äquivalentes SPICE-kompatibles Netzwerk um, das aus Widerständen, Kondensatoren und spannungsgesteuerten Stromquellen besteht.

Mit dem Programm EMTP<sup>23</sup> wird in [Wong 1997] der IGBT zu einem idealen Schalter mit definierten Anstiegs- und Abfallzeiten abstrahiert. Der Author simuliert damit schneller als mit PSpice<sup>®</sup> und kommt zu erstaunlichen Übereinstimmungen mit seinen Messungen.

Die Autoren von [Lauritzen et al. 2001] benutzten den so genannten Ansatz der *Lumped Charge* (Verteilte Ladung), bei dem der Leistungshalbleiter mit einer Anzahl von Knoten, in denen sich die Ladungen ansammeln und untereinander ausgetauscht werden können, abstrahiert wird. Die Parametrierung dieses Modells erfolgt mit wenigen Messungen bei kleiner Spannung. Das Modell wird mit der Sprache *MAST HDL* in Saber<sup>®</sup> implementiert. Der IGBT lässt sich mit geringem Zeitaufwand simulieren.

#### 2.4.1.4 Analytische Modelle mit numerischen Komponenten

Bei der Methode der Simulation mit *halbnumerischen* Modellen werden numerische Berechnungen für die Lösung der ADG mit analytischen Berechnungen innerhalb eines Simulationsprogrammes kombiniert. So erfolgt ein Teil der notwendigen numerischen Berechnungen mit vereinfachten analytischen Modellen. Dadurch wird ein Geschwindigkeitsvorteil gegenüber einer rein numerischen Berechnungen erlangt. Derzeit ist Saber<sup>®</sup> als einziger Schaltungssimulator in der Lage, diese Art der Modellierung durchzuführen. Aus diesem Grund und weil die Integration von numerischen Berechnungen den Zeitaufwand für eine Simulation erhöht, sind zu dieser Methode weniger Veröffentlichungen zu finden als zu den Methoden in den vorhergehenden Abschnitten.

In [Goebel et al. 1993] bzw. [Goebel 1994] werden die Gleichungen des bipolaren Teils des IGBTs numerisch und alle anderen Zusammenhänge, z.B. die des MOSFETs, analytisch gelöst. Statisch wird damit eine gute Übereinstimmung erzielt.

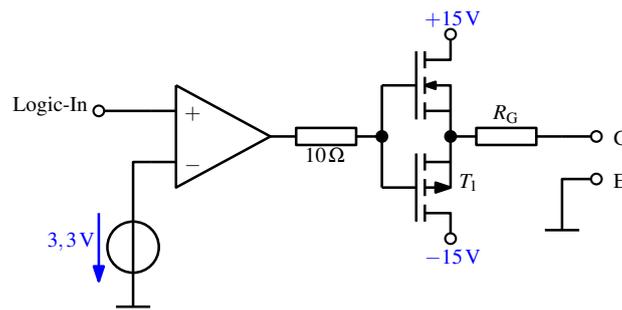
Eine bessere Übereinstimmung wird in [Metzner et al. 1994] mit einem modularen Konzept, mit dem man pin-Dioden, GTOs und NPT-IGBTs innerhalb von Saber<sup>®</sup> nachbilden kann, erzielt. Die ADG wird hierbei auch numerisch gelöst und als Modul in die restlichen analytischen Berechnungen für die jeweiligen Leistungshalbleiter eingesetzt. Die Autoren erzielen gute Übereinstimmungen zwischen Simulationen und Messungen.

## 2.4.2 Das verwendete Simulationsmodell

Im Rahmen dieser Arbeit werden neuartige Ansteuerkonzepte untersucht. Bei der Untersuchung komplexer analoger Schaltungen, wie z.B. einer geregelten IGBT-Ansteuerung, ist es ratsam, einige Randbedingungen simulativ zu untersuchen, um damit die Schaltungsstruktur sinnvoll festlegen zu können. Da die meisten Hersteller elektronischer Bauteile fast ausschließlich SPICE-kompatible Modelle für ihre Produkte anbieten, sollte ein Simulationsprogramm verwendet werden, das in der Lage ist, SPICE-Modelle zu integrieren. Weiterhin muss der Simulator in der Lage sein, mit den sehr un stetigen Schalthandlungen eines IGBTs umzugehen, ohne dass Konvergenzprobleme entstehen. Die Wahl fiel dabei auf das Programm SIMetrix<sup>®</sup>, das für elektronische und leistungselektronische Simulationen geeignet ist und eine sehr einfache Integration von SPICE-Modellen erlaubt [Catena 2006].

Für die Modellierung eines IGBT-Moduls wurde der Umstand genutzt, dass die Firma Infineon die in

<sup>23</sup> EMTP, heute ATP (*Alternative Transients Program*), ist ein frei verfügbares Programm zur Simulation von transienten Vorgängen in Energieversorgungsnetzen.



**Abbildung 2.27:** Einfache IGBT-Ansteuerung zum Abgleich der Modell-Parameter

ihren IGBT-Modulen verwendeten IGBT-Chips ebenfalls als SPICE-kompatible Modelle zur Verfügung stellt, die auf dem auf Seite 45 vorgestellten *Kraus*-Modell basieren. Damit konnte das vorhandene Gesamtmodell für das *Six-Pack*-Modul *Infineon FS450R17KE3* für  $(U_{CE}/I_C) = (1700\text{ V}/450\text{ A})$  von [Cottet und Hamidi 2005] bzw. [Paakkinen und Cottet 2008] übernommen werden. Es wird in Abschnitt 2.4.2.1 näher beschrieben. Das Datenblatt des IGBT-Moduls ist im Anhang E.2 zu finden.

Für die Anwendung der geregelten Ansteuerung an einem 1700 V-IGBT für 2400 A wurde ein Modell erstellt, das in Abschnitt 2.4.2.2 präsentiert wird. Das Datenblatt des IGBT-Moduls ist im Anhang E.2 aufgeführt.

#### 2.4.2.1 Modell des *Infineon FS450R17KE3*

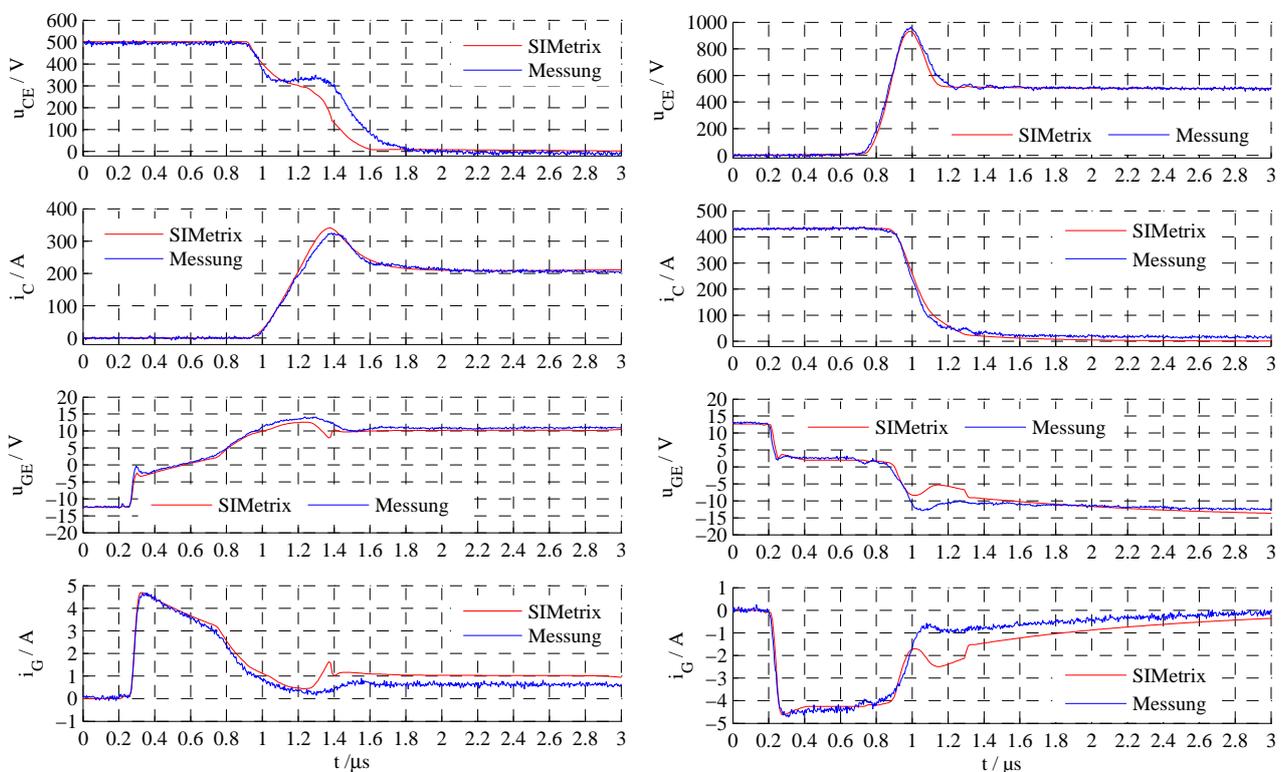
Für die Simulation einer Halbbrücke des IGBT-Moduls *Infineon FS450R17KE3* in SIMetrix<sup>®</sup> wird ein Gesamtmodell verwendet, das aus den IGBT- sowie Diodenchips (nach dem *Kraus*-Modell) von Infineon, einer Impedanzmatrix für die modulinternen Verbindungen (gemäß Abbildung 2.8 vor allem Induktivitäten) und der äußeren Schaltung eines Tiefsetzstellers mit Streuinduktivität besteht. Im *Infineon FS450R17KE3* werden jeweils drei IGBT- und drei Diodenchips pro Schalterposition verwendet. Die Verbindungsmatrix wurde mit *FastHenry* erzeugt, welches aus einem geometrischen Aufbau eine SPICE-kompatible Impedanzmatrix extrahiert. Die Vorgehensweise wird in Abschnitt 2.4.2.2 näher erläutert.

Da die Halbleiterparameter der Chips nicht verfügbar sind, muss das Schaltverhalten in der Simulation mit dem in der Messung verglichen werden und dabei die Parameter, die direkt für die dynamischen Eigenschaften des Modells zuständig sind, iterativ abgeglichen werden. Hierfür wird eine möglichst einfache Ansteuerung bestehend aus zwei komplementären MOSFETs und einem Operationsverstärker, der als Komparator arbeitet, aufgebaut. Für die verwendeten MOSFETs und Operationsverstärker werden die vom jeweiligen Hersteller zur Verfügung gestellten SPICE-Modelle eingesetzt. In Abbildung 2.27 wird die entsprechende Ansteuerschaltung gezeigt.

Nun ist es möglich, Messungen der Schaltverläufe in einer Tiefsetzsteller-Schaltung wie in Abbildung 2.21 durchzuführen und mit einer Simulation in einer äquivalenten Schaltung zu vergleichen. Dabei werden als Erstes die relevanten Parameter für das Ausschalten, an dem nur der IGBT beteiligt ist, und dem Einschalten, an dem der IGBT und die Diode beteiligt sind, ermittelt. *Relevant* bedeutet an dieser Stelle, dass das Schaltverhalten in Schaltverzögerung, Kollektor-Emitter-Spannungsänderungsgeschwindigkeit, Kollektorstromänderungsgeschwindigkeit und Form des Miller-Plateaus beeinflusst werden kann. Die Ermittlung dieser Zusammenhänge gestaltet sich meist als langwierig, da der Her-

steller aus verständlichen Gründen der Geheimhaltung keine Bedienungsanleitung für das Chipmodell mitliefert. Die Parameter im Modell haben nur teilweise eine physikalische Bedeutung, da sonst ein Nachbau der Chipstruktur möglich wäre.

Mit dem Modell wurde für eine Zwischenkreisspannung von  $U_{DC} = 500\text{ V}$  eine gute Übereinstimmung in den Zeitverläufen der Kollektor-Emitter-Spannung  $u_{CE}$ , des Kollektorstromes  $i_C$  und der Gate-Emitter-Spannung  $u_{GE}$  für 225 A bis 450 A erreicht. Der Gatestrom  $i_G$  wurde jeweils aus der Differenz der Spannung über dem Gatevorwiderstand  $R_G = 3,3\ \Omega$  ermittelt. Die Zeitverläufe für einen Einschaltvorgang bei halbem Nennstrom (225 A) und für einen Ausschaltvorgang bei Nennstrom (450 A) sind in Abbildung 2.28 gezeigt. Die Streuinduktivität beträgt dabei  $L_\sigma = 150\text{ nH}$ , während die Lastdrossel bei den Messungen einen Wert von  $L_{Last} = 100\ \mu\text{H}$  aufweist.



(a) Einschalten bei  $(U_{CE}/I_C) = (500\text{ V}/225\text{ A})$

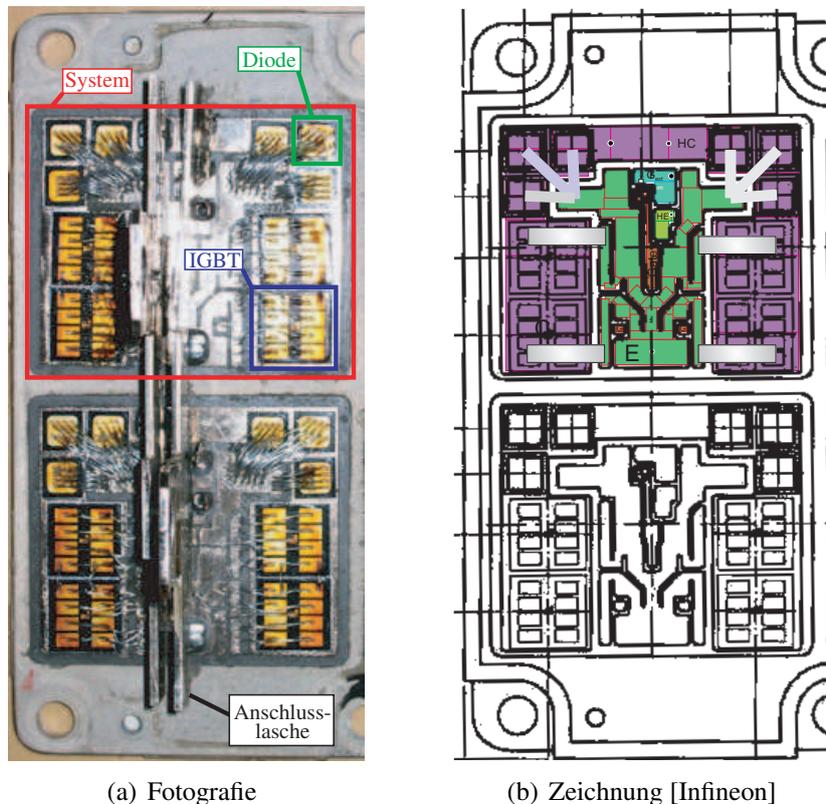
(b) Ausschalten bei  $(U_{CE}/I_C) = (500\text{ V}/450\text{ A})$

**Abbildung 2.28:** Vergleich von Messung und Simulation beim Schaltverhalten des *Infineon FS450R17KE3* mit  $L_{Last} = 100\ \mu\text{H}$ ,  $L_\sigma = 150\text{ nH}$  und  $R_G = 3,3\ \Omega$  – die Simulationsergebnisse sind mit „SIMetrix“ gekennzeichnet

Bei höheren Spannungen ( $U_{DC} > 600\text{ V}$ ) treten in dem Diodenmodell Schwingungen und Konvergenzproblemen auf, die durch Parametervariation nicht behoben werden können. Dies lässt auf einen strukturellen Fehler im Diodenmodell schließen, das auch generell eine niedrigere Genauigkeit aufweist als das IGBT-Modell. Da das Hauptaugenmerk dieser Arbeit jedoch auf der Untersuchung neuartiger Ansteuerprinzipien liegt, stellt das vorliegende Modell eine hinreichend genaue Grundlage für das weitere Vorgehen dar.

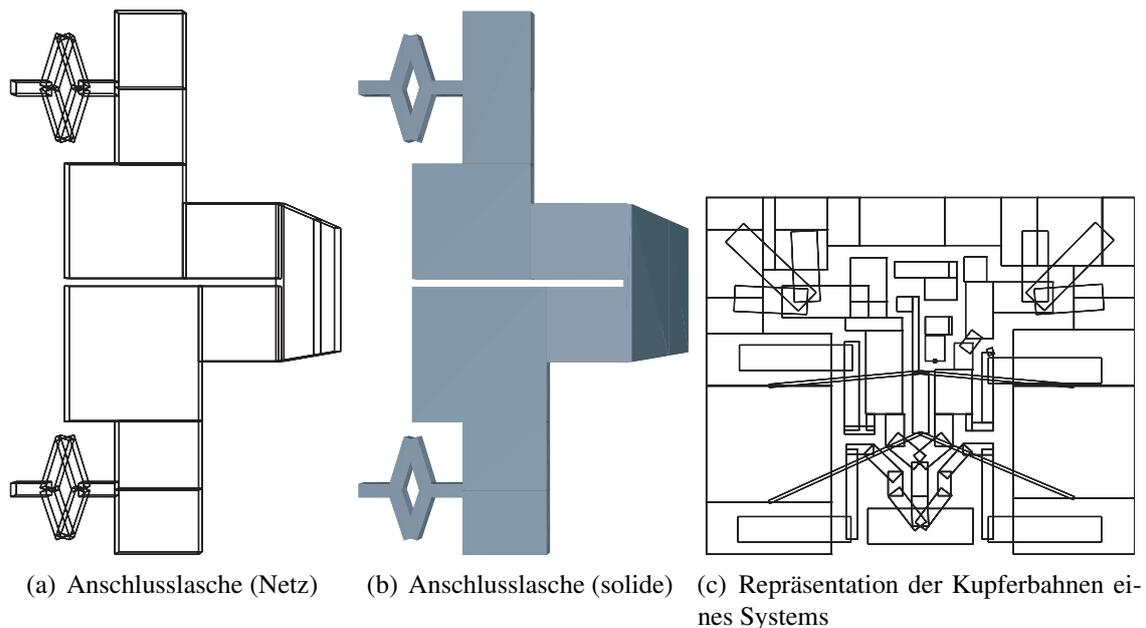
### 2.4.2.2 Modell des *Infineon FZ2400R17KF6CB2*

Für die Auslegung der Ausgangsstufe der späteren Ansteuerung und der daraus folgenden Dynamik des Gesamtsystems ist eine Simulation mit einem Modell des IGBTs, mit dem die Ansteuerung betrieben werden soll, dem *Infineon FZ2400R17KF6CB2*, notwendig. Für das Modell des *Infineon FZ2400R17KF6CB2* wird der in [Cottet und Hamidi 2005] skizzierte Entwicklungsweg nachvollzogen. Dafür werden 24 IGBT-Chips und 36 Diodenchips über eine einzelne Impedanzmatrix, die zuvor mit Hilfe von *FastHenry* berechnet wurde, miteinander zu dem Gesamt-IGBT-Modul verbunden. Der *Infineon FZ2400R17KF6CB2* ist ein so genannter Single-Switch der zweiten Generation in NPT-Technologie, der elektrisch als nur ein einzelner IGBT mit Freilaufdiode angesehen werden kann. Die auf der Herstellerseite verfügbaren Modelle für die IGBT-Chips sind für einen FS-IGBT mit Trench-Gate optimiert, so dass für die Nachbildung eines „älteren“ Chiptypen die Parameter erheblich verändert werden müssen bzw. auch mit Ungenauigkeiten gerechnet werden muss. Da dieses Modell jedoch nur zur Abschätzung des maximalen Gatestromes gedacht ist, kann dies an dieser Stelle vernachlässigt werden. Die interne Struktur des IGBT-Moduls kann Abbildung 2.29 entnommen werden. In Abbildung 2.29(a) sind zwei Systeme gezeigt, in denen die Position der IGBT- und Diodenchips zu erkennen sind. Daneben zeigt die Abbildung 2.29(b) die jeweiligen Flächen für Emitter (grün) und Kollektor (violett). Zusätzlich dazu kann Abbildung 2.7(a) bzw. Abbildung 2.8 ein Überblick über die gesamte Anordnung der Chips und ein elektrisches Ersatzschaltbild zweier Systeme entnommen werden.



**Abbildung 2.29:** Geometrischer Aufbau zweier Systeme im IGBT-Modul *Infineon FZ2400R17KF6CB2*

Mit der Leitfähigkeit von Kupfer wird nun der geometrische Aufbau für ein System (geschätzte Dicke von 0,3 mm) und eine Anschlusslasche stückweise mit Rechtecken als Koordinaten in einer Eingabedatei nachgebildet. Die *FastHenry*-Eingabedatei der Anschlusslasche ist im Anhang B.2.1 angegeben. Mit dem Programm *FastModel* können die Daten der Eingabedatei als 3-D-Bild betrachtet und gedruckt werden. Als Beispiel dafür wird in Abbildung 2.30(a) und 2.30(b) die eben erwähnte Anschlusslasche gezeigt. Abbildung 2.30(c) zeigt die Repräsentation der Kupferbahnen eines Systems in *FastHenry*. Dabei werden die Bonddrähte ebenfalls mit rechteckigen Kupferbahnen angenähert.

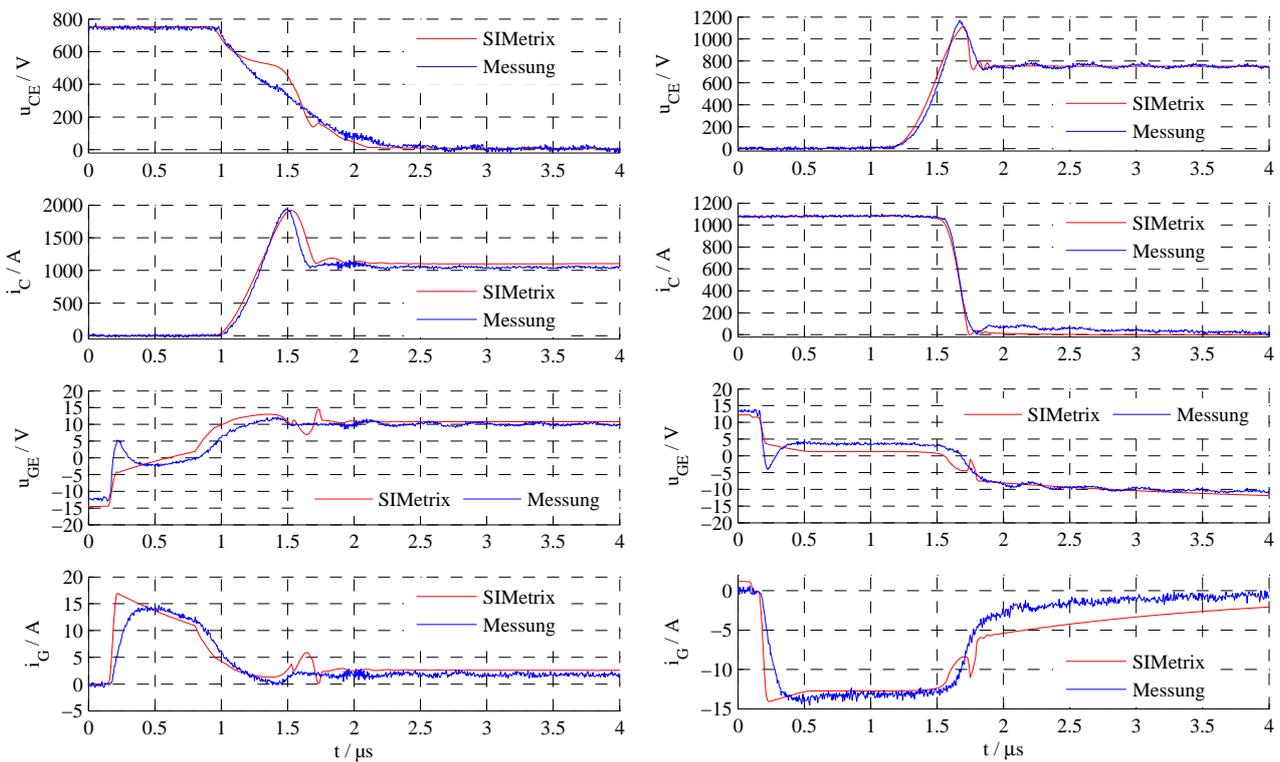


**Abbildung 2.30:** Darstellung der *FastHenry*-Eingabedateien mit *FastModel*

*FastHenry* berechnet nun zwischen definierten Anschlusspunkten mit einem bestimmten Extraktionsfrequenzband – hier wurde 10...100kHz gewählt – die äquivalente Impedanzmatrix in einem SPICE-kompatiblen Format. Die Ergebnisse für den gesamten IGBT und eines von sechs Systemen können im Anhang B.1.1 sowie B.1.2 gefunden werden. Für die Verkürzung der Simulationsdauer wird dabei aus dem Gesamtsystem je ein System, das entweder mit IGBT- oder Diodenchips besetzt ist, erzeugt. Wenn der untere Schalter in einem Tiefsetzsteller als aktiver Schalter angesehen wird, so wird dieser mit einem Modell mit IGBT-Chips und der obere Schalter mit einem Modell mit Diodenchips bestückt.

Die Simulationen des Zeitverhaltens werden nun mit entsprechenden Messungen verglichen und die Parameter des IGBT-Chips im Anhang B.1.3 und des Diodenchips im Anhang B.1.4 abgeglichen. Durch die große Anzahl der beteiligten Halbleiterchips, die als Hauptquelle für Ungenauigkeiten im Modell gesehen werden können, kann in der Simulation zwar eine hinreichende Genauigkeit erzielt werden, die jedoch nicht der beim *FS450R17KE3*-Modul entspricht.

Die Zeitverläufe von Messungen und Simulation für den Arbeitspunkt  $(U_{CE}/I_C) = (750\text{V}/1000\text{A})$  sind in Abbildung 2.31 dargestellt. Sie zeigen eine gute Übereinstimmung bis auf den Gatestrom  $i_G$ , der in der Simulation sehr schnell auf seinen Maximalwert (beim Einschalten auf ca. 18 A) ansteigt, während der reale Gatestrom einen eher tiefpassgefilterten Verlauf aufweist. Dies liegt zum einen

(a) Einschalten bei  $(U_{CE}/I_C) = (750\text{V}/1000\text{A})$ <sup>24</sup>(b) Ausschalten bei  $(U_{CE}/I_C) = (750\text{V}/1000\text{A})$ <sup>25</sup>

**Abbildung 2.31:** Vergleich von Messung und Simulation beim Schaltverhalten des *Infineon FZ2400R17KF6CB2* mit  $L_{\text{Last}} = 100\mu\text{H}$ ,  $L_{\sigma} = 30\text{nH}$  und  $R_G = 1\Omega$  – Die Simulationsergebnisse sind mit „SIMetrix“ gekennzeichnet

darán, dass in der Simulation auf die Nachbildung der Anschlussinduktivitáten der ca. 15 cm langen Gatesteuerleitung verzichtet wurde, die hier den Stromanstieg verzögert, und zum anderen an dem Einfluss des Bahnwiderstandes der Ausgangs-MOSFETs, der ca. 50 mΩ betrággt.

Vorab kann an dieser Stelle schon als Auslegungsmerkmal festgestellt werden, dass, begrenzt durch die internen Gatevorwiderstände im IGBT-Modul, die Endstufe der Ansteuerung für die Sicherstellung einer minimalen Schaltverzögerungszeit kurzzeitig einen maximalen Gatestrom von ca.  $\pm 20\text{A}$  führen sollte.

<sup>25</sup> Parameter:  $\text{Cox\_d}=2$ ;  $\text{wb}=215$ ;  $\text{wb0}=180$ ;  $\text{coxg}=24.78$ ;  $\text{Atotal}=1.284$ ;  $\text{A}=500\text{m}$ ;  $\text{cxj}=1.8$ ;  $\text{vd0}=40\text{m}$ ;  $\text{w0}=150$

<sup>25</sup> Parameter:  $\text{Cox\_d}=60\text{m}$ ;  $\text{wb}=215$ ;  $\text{wb0}=180$ ;  $\text{coxg}=24.78$ ;  $\text{Atotal}=2$ ;  $\text{A}=999\text{m}$

# Kapitel 3

## Stand der Technik bei IGBT-Ansteuerungen

In diesem Kapitel wird eine Übersicht über den derzeitigen Stand der Technik bezüglich der Ansteuerung von IGBTs gegeben. Die in der Literatur dargestellten Methoden lassen sich grundsätzlich in folgende Unterkategorien einteilen:

- **Grundprinzipien der Ansteuerung**

- *Resistive Ansteuerung des IGBTs:*

Hierbei wird mit Hilfe einer Spannungsquelle und einem Vorwiderstand ein Gatestrom  $i_G$  in das Gate eingeprägt. Dies stellt die heute am häufigsten verwendete Methode der Ansteuerung von MOS-gesteuerten Bauelementen dar.

- *Ansteuerung mit Hilfe von Stromquellen:*

Hierbei wird der IGBT durch direktes Einprägen eines Stromes in das Gate gesteuert. Dies stellt ein elegantes Verfahren dar, über das jedoch wenige Referenzen in der Literatur zu finden sind.

- **Maßnahmen zur Verbesserung der IGBT-Schalteigenschaften**

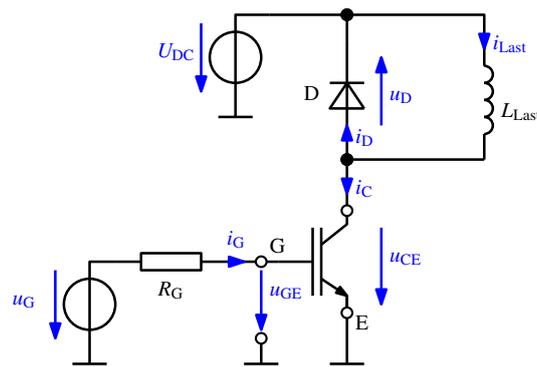
Die im Folgenden aufgeführten Maßnahmen können mit den genannten Grundprinzipien kombiniert werden, um das Schaltverhalten des IGBTs zu optimieren.

- *Eine Überspannungsbegrenzung (Active Clamping)* reduziert die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  und dadurch den Maximalwert der Kollektor-Emitter-Spannung durch die Rückkopplung der Kollektor-Emitter-Spannung auf den Steuereingang des IGBTs während des Ausschaltvorganges. Sie stellt eine einfach zu realisierende und weit verbreitete Maßnahme zur Verbesserung der Schalteigenschaften des IGBTs dar.

- *Steuerung bzw. Reduzierung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$ :*

Bei diesem Ansatz wird die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  aus Gründen der EMV und zur Reduzierung der Belastung der Freilaufdiode gesteuert oder reduziert. Dabei sollen die anderen Parameter des Schaltverhaltens, die Verzögerungszeit, die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  und wenn möglich auch die Schaltverlustenergie nicht beeinflusst werden.

- *Die Steuerung bzw. Reduzierung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit* wird ebenfalls aus EMV-Gründen und zum Schutz der an den Stromrichter angeschlossenen Isolationen von Leitern und Wicklungen sowie zur Reduzierung von Reflexionen auf Motoranschlussleitungen angewendet. Die Verzögerungszeit, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  und möglichst auch die Schaltverlustenergie sollten von dieser Maßnahme nicht beeinflusst werden.



**Abbildung 3.1:** Definition von Strömen und Spannungen bei resistiver Steuerung des IGBTs

- *Aktive Spannungsregelung:*  
Dieses Konzept, die so genannte *Active Voltage Control*, betrachtet den IGBT als Regelstrecke mit der Gate-Emitter-Spannung als Eingang und der Kollektor-Emitter-Spannung als Ausgang. Es wird dabei eine Referenzspannungsform für die Kollektor-Emitter-Spannung vorgegeben und versucht, diese auszuregeln. Der Zeitverlauf des Kollektorstromes stellt sich dann auf natürliche Art und Weise, also unregelt, ein.
- *Geregelte Ansteuerung:*  
Eine geregelte Ansteuerung vereinigt alle notwendigen Verfahren der Verbesserung des Schaltverhaltens der IGBTs in sich. Eine Regelung der Kollektorstromänderungsgeschwindigkeit und der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit, eine aktive Überspannungsbegrenzung und teilweise auch eine zusätzliche Kurzschlusserschaltung sind Teil des Funktionsumfangs einer geregelten Ansteuerung. Für diesen allumfassenden Ansatz gibt es derzeit nur wenige Referenzen in der Literatur.

Nachfolgend werden die zuvor genannten Ansteuerprinzipien detailliert behandelt.

## 3.1 Grundprinzipien der Ansteuerung

### 3.1.1 Resistive Ansteuerung

Bei der resistiven Ansteuerung wird der für den Ein- bzw. Ausschaltvorgang notwendige Gatestrom  $i_G$  durch eine Spannungsquelle mit Gatevorwiderstand  $R_G$  erzeugt, der die Gatekapazität des IGBT auf- bzw. entlädt.

Sie ist die einfachste und daher auch am weitesten verbreitete Methode zur Ansteuerung eines IGBTs oder auch MOS-gesteuerten Leistungshalbleiters. Die resistive Ansteuerung wird in der Literatur u.a. in [Mohan et al. 2003], [Schröder 2006], [Nicolai et al. 1998] und [Khanna 2003] im Allgemeinen für die Erläuterung des Schaltverhaltens des IGBTs verwendet.

Zur einheitlichen Bezeichnung der in der Literatur aufgeführten Methoden sind in Abbildung 3.1 alle notwendigen Größen am IGBT mit resistiver Ansteuerung definiert.

### 3.1.1.1 Grundlagen

Die resistive Methode stellt mit dem Gatevorwiderstand  $R_G$  und der Gatesteuerspannung  $u_G$  grundsätzlich zwei Einstellparameter für die Beeinflussung des Schaltverhaltens des IGBTs zur Verfügung.

Durch eine Erhöhung des Gatevorwiderstandes werden die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  und die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  erniedrigt. Da die Auf- bzw. Entladung der Gatekapazität im ersten Schaltmoment gemäß Gleichung (2.21) einem Ausgleichsvorgang erster Ordnung mit der Zeitkonstante  $\tau_1$  entspricht, wird durch eine Vergrößerung von  $R_G$  die Schaltverzögerungszeit  $t_D$  erhöht. Das anschließende so genannte Miller-Plateau verlängert sich ebenfalls bei einer Erhöhung des Gatevorwiderstandes  $R_G$ . Beim Ausschaltvorgang wird durch das verringerte  $di_C/dt$  die Überspannungsspitze am IGBT kleiner. Diese wird durch die im Kommutierungskreis enthaltenen Streuinduktivitäten verursacht. Durch das kleinere  $di_C/dt$  wird beim Einschalten des IGBTs die Rückstromspitze der Diode und somit der Maximalwert der Dioden-Schaltverlustleistung kleiner.

Die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  und die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  sind umgekehrt proportional zu den während des Schaltverlaufs entstehenden Schaltverlustenergien  $W_{ON}$  und  $W_{OFF}$ . Zur Minimierung der Schaltverluste sollte stets angestrebt werden, diese für jeden Schaltvorgang so klein wie möglich zu halten. Die Schaltverzögerungszeit  $t_D$  addiert sich zu den übrigen Verzögerungszeiten im Umrichter, führt somit zu unerwünschten Totzeiten für die Regelung des Umrichtersystems und sollte ebenfalls so klein wie möglich gehalten werden.

Daher ist stets ein möglichst kleiner Gatevorwiderstand  $R_G$  zu verwenden. Dies wird jedoch durch die Tatsache relativiert, dass zum einen das maximal zulässige  $di_C/dt$  durch die Spezifikation der Freilaufdiode sowie EMV-Vorgaben und zum anderen das maximal zulässige  $du_{CE}/dt$  ggf. durch die Spezifikation der Wicklungsisolierungen der angeschlossenen Maschinen sowie möglichen Reflexionen auf den Zuleitungen begrenzt werden.

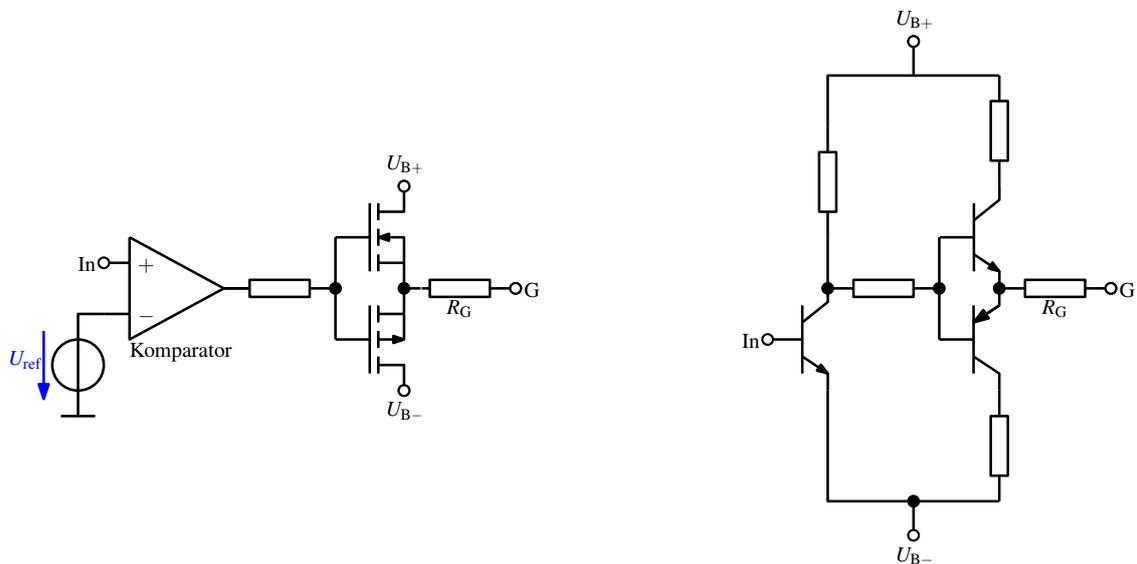
Der zweite Einstellparameter, die Gatesteuerspannung  $u_G$ , sollte innerhalb der Spezifikationen des IGBTs gemäß Ausgangskennlinienfeld, u.a. in [Infineon 2004], so groß wie möglich gehalten werden, um die Verlustenergien im statisch leitenden Zustand so gering wie möglich zu halten. Für den Schaltvorgang führt ein Absenken der Gatesteuerspannung zu einer verminderten Kollektorstromänderungsgeschwindigkeit, einem längeren Miller-Plateau und einer verminderten Kollektor-Emitter-Spannungsänderungsgeschwindigkeit. Dieser Zusammenhang ist beim im Vergleich zum Ausschaltvorgang langsameren Einschaltvorgang prägnanter.

In dem eben beschriebenen Kontext von niedrigen Schaltverlustenergien und Zeitverzögerungen einerseits und Belastungen für IGBT und Freilaufdioden durch entstehende Überspannungen, Belastungen für Motorisolierung und Zuleitungen sowie EMV-Belastungen andererseits entstanden die im Folgenden vorgestellten Verfahren zur resistiven Ansteuerung.

### 3.1.1.2 Resistive Grundschaltungen

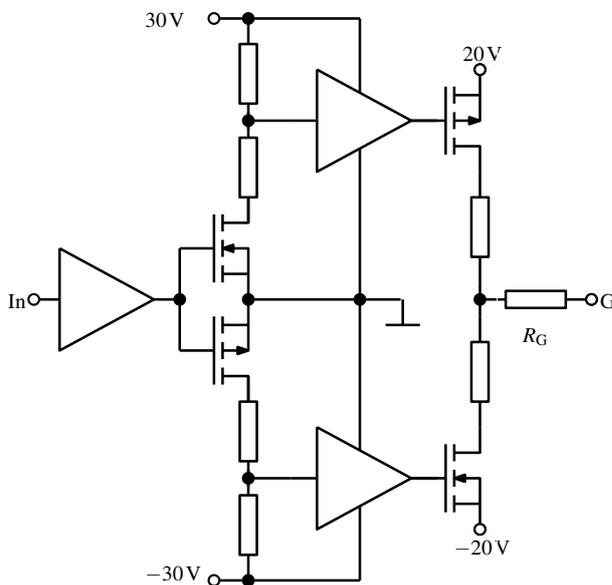
In Abbildung 3.2 ist eine Auswahl von Möglichkeiten der resistiven Ansteuerungen gezeigt. Es handelt sich jeweils um eine Leistungsendstufe verschiedener Ausprägung und eine Vorstufe zum Anschluss an einen hochimpedanten Signalgeber einer übergeordneten Steuerung. Es wurden hierbei nur bipolare Treiberstufen berücksichtigt, die eine positive und negative Betriebsspannung an das Gate des IGBTs schalten können. Hervorzuheben ist dabei die Schaltung in Abbildung 3.2(a), die nur

aus einem Komparator und einem bipolaren MOSFET-Paar besteht und somit mit sehr wenig Bauteilen zu realisieren ist. Die in Abbildung 3.2(d) dargestellte Schaltung zeichnet sich dadurch aus, dass sie aus einer einfachen Spannungsversorgung (*single supply*) eine bipolare Ansteuerung des IGBTs ermöglicht.

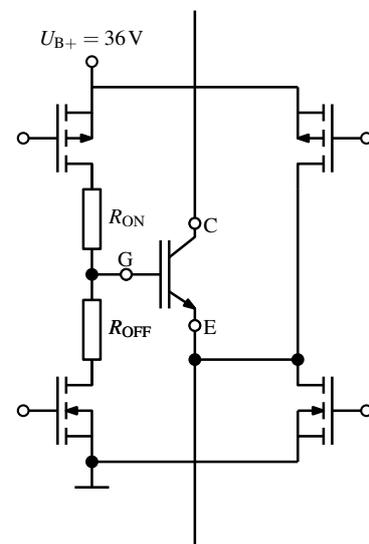


(a) Einfachste bipolare Ansteuerung

(b) Ansteuerung nach [Biswas et al. 1991]



(c) Ansteuerung nach [Abraham et al. 1993]



(d) Ansteuerung nach [Perez et al. 2003]

**Abbildung 3.2:** Resistive Ansteuerschaltungen für den IGBT

Die Autoren von [Mansmann et al. 1988] empfehlen, je einen unabhängigen Gatewiderstand für den Einschalt- und den Ausschaltvorgang zu verwenden. Somit können beide Schaltvorgänge unabhängig voneinander eingestellt werden.

Zur Höhe des negativen Wertes der Gatespannung  $u_G$  wird in [Sandali et al. 1990] empfohlen, für die Beschleunigung des Ausschaltvorganges einen negativen Spannungslevel zu verwenden. Der Einschaltvorgang sollte jedoch mit einer Gatespannung von  $u_G = 0$  starten. Das heißt, der statisch ausgeschaltete Zustand soll dann mit Nullpotenzial gehalten werden. Dies ist gemäß [McNeill et al. 1996] eher fragwürdig, da ohne negative Vorspannung am Gate des IGBTs dieser leicht durch auftretendes  $du_{CE}/dt$  aus dem ausgeschalteten Zustand heraus aufgesteuert und dadurch zerstört werden kann.

In [Biswas et al. 1991] wird u.a. auf die Verwendung eines *Gate-Clamp*, also einer Beschaltung des Gateanschlusses, hingewiesen. Diese verhindert, dass das Gate des IGBTs sich im Falle eines Kurzschlusses selbst aufsteuert und damit nicht mehr abschaltbar ist.

### 3.1.1.3 Aktive Veränderung des Gatevorwiderstandes

Da die Überspannung beim Ausschalten des IGBTs direkt von der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  abhängt, wird in [Weis und Bruckmann 1998] ein getriggertes Umschalten der Gatevorwiderstände für den Ausschaltvorgang mit einer monostabilen Kippstufe vorgestellt. Der prinzipielle Schaltplan ist dazu in Abbildung 3.3(a) dargestellt. Zu Beginn des Ausschaltvorganges sind beide Transistoren eingeschaltet, was in der Parallelschaltung einen kleinen Gesamtgatevorwiderstand bedingt, der ein großes  $du_{CE}/dt$  ermöglicht. Hat die Kollektor-Emitter-Spannung den Wert der Zwischenkreisspannung  $U_{DC}$  erreicht, wird der Transistor  $T_1$  ausgeschaltet und der Gesamtgatevorwiderstand damit vergrößert, was ein verringertes  $di_C/dt$  zur Folge hat. Nach der Verweilzeit der monostabilen Kippstufe wird  $T_1$  wieder zugeschaltet, um somit einen kleinen Gatevorwiderstand für den statischen AUS-Zustand zu erhalten.

Einen sehr ähnlichen Ansatz zur Reduzierung des  $di_C/dt$  wird in [Kimata et al. 1998] ebenfalls beim Ausschalten des IGBTs verfolgt. Der Abfall des Kollektorstromes  $i_C$ , der mit einem größeren Gatevorwiderstand  $R_G$  gesteuert werden soll, wird hier jedoch über den eingebauten *Sense*-Abgriff (Stromsensor) eines IPM-Moduls gemessen. Diese Variante wurde mit einer 3,3 kV-IPM von Mitsubishi bei  $(U_{CE}/I_C) = (1300 \text{ V}/1200 \text{ A})$  erprobt.

In der Absicht, hauptsächlich die Freilaufdiode vor einer zu hohen Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  zu schützen, wird in [Igarashi et al. 1997] ein Übertrager in den Freilaufkreis implementiert, um den Abfall des Kollektorstromes zu detektieren und dann ebenfalls beim Abschalten des IGBTs den Gatevorwiderstand aktiv zu erhöhen.

In [Sun et al. 2006] wird zusätzlich zum Ausschalten auch die Kollektorstromänderungsgeschwindigkeit beim Einschalten des IGBTs aus EMV-Gründen aktiv reduziert. Abbildung 3.3(b) zeigt den prinzipiellen Aufbau der vorgeschlagenen Schaltung. Hierbei wird ebenfalls der effektiv wirksame Gatevorwiderstand erhöht, sobald ein  $di_C/dt$  auftritt. Erprobt wurde dieser Ansatz für  $(U_{CE}/I_C) = (600 \text{ V}/20 \text{ A})$ .

Ausgehend von der Überlegung, dass bei einem kleinen abzuschaltenden Laststrom  $I_C$  mit einer größeren Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  ausgeschaltet werden darf als bei einem großen Laststrom, ohne das Bauteil zu zerstören, wird dieser bei [Takizawa et al. 2001] über die Sättigungsspannung im eingeschalteten Zustand gemäß Ausgangskennlinie<sup>1</sup> gemessen und dazu für den nächsten Abschaltvorgang ein entsprechender, effektiv wirksamer Gatevorwiderstand eingestellt. Die Kollektorstromänderungsgeschwindigkeit im Einschaltvorgang wird in [Takizawa et al. 1998] reduziert.

<sup>1</sup> Siehe dazu u.a. [Infineon 2004]

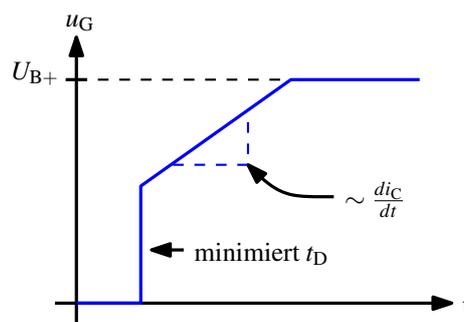


Ausgelöst durch den Spannungsabfall über der modulinternen Bonddrahtinduktivität zwischen dem Emitter E und dem Hilfs- oder Steueremitter E' wird der Gatevorwiderstand beim Auftreten eines  $di_C/dt$ , welches über einen Komparator ausgewertet wird, erhöht.

Dieser Ansatz unterscheidet sich nur in der Auslöse- oder Triggerquelle für die Erhöhung des Gatevorwiderstandes von [Sachdeva und Nowicki 2001] und [Sachdeva und Nowicki 2002]. Gemäß Abbildung 3.3(c) wird hier das  $di_C/dt$  beim Ein- und Ausschaltvorgang reduziert. Gesteuert werden die zusätzlichen Ein- bzw. Ausschaltpfade über einen Komparator, der die Gate-Emitter-Spannung  $u_{GE}$  auswertet.

### 3.1.1.4 Aktive Veränderung der Gatespannung

In [Gediga et al. 1995] wird eine einfache Variante vorgestellt, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  beim Einschalten zu verkleinern, ohne den Gatevorwiderstand  $R_G$  erhöhen zu müssen. Es wird die in Abbildung 3.4 gezeigte Spannungsform der Gatespannung  $u_G$  vorgeschlagen, um trotz einer Reduzierung des  $di_C/dt$  eine kleine Schaltzeitverzögerung  $t_D$  und ein hohes  $du_{CE}/dt$  und somit kleine Einschaltverlustenergien  $W_{ON}$  gewährleisten zu können.

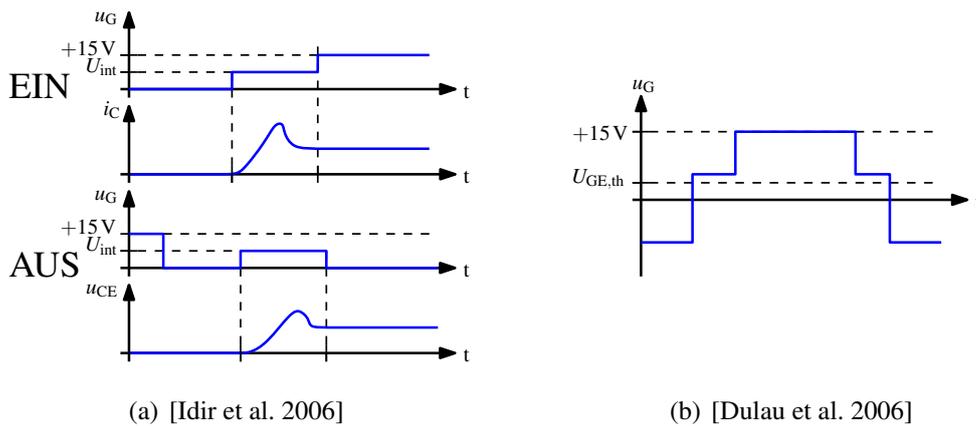


**Abbildung 3.4:** Prinzipieller Gatespannungsverlauf beim IGBT-Einschaltvorgang gemäß [Gediga et al. 1995]

Der gleichen Ansatz wird in [Grbovic 2008] präsentiert. Der Autor testet dieses Konzept erfolgreich für das Einschaltverhalten mit einem 1200 V/300 A-SPT-IGBT bei  $(U_{CE}/I_C) = (600 \text{ V}/300 \text{ A})$  und einer Kollektorstromänderungsgeschwindigkeit von ca.  $1,5 \text{ kA}/\mu\text{s}$ .

In der Absicht, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  beim Einschalten und die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  beim Ausschalten des IGBTs zu begrenzen, wird in [Idir et al. 2006] für die Gatespannung  $u_G$  ein Zwischenlevel zwischen dem eingeschalteten Zustand ( $\hat{=} 15 \text{ V}$ ) und dem ausgeschalteten Zustand ( $\hat{=} 0 \text{ V}$ ) gemäß Abbildung 3.5(a) verwendet. Die Steuerung dieses Zusatzspannungsniveaus erfolgt entweder über eine Zeitablaufsteuerung oder eine  $du_{CE}/dt$ -Auswertung, bei der lediglich der Anstieg oder der Abfall der Kollektor-Emitter-Spannung detektiert wird. Da die Schaltung aktiv auf das Geschehen am IGBT reagiert, wird der Name *Active Gate Control* verwendet, wobei das Wort *control* an dieser Stelle mit *Steuern* übersetzt werden muss. Diese Ansteuerung wurde bis zu einem Arbeitspunkt von  $(U_{CE}/I_C) = (300 \text{ V}/10 \text{ A})$  getestet.

Ähnliches schlagen die Autoren von [Dulau et al. 2006] vor. Sie beabsichtigen, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  beim Ein- und Ausschalten und damit das Maximum des Rückstromes des Reverse-Recovery-Vorgangs der Diode und die Überspannungsspitze am IGBT zu reduzieren. Die Gatespannung  $u_G$  sollte den in Abbildung 3.5(b) gezeigten Verlauf haben. Wobei darauf hinge-



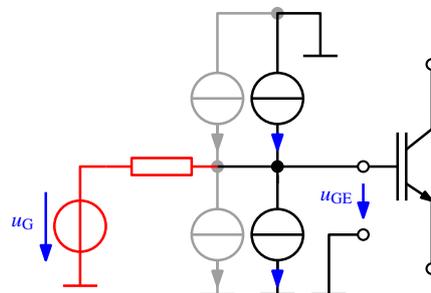
**Abbildung 3.5:** Prinzipielle Gatespannungsverläufe mit Zwischenlevel

wiesen wird, dass dabei das Spannungszwischenlevel beim Ein- und Ausschalten jeweils über der Threshold-Spannung  $U_{GE,th}$  des IGBTs liegen sollte.

### 3.1.2 Ansteuerung mit Hilfe von Stromquellen

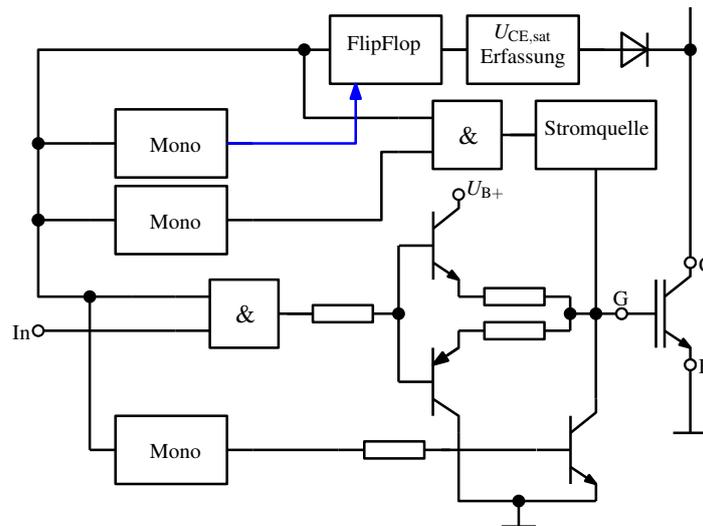
Die im vorhergehenden Abschnitt beschriebene resistive Ansteuerung bedingt mittels einer Spannungsquelle  $u_G$  und eines Gatevorwiderstandes  $R_G$  einen Gatestrom  $i_G$ , der die Eingangskapazität des IGBTs während der Schaltvorgänge umlädt. Der Verlauf des Gatestromes  $i_G$  hängt dabei von der Zeitkonstante, gebildet aus dem Gatewiderstand und der Eingangersatzkapazität des IGBTs, ab. Der Gatestromverlauf  $i_G$  bestimmt wiederum je nach Schaltabschnitt maßgeblich die Verläufe der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  und der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$ . Abhängig von der erwähnten Zeitkonstante können diese nur verzögert gesteuert bzw. geregelt werden.

Um diesen Nachteil zu überwinden, ist alternativ die Verwendung einer Stromquelle in der Ausgangsstufe der IGBT-Ansteuerung möglich. Diese benötigt keinen Gatevorwiderstand und ist im Idealfall in der Lage, verzögerungsfrei den gewünschten Gatestromverlauf  $i_G$  einzuprägen, um somit die Zeitverläufe von Kollektorstrom und Kollektor-Emitter-Spannung zu beeinflussen.



**Abbildung 3.6:** Prinzipielles Schaltbild einer IGBT-Ansteuerung mit zusätzlichen Stromquellen

In der Literatur lassen sich wenige Quellen über die technische Umsetzung einer Ansteuerschaltung mit einer reinen Stromquellensteuerung finden. Es werden oft Verfahren vorgeschlagen, die eine re-



**Abbildung 3.7:** Schaltbild einer resistiven Ansteuerung mit zusätzlicher Stromquelle  
[Consoli et al. 1994]

sistive Ansteuerung mit zusätzlichen Stromquellen kombinieren. In Abbildung 3.6 ist das Prinzip eines solchen Verfahrens skizziert. Die Stromquellen werden dabei entweder zeitgesteuert oder ereignisgesteuert an- und abgeschaltet, um die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$ , die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  bzw. die Länge des Miller-Plateaus zu beeinflussen. Grundsätzlich ist in den vorgeschlagenen Verfahren eine hohe Kollektor-Emitter-Spannungsänderungsgeschwindigkeit zur Reduzierung der Schaltverlustleistungen und eine geringe Kollektorstromänderungsgeschwindigkeit erwünscht.

Mit dem Ziel, die leitungsgebundenen Störungen zu reduzieren, wird in [Consoli et al. 1994] während des Ein- und Ausschaltvorganges eine zusätzliche Stromquelle verwendet. Diese wird mit dem Beginn des Miller-Plateaus eingeschaltet und mit einer monostabilen Kippstufe zeitgesteuert wieder ausgeschaltet. Abbildung 3.7 zeigt ein Prinzipschaltbild. Durch diese Maßnahme gelingt es, mit einem relativ hohen Gatevorwiderstand  $R_G$  die Einschalt- und die Ausschaltverlustenergie durch eine Erhöhung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  während des Miller-Plateaus zu halbieren. Für den Einschaltvorgang wird der Zusammenhang zwischen dem Gatestrom und der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit gemäß Gleichung (3.1) angegeben. Die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  wurde dabei aus Gründen der EMV auf einen sehr niedrigen Wert von  $di_C/dt = 25 \text{ A}/\mu\text{s}$  verringert.

$$\frac{du_{CE}}{dt} \sim i_G = \frac{U_{B+} - U_{GE, \text{Miller}}}{R_G} \quad (3.1)$$

Einen ähnlichen Ansatz verfolgen [Musumeci et al. 1994]. Hierbei wird ebenfalls durch eine zusätzliche Stromquelle das Miller-Plateau verkürzt bzw. die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  erhöht. Ein- oder abgeschaltet wird die Stromquelle durch das so genannte *Miller-Sensing*, bei dem mittels eines Hochpassfilters die Gate-Emitter-Spannung  $u_{GE}$  ausgewertet wird. Die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  wird resistiv über einen Gatevorwiderstand  $R_G$  eingestellt. Dieses Verfahren wurde für  $(U_{CE}/I_C) = (300 \text{ V}/15 \text{ A})$  erprobt und verringert die Schaltverlustleistungen um 35% im Vergleich zur rein resistiven Ansteuerung.

In [John et al. 1998] bzw. [John et al. 1999] werden diese Verfahren zu einer dreistufigen Ansteuerung für den Ein- und Ausschaltvorgang erweitert. Es wird dabei jeweils die resistive Ansteuerung über einen kleinen Gatevorwiderstand mit einer positiven und einer negativen Konstantstromquelle kombiniert. Der Einschaltvorgang beginnt mit einem resistiven Einschalten mit einem MOSFET über den minimal gewählten Gatevorwiderstand  $R_G$  an  $U_{B+} = +18\text{ V}$ , um die Einschaltverzögerung zu minimieren. Die Konstantstromquelle ist während dieses Zeitabschnitts schon eingeschaltet, zeigt aber gegenüber dem größeren Strom, der über den Gatevorwiderstand fließt, keine Wirkung. Zu einem fest vorgegeben Zeitpunkt, der aber auch ereignisgesteuert durch eine Triggerschwelle der Gate-Emitter-Spannung  $u_{GE}$  vorgegeben werden kann, wird der MOSFET ausgeschaltet, so dass nur noch der kleinere Konstantstrom in das Gate des IGBTs fließt. Dieser hält die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  auf einem konstant niedrigen Wert. Wird der Reverse-Recovery-Vorgang der Diode erreicht, so wird der MOSFET wieder zugeschaltet, was eine hohe Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  und einen kurzen Schweif der Kollektor-Emitter-Spannung  $u_{CE}$  sicherstellt. Der Reverse-Recovery-Vorgang wird dabei über die Kollektorstromänderungsgeschwindigkeit, die an der Induktivität zwischen dem Hilfs- und dem Hauptemitter als Spannung gemessen werden kann, detektiert. Ist diese null, so ist der Spitzenstrom des Reverse-Recovery erreicht. Der Ausschaltvorgang vollzieht sich auf ähnliche Weise. Zu Beginn wird der IGBT über den MOSFET mit einem minimalen Gatevorwiderstand  $R_G$  an  $U_{B-} = -12\text{ V}$  ausgeschaltet. Dies verringert die Ausschaltverzögerung und stellt eine hohe Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  sicher. Das Umschalten auf die kleinere Konstantstromquelle, welche die Kollektorstromänderungsgeschwindigkeit niedrig und konstant hält, erfolgt bei einem bestimmten Wert der Kollektor-Emitter-Spannung  $u_{CE}$ , von dem angenommen wird, dass mit ihm der Abfall des Kollektorstromes  $i_C$  beginnt. Hat die Kollektor-Emitter-Spannung nach dem Stromabfall die Zwischenkreisspannung wieder erreicht, wird der MOSFET mit dem kleinen Gatevorwiderstand wieder eingeschaltet, um den Schweifstrom des IGBTs zu minimieren.

In [Cacciato et al. 2005] wird beim Einschalten des IGBTs auf ähnliche Weise der Zeitabschnitt des Miller-Plateaus verkürzt und somit die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  erhöht. Dabei wird über einen Hochpassfilter das so genannte *Miller-Knie* detektiert und zur Steuerung der zusätzlichen Stromquelle verwendet. Die Kollektor-Emitter-Spannung während des Ausschaltvorganges wird durch das so genannte *Active Clamping* aktiv reduziert. Dieses Verfahren wird in Abschnitt 3.2.1 näher betrachtet werden.

Eine vollständig ereignisgesteuerte Ansteuerung mit zusätzlichen Stromquellen wird in [Liu et al. 2004] vorgestellt. Die Stromquelle für den Einschaltvorgang bzw. die Stromsenke für den Ausschaltvorgang werden dabei durch Trigger-Signale, die aus der Gate-Emitter-Spannung  $u_{GE}$  und der Kollektor-Emitter-Spannung  $u_{CE}$  generiert werden, angesteuert. Beim Einschalten des IGBTs wird eine Stromquelle zusätzlich zum resistiven Pfad dazugeschaltet. Diese wird nur für den Zeitabschnitt des Kollektorstromanstieges und den statisch eingeschalteten Zustand ( $u_{GE} > 13\text{ V}$ ) deaktiviert. Der Stromanstieg wird durch  $u_{GE} > U_{GE,th}$  detektiert. Dadurch werden die Einschaltverlustenergien trotz gleichzeitiger Reduzierung der Kollektorstromänderungsgeschwindigkeit gering gehalten. Eine zusätzlich Stromsenke wird während des Ausschaltvorganges dazugeschaltet. Diese wird lediglich für den Zeitabschnitt des Kollektor-Emitter-Spannungsanstieges deaktiviert. Die Detektion hierfür erfolgt durch die Auswertung Kollektor-Emitter-Spannungsänderungsgeschwindigkeit, die einen bestimmten Wert  $X$  überschreiten muss, um die Stromsenke auszuschalten. Bei Erfüllung der beiden Bedingungen  $u_{GE} < U_{GE,th}$  und  $du_{CE}/dt < X$  wird die Stromsenke wieder eingeschaltet. Dieses Verfahren ermöglicht eine aktive Reduzierung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit.

Eine zusätzliche Stromquelle wird in [Zhou et al. 2007] durch einen Parallelpfad mit einem Bipolartransistor, der beim Einschaltvorgang mittels eines  $di_C/dt$ -Signals oder eines  $du_{CE}/dt$ -Signals und beim Ausschaltvorgang durch ein  $du_{CE}/dt$ -Signal aktiviert wird, realisiert. Der zusätzlich zur resistiven Ansteuerung eingespeiste Gatestrom führt zu einer Verkürzung des Miller-Plateaus und damit zur Reduzierung der Schaltverlustenergien.

Eine reine Stromquellensteuerung wird in [Lindberg et al. 1997] präsentiert. Drei Stromquellen werden hierbei durch eine CPLD-basierte Steuerung mit einer minimalen zeitlichen Auflösung von 20 ns ein- bzw. ausgeschaltet. Die Aktivierung der Stromquellen kann zeitgesteuert oder durch Erreichen von programmierten Spannungswerten der Kollektor-Emitter-Spannung  $u_{CE}$  erfolgen. Abbildung 3.8 zeigt das Schema der Auslösepunkte für eine Ereignissteuerung und den sich daraus ergebenden prinzipiellen Verlauf des Gatestromes  $i_G$ . Dieser ermöglicht durch eine höhere Kollektor-Emitter-Spannungsänderungsgeschwindigkeit eine Verringerung der Schaltverlustenergien bei gleichzeitiger Reduzierung der Kollektorstromänderungsgeschwindigkeit. Diese elegante Form der Ansteuerung wurde in dem Stromrichter des Typs *MACS ICON* der ehemaligen Adtranz<sup>2</sup> für IGBTs der Klasse  $(U_{CE}/I_C) = (1600\text{ V}/1200\text{ A})$  getestet.

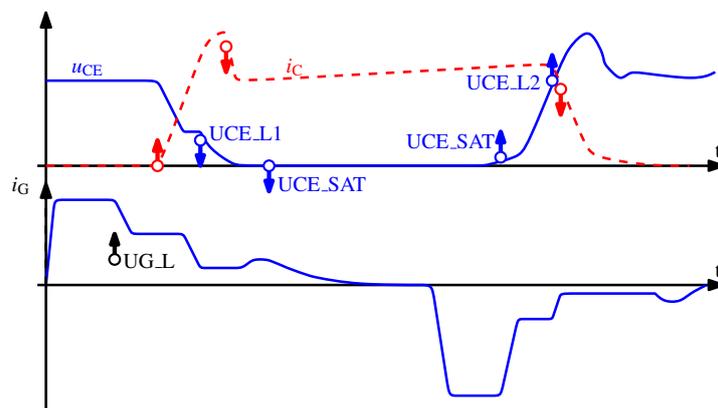


Abbildung 3.8: Ereignissteuerung [Lindberg et al. 1997]

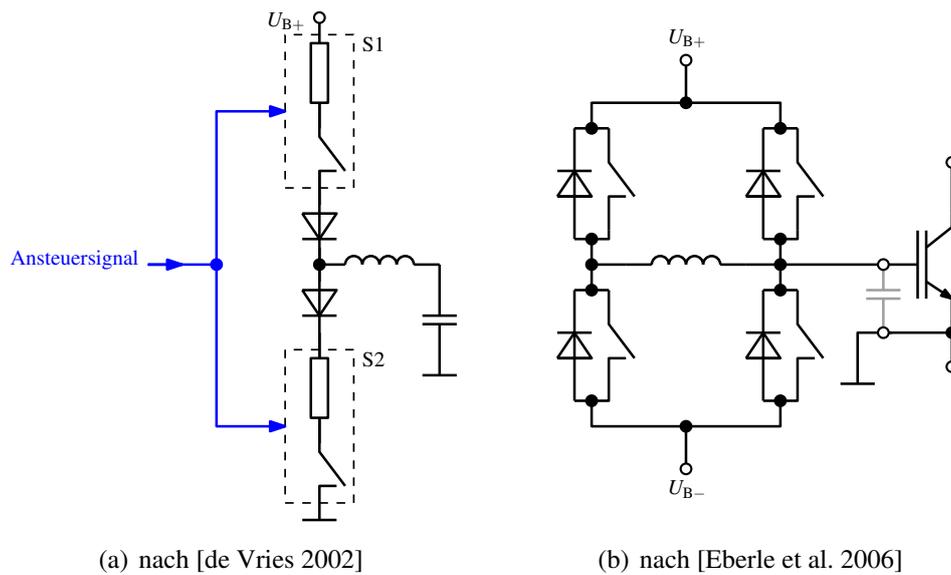
Als eine spezielle Form der Ansteuerung mittels Stromquellen kann man die resonanten Ansteuerschaltungen betrachten. Bei dieser Art von Ansteuerung wird die Eingangskapazität des IGBTs als Energiespeicher betrachtet, der mit einer in der Ansteuerschaltung integrierten Induktivität durch einen Schwingungsvorgang Energie austauscht.

Die in [de Vries 2002] vorgeschlagene Konfiguration ist in Abbildung 3.9(a) gezeigt. Hierbei wird die Magnetisierung der Induktivität  $L$  durch zwei Schalter gesteuert.

Eine energieeffizientere Schaltung wird in [Eberle et al. 2006] vorgeschlagen. Hierbei wird die Magnetisierung der Induktivität und der daraus folgende Gatestrom mittels einer Brückenschaltung gesteuert. Abbildung 3.9(b) zeigt das Prinzipschaltbild.

Im Allgemeinen ermöglichen die resonanten Ansteuerungen einen gewissen Grad der Rückgewinnung der Ansteuerenergie, da diese prinzipiell beim Ausschaltvorgang von der Eingangskapazität des IGBTs wieder an die Induktivität zurückgeliefert wird. Die verringerten Schaltverluste ermöglichen somit hohe Schaltfrequenzen für den IGBT. Da die Magnetisierung der Induktivität durch deren Baugröße und somit der Resonanzfrequenz des gebildeten Schwingkreises bestimmt wird, darf sich die

<sup>2</sup> ABB Daimler Benz Transportation, seit 2001 größtenteils Bombardier Transportation



**Abbildung 3.9:** Resonante Ansteuerschaltungen

Schaltfrequenz und somit die Ein- und Ausschaltintervalle des IGBTs nur in einem bestimmten Band ändern, womit diese Schaltungen eher für Anwendungen mit konstanter Schaltfrequenz und limitiertem Tastverhältnisbereich, wie z.B. DC-DC-Wandler, geeignet sind.

## 3.2 Maßnahmen zur Verbesserung der IGBT-Schalteigenschaften

### 3.2.1 Überspannungsbegrenzung

Die Überspannungsbegrenzung oder auch *Active Clamping* stellt eine der einfachsten und am weitesten verbreiteten Möglichkeiten dar, das Schaltverhalten des IGBT steuerseitig zu beeinflussen bzw. zu verbessern. Diese Schaltungsmaßnahme betrifft nur den Ausschaltvorgang des IGBTs, bei dem eine Überspannung, d.h. eine Spannung, die größer ist als die Zwischenkreisspannung, auftritt. Diese Überspannung führt beim Überschreiten der Kollektor-Emitter-Nennspannung zur Zerstörung des IGBTs. Somit ist die Überspannungsbegrenzung für hoch ausgenutzte Schalter eine notwendige Maßnahme. Zur Erläuterung ist in Abbildung 3.10 ein IGBT T mit seiner Freilaufdiode D in einer Tiefsetzsteller-schaltung schematisch dargestellt.

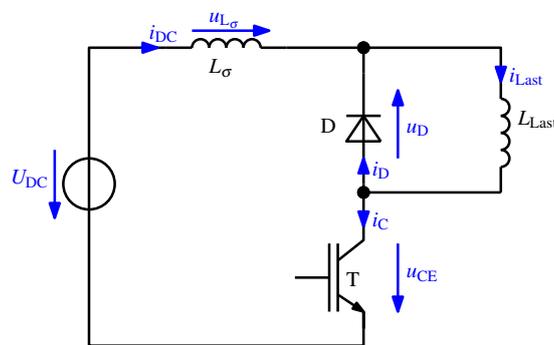


Abbildung 3.10: Tiefsetzsteller

Für den IGBT gilt Gleichung (3.2).

$$u_{CE} = U_{DC} - u_{L_\sigma} + u_D \quad (3.2)$$

Die für einen Spannungsabfall an der Streuinduktivität  $L_\sigma$  im Kommutierungskreis notwendige Stromänderung tritt beim Ausschalten des IGBTs dann auf, wenn die Diode beginnt, den Laststrom zu übernehmen. Für die Diodenspannung gilt dann  $u_D \approx 0$ . Da die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  beim Ausschalten des Kollektorstromes und somit auch die Änderung des Zwischenkreisstromes  $i_{DC}$  durch die Streuinduktivität negativ ist, erhält man mit Gleichung (3.3) und  $u_{L_\sigma} < 0$  eine Kollektor-Emitter-Spannung, die größer ist als die Zwischenkreisspannung  $U_{DC}$ .

$$u_{CE} = U_{DC} - u_{L_\sigma} \quad (3.3)$$

Somit ergibt sich beispielsweise für eine Kollektorstromänderungsgeschwindigkeit  $di_C/dt = -2 \text{ kA}/\mu\text{s}$  und eine Streuinduktivität  $L_\sigma = 100 \text{ nH}$  nach Gleichung (3.4) eine Überspannung von

$$u_{L_\sigma} = L_\sigma \cdot \frac{di_C}{dt} = 100 \cdot 10^{-9} \frac{\text{Vs}}{\text{A}} \cdot \left( -\frac{2000 \text{ A}}{10^{-6} \text{ s}} \right) = -200 \text{ V}. \quad (3.4)$$

Für höhere Beträge der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  oder der Streuinduktivität  $L_\sigma$  steigt die Überspannung an. Wird damit die nominale Kollektor-Emitter-Blockierspannung überschritten, führt dies zur Zerstörung des Bauelements. Eine Überspannungsbegrenzung hat somit die

Aufgabe, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  im Falle des Überschreitens eines bestimmten Wertes der Kollektor-Emitter-Spannung  $u_{CE}$  so zu reduzieren, dass keine für das Bauelement zu hohe Spannung entsteht. Damit stellt die Überspannungsbegrenzung eine mit einem Schwellwert gekoppelte  $di_C/dt$ -Regelung dar.

Konventionell ließe sich die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  durch eine Erhöhung des Gatevorwiderstandes  $R_G$  und somit auch die entstehende Überspannung verringern. Diese Maßnahme führt aber zu einer Verringerung der Schaltgeschwindigkeit in jedem Arbeitspunkt und ist nicht nur wirksam, wenn eine Überspannung auftritt. Somit werden im gesamten Arbeitsbereich die Schaltverluste erhöht.

Weiterhin ist es möglich, die effektive Streuinduktivität, die für einen einzelnen IGBT während des Schaltens wirksam ist, durch einen so genannten *Snubber-Kondensator* parallel zum IGBT zu verringern. Dies führt dazu, dass die entstehende Spannungsspitze im Abschaltmoment, aber auch die maximal mögliche Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  kleiner wird. Als Nachteil resultiert die Notwendigkeit des Einbaus eines zusätzlichen Bauteils im meist sehr knapp bemessenen Bauraum eines Umrichters. Außerdem bildet der Snubber-Kondensator mit den Streuinduktivitäten im Kommutierungskreis und den Zwischenkreiskondensatoren ein schwingfähiges System, welches zu unerwünschten Schwingungen auf der Kollektor-Emitter-Spannung führen kann.

Die erwähnten Nachteile der konventionellen Maßnahmen Gatevorwiderstandserhöhung und Snubber-Kondensator erklären die Attraktivität einer steuerseitigen oder auch *aktiven* Lösung. Grundsätzlich können die in der Literatur dazu vorgeschlagenen Verfahren in zwei Gruppen unterteilt werden:

- **Überspannungsbegrenzung mittels Zener-Element**

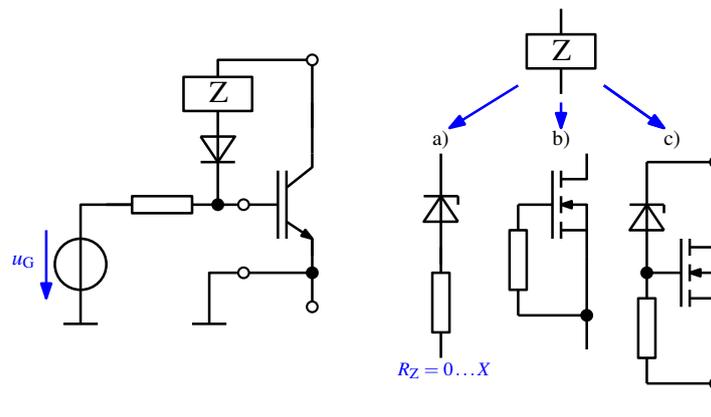
Die Rückkopplung der Kollektor-Emitter-Spannung auf den Gate-Anschluss des IGBTs erfolgt über ein Bauelement mit Zener-Charakteristik. Dies kann im einfachsten Fall eine TRANSIL<sup>®</sup>- oder auch Suppressordiode<sup>3</sup> sein oder durch einen MOSFET oder IGBT im Avalanche-Betrieb o.Ä. realisiert werden. Maßgebend ist dabei die Eigenschaft, ab einem bestimmten Spannungswert über dem Zener-Element Strom zu leiten. Da bei dieser Variante im ausgeschalteten Zustand des IGBTs stets die gesamte Kollektor-Emitter-Spannung an dem Zener-Element anliegt und zusätzlich je nach Dimensionierung der Schaltung unter Umständen bei jedem Ausschaltvorgang ein Strom geführt wird, ist die thermische Auslegung dieses Elements ausschlaggebend für die Zuverlässigkeit der gesamten Ansteuerschaltung.

- **Aktive oder verstärkte Überspannungsbegrenzung, auch *Boosted Active Clamping***

Die Kollektor-Emitter-Spannung wird gemessen, als Signal mit dem Ansteuersignal kombiniert und daraufhin auf eine Leistungsstufe gegeben. Direkt an die Kollektor-Emitter-Strecke des IGBTs wird nur ein Teiler, z.B. ein passiver hochohmischer-kapazitiver Teiler angeschlossen, der thermisch zuverlässig ausgelegt werden kann. Allerdings benötigt diese Variante eine größere Bauteilanzahl und verursacht dadurch höhere Kosten.

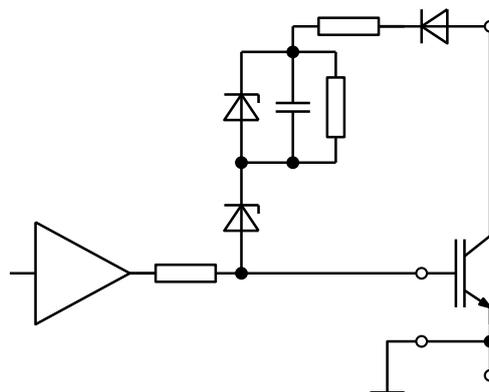
In [Reimann et al. 1997] wird eine Übersicht über die Überspannungsbegrenzung mit Hilfe eines Zener-Elements gegeben. Ein prinzipielles Schaltbild ist in Abbildung 3.11 dargestellt. Erprobt wurden die Schaltungen bei  $(U_{CE}/I_C) = (400\text{ V}/30\text{ A})$  bzw.  $(U_{CE}/I_C) = (1100\text{ V}/30\text{ A})$ . Hervorzuheben ist dabei die Variante c) in Abbildung 3.11, bei der der Bahnwiderstand der Z-Diode dadurch erniedrigt wird, dass sie im leitenden Zustand lediglich einen MOSFET aufsteuert, der daraufhin den Strom der Z-Diode mit einem niedrigeren Bahnwiderstand übernimmt.

<sup>3</sup> Suppressordiode: Schnelle Zener-Dioden für höhere Ströme zur Ableitung von Überspannungsspitzen. TRANSIL<sup>®</sup> ist ein Markenname von STMicroelectronics.



**Abbildung 3.11:** Prinzipschaltung Überspannungsbegrenzung mittels Zener-Element [Reimann et al. 1997]

In [Saiz et al. 2001] wird dieser Ansatz mit einer Kapazität im Rückkopplungspfad, die eine Vorreaktion auf die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  erlaubt, kombiniert. Die in Abbildung 3.12 gezeigte Prinzipschaltung vereinigt somit die Funktion des *Active Clamping* mit der Reduzierung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit. Erprobt wurde diese Ansteuerung in einer Reihenschaltung von zwei Ventilen bei jeweils  $(U_{CE}/I_C) = (1000\text{ V}/400\text{ A})$ .



**Abbildung 3.12:** Überspannungsbegrenzung mit kombinierter  $du_{CE}/dt$ -Begrenzung [Saiz et al. 2001]

In [Rüedi und Köhli 1999] wird das in [Reimann et al. 1997] vorgestellte Prinzip aufgegriffen und zu einer *verstärkten Überspannungsbegrenzung* weiterentwickelt. Abbildung 3.13 zeigt das Prinzipbild der vorgeschlagenen Schaltung. Dabei wird die direkte Rückkopplung über ein Zener-Element mit einer verstärkten Rückkopplung, die vor einem Verstärker auf den Steuerpfad des IGBTs-Gateanschlusses geführt wird, kombiniert. Da es bei der Erprobung der Schaltung zu Oszillationen kam, werden diese mit Hilfe der Widerstände im Rückführungskreis gedämpft.

In [Lee et al. 1997] wird während des Ausschaltvorganges die Kollektor-Emitter-Spannung  $u_{CE}$  gemessen, auf die Treiber-Endstufe der Ansteuerung zurückgeführt und damit der IGBT wieder aufgesteuert, um ihn in den aktiven Bereich gemäß Abbildung 2.19(b) zu bringen. Dabei wird steuerseitig der resultierende Widerstand der Kollektor-Emitterstrecke verringert, solange eine Überspannung anliegt. Dieses Konzept stellt eine verstärkte Überspannungsbegrenzung dar und ist in Abbildung 3.14(a) schematisch dargestellt. Da die verwendete Elektronik in der Realisierung nicht ausreichend

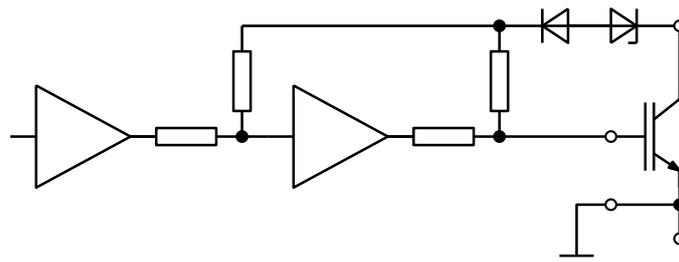


Abbildung 3.13: Verstärkte Überspannungsbegrenzung [Rüedi und Köhli 1999]

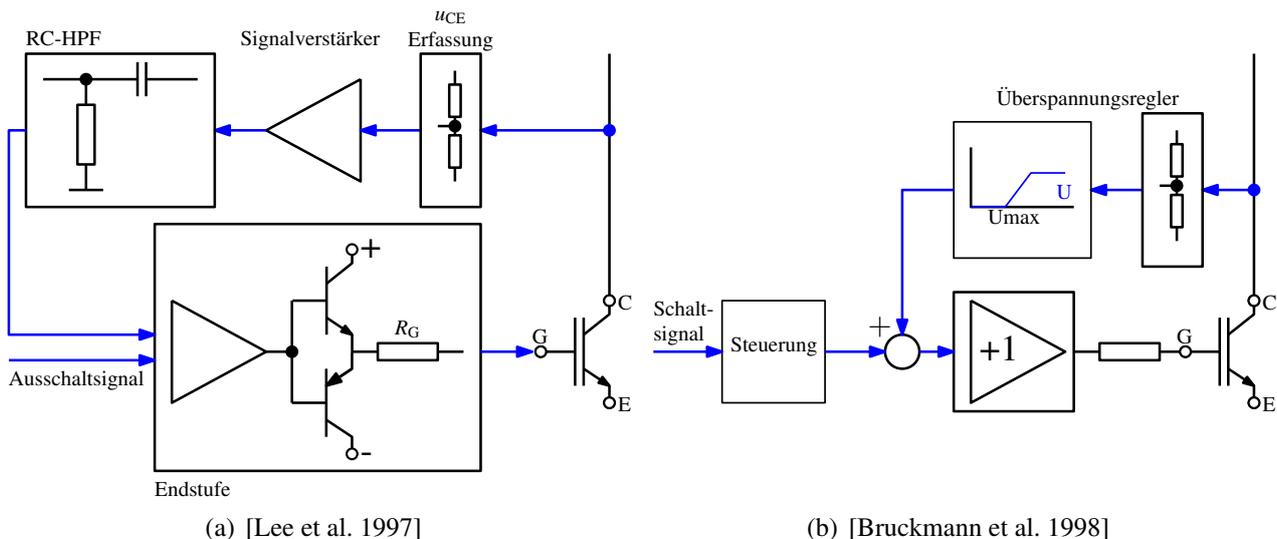


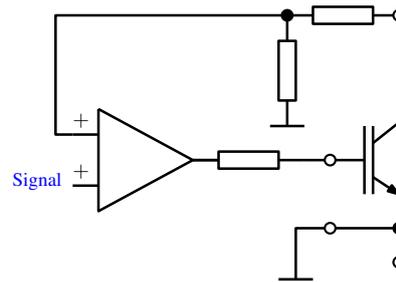
Abbildung 3.14: Prinzipschaltbilder von verstärkten Überspannungsbegrenzungen

dynamisch arbeitet, wird hier ein zusätzlicher Hochpassfilter in der Signalkette verwendet, der es ermöglicht, bereits auf den Anstieg der Kollektor-Emitter-Spannung zu reagieren.

In [Bruckmann et al. 1998] und [Bruckmann 2004] wird neben der in [Reimann et al. 1997] bereits vorgestellten Schaltung eine Variante der *verstärkten Überspannungsbegrenzung* präsentiert. Dabei wird die Kollektor-Emitter-Spannung  $u_{CE}$  gemessen und von schnellen Komparatoren ausgewertet. Ist die Kollektor-Emitter-Spannung größer als der eingestellte Schwellwert, so gibt der Komparator einen positiven Impuls über die Endstufe auf das Gate des IGBTs, der somit wieder partiell aufgesteuert wird. Abbildung 3.14(b) zeigt ein Blockschaltbild der vorgestellten Schaltung.

An Stelle eines Komparators verwenden [Eckel und Bakran 2006] einen linearen Verstärker, der neben dem regulären Schaltsignal auch die Differenz der Kollektor-Emitter-Spannung  $u_{CE}$  und des Referenzwertes für die Maximalspannung am IGBT verstärkt. Ein Prinzipschaltbild zeigt Abbildung 3.15. Die Autoren erwähnen ebenfalls den Ansatz von [Reimann et al. 1997] und stellen für beide Schaltungsprinzipien die Wirksamkeit im Zusammenspiel mit IGBT in Feldstopp-Technik in Frage, da diese die Eigenschaft besitzen, die Kollektorstromänderungsgeschwindigkeit während des Ausschaltvorganges, wenn die Raumladungszone an den Feldstopp-Layer stößt, stark zu erhöhen.

Gemäß der verwendeten Topologie der Ansteuerschaltung in [Kim et al. 2007] könnte diese Veröffentlichung auch unter Abschnitt 3.1.1.3 erwähnt werden, da die Autoren aktiv die effektiven Gatevorwiderstände während des Ausschaltvorganges umschalten. Ihr Ziel ist es aber in erster Linie, die



**Abbildung 3.15:** Verstärkte Überspannungsbegrenzung [Eckel und Bakran 2006]

Überspannung am IGBT zu begrenzen, so dass ihre Veröffentlichung in diesem Abschnitt eingeordnet wird. Getriggert durch die Gatespannung  $u_{GE}$  wird während des Ausschaltvorganges der Gatewiderstand verändert. Anfangs wird ein niedriger Wert verwendet, der die Ausschaltverzögerung  $t_{D,OFF}$  verringert. Ab dem Miller-Plateau wird ein höherer Gatevorwiderstand verwendet, um die folgende Stromänderung und somit die Überspannung am IGBT zu verringern. Wenn die Gatespannung  $u_{GE}$  unter einen bestimmten Wert gesunken ist, wird wieder der kleine Gatevorwiderstand verwendet, der dann den Schweif des Kollektorstromes gering hält. Durch eine indirekte Messung der Kollektor-Emitter-Spannung  $u_{CE}$  über eine Diode erhält die vorgestellte Schaltung eine Information über den Sättigungszustand des IGBTs und kann somit den hohen Gatevorwiderstand zusätzlich für ein so genanntes Soft Turn-Off im Kurzschlussfall, wie in Abschnitt 2.3.3 beschrieben, verwenden. Die Schaltung wurde bei  $(U_{CE}/I_C) = (500\text{ V}/1000\text{ A})$  erfolgreich getestet.

### 3.2.2 Steuerung der Kollektorstromänderungsgeschwindigkeit

Die Kollektorstromänderungsgeschwindigkeit sollte bei leistungselektronischen Schaltern aus Gründen der elektromagnetischen Verträglichkeit (EMV) kontrolliert oder mindestens begrenzt werden, da von ihrer Höhe direkt die Störaussendung abhängt [Mohan et al. 2003][Consoli et al. 1994]. Des Weiteren erfordern die Freilaufdioden im Mittelspannungsbereich die Einhaltung einer maximalen Kollektorstromänderungsgeschwindigkeit, da sonst die Belastung für die Freilaufdiode, also die maximale Verlustleistung der Freilaufdiode, sehr groß wird. Dadurch würde sich das Diodenschaltverhalten verschlechtern, so dass es zum so genannten *Abriss* im Diodenstrom kommen kann, der wiederum zu großen Spannungsspitzen und somit zur eventuellen Zerstörung der Dioden und des IGBTs führt [Rahimo 1998][Lutz 2006, S. 126][Schröder 2006, S. 155]. Grundsätzlich kann dabei zwischen einer einfachen Reduzierung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  im Falle des Auftretens und einer Regelung der Kollektorstromänderungsgeschwindigkeit, der so genannten  $di_C/dt$ -Regelung, unterschieden werden. Bei Letzterer wird der Ist- mit dem Sollwert der Kollektorstromänderungsgeschwindigkeit verglichen und die Differenz durch einen geschlossenen Regelkreis ausgeglichen.

#### Reduzierung der Kollektorstromänderungsgeschwindigkeit

In [Gerster 1995] wird im Rahmen einer Dissertation zum Thema *IGBT-Reihenschaltung* neben statischen Symmetriemaßnahmen auch eine Grundschaltung zur Begrenzung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  während des Einschaltvorganges vorgestellt. Eine prinzipielle Schaltung ist in Abbildung 3.16(a) gezeigt. Hierbei wird der Spannungsabfall  $u_{Bond}$  über der Bonddrahtinduktivität des IGBT-Moduls gemessen und mit der Zener-Spannung  $U_Z$  verglichen. Sind die durch

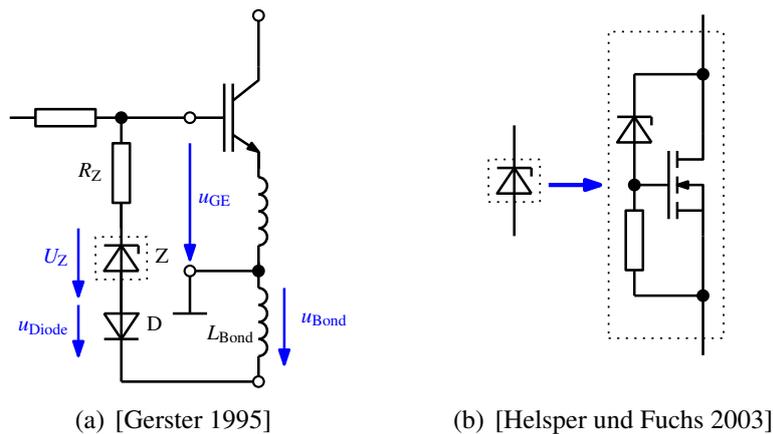


Abbildung 3.16: Schaltungen zur  $di_C/dt$ -Begrenzung

die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  verursachte Spannung  $u_{\text{Bond}}$  und die Gate-Emitter-Spannung  $u_{\text{GE}}$  zusammen größer als  $U_Z$ , leitet die Z-Diode Z einen Strom vom Gate des IGBTs ab. Dadurch wird die Kollektorstromänderungsgeschwindigkeit reduziert. Die Z-Diode leitet, wenn während des Einschaltvorganges die Gleichung (3.5) erfüllt ist<sup>4</sup>.

$$u_{\text{Diode}} = u_{\text{GE}} + u_{\text{Bond}} - U_Z > 0 \quad \text{mit} \quad u_{\text{Bond}} = L_{\text{Bond}} \cdot \frac{di_C}{dt} \quad (3.5)$$

Die Höhe des vom Gate abgeleiteten Stromes oder auch der Verstärkungsfaktor der Rückkopplungsschleife wird durch den Wert des Widerstandes  $R_Z$  eingestellt. Dieses Prinzip wurde in dem Arbeitspunkt  $(U_{\text{CE}}/I_C) = (1500 \text{ V}/200 \text{ A})$  erprobt. Die Kollektorstromänderungsgeschwindigkeit betrug dabei  $di_C/dt = 0,75 \text{ kA}/\mu\text{s}$ . In [Gerster und Hofer 1996] sind die Zeitverläufe für den Arbeitspunkt  $(U_{\text{CE}}/I_C) = (500 \text{ V}/200 \text{ A})$  dargestellt.

In [Helsper und Fuchs 2003] wird dieser Ansatz aufgegriffen, das Durchlassverhalten des Zener-Elements durch das Einfügen einer Kombination von Z-Diode und MOSFET gemäß Abbildung 3.16(b) verbessert und diese Schaltung bei  $(U_{\text{CE}}/I_C) = (600 \text{ V}/80 \text{ A})$  mit einer Kollektorstromänderungsgeschwindigkeit von  $di_C/dt = 1,1 \text{ kA}/\mu\text{s}$  getestet. Weiterhin wird eine Umschaltung des Gatevorwiderstandes  $R_G$  ähnlich wie in [Takizawa et al. 2001] vorgestellt.

In der Absicht, das Problem der so genannten *Asynchronen Multi-Kommutierung*<sup>5</sup> zu beseitigen, wird in [Bakran et al. 2006] ebenfalls die in Abbildung 3.16(a) dargestellte Schaltung verwendet. Hierbei wird die Spannung  $U_Z$  durch eine allgemeine Spannung  $U_{\text{clamp}}$  ersetzt, deren Realisierung aber unklar bleibt. Erprobt wird dieser Ansatz erfolgreich bei  $(U_{\text{CE}}/I_C) = (2000 \text{ V}/1400 \text{ A})$  mit einer Kollektorstromänderungsgeschwindigkeit von  $di_C/dt = 4 \text{ kA}/\mu\text{s}$ .

Eine Reduzierung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  wird in [Lee et al. 1997] für den Einschaltvorgang [Lee et al. 1997] durch einen zusätzlichen Kondensator erreicht, der aktiv parallel zur Gate-Emitter-Strecke des IGBTs geschaltet wird. Die Aktivierung dieses Kondensators erfolgt durch die Auswertung der Gate-Emitter-Spannung  $u_{\text{GE}}$ , so dass der Kondensator nur für den Zeitabschnitt des positiven  $di_C/dt$  diese reduziert.

<sup>4</sup> Die Schwellenspannung der Diode D wird hierbei vernachlässigt.

<sup>5</sup> *Asynchrone Multi-Kommutierung*: Schalten mehrere Kommutierungszweige gleichzeitig, wird unter Umständen die für die Freilaufdiode wirksame Streuinduktivität verringert, so dass diese mit einer größeren Kollektorstromänderungsgeschwindigkeit abschalten muss als im Normalfall.

### Regelung der Kollektorstromänderungsgeschwindigkeit

In [Hofer-Noser 1997, S. 72] wird die in Abbildung 3.17 dargestellte Schaltung vorgeschlagen. Dabei wird der von der Kollektorstromänderungsgeschwindigkeit verursachte Spannungsabfall an der Bonddrahtinduktivität  $u_{\text{Bond}}$  mit einem Referenzwert für die Kollektorstromänderungsgeschwindigkeit  $(di_C/dt)_{\text{ref}}$  verglichen und dann verstärkt auf das Gate des IGBTs rückgekoppelt. Diese Schaltung kommt jedoch innerhalb der Arbeit nicht zum Einsatz, da „die modulinterne Induktivität eine große Streuung aufweist“ und somit „für moderne Hochleistungsmodule nicht mehr wirtschaftlich einsetzbar“ ist.

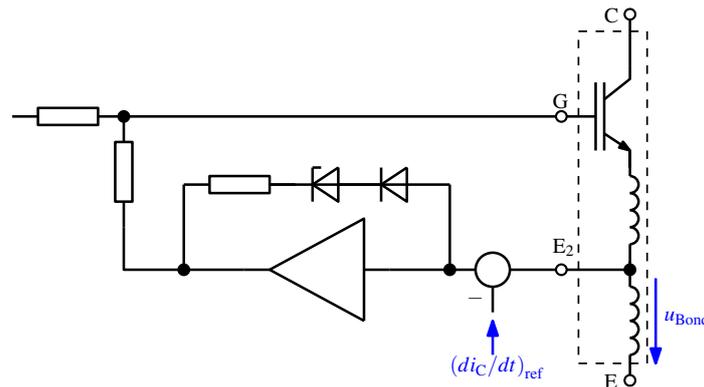


Abbildung 3.17: Schaltung zur  $di_C/dt$ -Regelung [Hofer-Noser 1997]

In [Park und Jahns 2001, Park und Jahns 2003] wird der Ansatz einer *Flexiblen Steuerung* der Kollektorstromänderungsgeschwindigkeit vorgestellt. Ein prinzipielles Schaltbild wird in Abbildung 3.18 gezeigt. Der als Stromquelle symbolisierte Schaltungsteil beinhaltet eine Stromspiegel-Schaltung, die einen Referenzwert für die Kollektorstromänderungsgeschwindigkeit mit der Bonddrahtspannung  $u_{\text{Bond}}$  vergleicht und damit einen Strom  $i_{\text{didt}}$  generiert, der je nach Schaltvorgang in das Gate oder aus dem Gate herausfließt. Für den Übersetzungsfaktor  $B$  der Stromquelle gilt dabei  $B = i_{\text{didt}}/u_{\text{Bond}} < 1$ . Da dieses Prinzip in Hinblick auf die Realisierbarkeit in einem ASIC umgesetzt wird, besteht der Stromspiegel aus kleinen Transistoren, die nicht genug Strom führen können, um größere Ansteuerleistungen zu realisieren. Weiterhin ist für das Ein- und Ausschalten des IGBTs jeweils ein separater Schaltungsteil notwendig. Erprobt wurde die Schaltung mit IGBTs der Klasse 1200 V/70 A in dem Arbeitspunkt  $(U_{\text{CE}}/I_{\text{C}}) = (600 \text{ V}/20 \text{ A})$  mit einer maximalen Kollektorstromänderungsgeschwindigkeit  $di_C/dt = 0,06 \text{ kA}/\mu\text{s}$  beim Einschalten und  $di_C/dt = 0,08 \text{ kA}/\mu\text{s}$  beim Ausschalten.

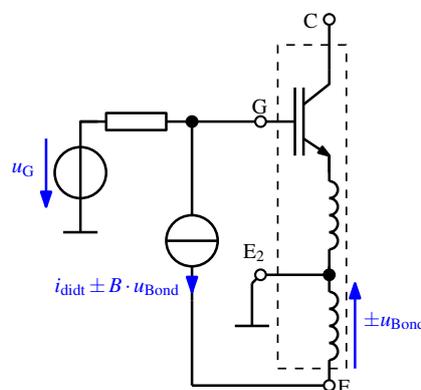


Abbildung 3.18: Flexible  $di_C/dt$ -Regelung [Park und Jahns 2001][Park und Jahns 2003]

In derselben Veröffentlichung wird ebenfalls ein ähnlicher Ansatz für eine flexible Steuerung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit gegeben, der in Kapitel 3.2.3 näher erläutert wird.

Der vielversprechendste Ansatz, der zeitgleich zu dieser Dissertationsschrift entstand, ist in [Chen und Peng 2009] nachzulesen. Nach dem Konzept eines klassischen Reglers wird dabei wie schon in anderen Veröffentlichungen die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  mit Hilfe der Bonddrahtinduktivität (hier  $L_{Ee}$ ) gemessen und mit einem Referenzwert, der mit dem Schaltsignal für Ein- und Ausschalten wechselt, verglichen. Das verstärkte Differenzsignal steuert das Gate des IGBTs. Die Prinzipschaltung ist in Abbildung 3.19 dargestellt. Um die Schwingneigung des Regelkreises zu verringern, wird noch eine untergelagerte  $du_{CE}/dt$ -Kompensation eingefügt. Die Realisierung erfolgte durchgängig mit schnellen Operationsverstärkern, was ein Einstellen der Verstärkungsfaktoren gut handhabbar macht. Die Schaltung wurde mit einem 1,2kV/1kA-IGBT der Firma *Powerex* bei  $(U_{CE}/I_C) = (300\text{V}/1000\text{A})$  für das Ein- und Ausschalten erprobt. Dabei wurden flexibel Stromgradienten von  $-0,5 \dots -2\text{kA}/\mu\text{s}$  beim Ausschalten sowie  $0,3 \dots 1,3\text{kA}/\mu\text{s}$  beim Einschalten eingestellt und gemessen.

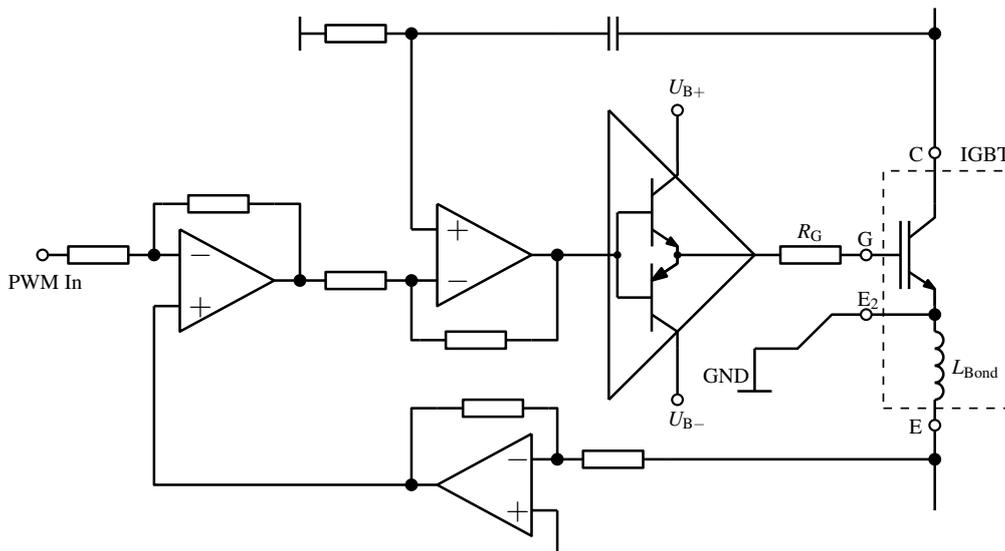


Abbildung 3.19: Schaltung der  $di_C/dt$ -Regelung nach [Chen und Peng 2009]



Somit wird beim Auftreten einer Kollektor-Emitter-Spannungsänderungsgeschwindigkeit während des Ausschaltvorgangs ( $du_{CE}/dt > 0$ ) ein Strom in das Gate des IGBTs eingepreßt, der den Spannungsanstieg verringert. Beim Einschalten ( $du_{CE}/dt < 0$ ) fließt der Strom  $i_f$  aus dem Gate heraus und verringert hier ebenso die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit. Dieses Funktionsprinzip weist der Autor Hefner in einem Arbeitspunkt von  $(U_{CE}/I_C) = (300\text{ V}/10\text{ A})$  mit einer Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 0,6\text{ kV}/\mu\text{s}$  nach. Als einfachste Möglichkeit, die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit zu begrenzen, kann man diese Schaltung auch in kommerziellen Treiberbausteinen finden [Vishay Si9910].

Entgegen der direkten Rückkopplung auf das Gate des IGBTs, die zwar schnell, aber in ihrem Verstärkungsfaktor begrenzt ist, wird in [Gerster 1995] die in Abbildung 3.21 gezeigte Schaltung zur Reduzierung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit präsentiert. Die Auskopplung des

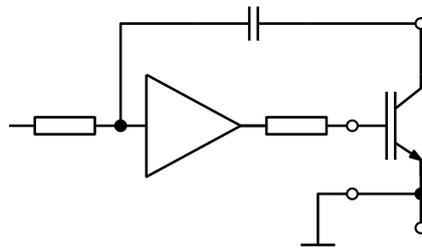


Abbildung 3.21: Schaltung zur  $du_{CE}/dt$ -Reduzierung [Gerster 1995]

aktuellen  $du_{CE}/dt$ -Wertes erfolgt wie in Abbildung 3.20 über einen Kondensator. Hier wird jedoch die Rückkopplung auf das Gate des IGBTs vor der Treiberstufe der Ansteuerschaltung realisiert. Beim Ausschalten ( $du_{CE}/dt > 0$ ) wird somit die Steuerspannung vor der Endstufe erhöht und beim Einschalten verringert. In beiden Fällen sinkt dadurch die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit. Das Prinzip wurde für einen Arbeitspunkt von  $(U_{CE}/I_C) = (1500\text{ V}/200\text{ A})$  mit einer Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt = 3\text{ kV}/\mu\text{s}$  nachgewiesen. In [Gerster und Hofer 1996] beträgt der Arbeitspunkt bei gleicher Schaltung nur noch  $(U_{CE}/I_C) = (500\text{ V}/200\text{ A})$  und somit die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit nur noch  $du_{CE}/dt = 1\text{ kV}/\mu\text{s}$ .

Mit dem Ziel, die leitungsgebundene elektromagnetische Störaussendung durch den IGBT zu minimieren, erweitern [Kagerbauer und Jahns 2007] die Schaltung von [Park und Jahns 2003] um die Möglichkeit, für das Ein- und Ausschalten die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  flexibel zu regeln. Dies erfolgt durch die Schalter  $S_1$  und  $S_2$ , die je nach Schaltvorgang den oberen oder unteren Stromspiegel aktivieren. Eine schematische Schaltung zeigt Abbildung 3.22. Das Prinzip wurde mit einer maximalen Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 2,5\text{ kV}/\mu\text{s}$  bei  $(U_{CE}/I_C) = (175\text{ V}/5,5\text{ A})$  erprobt.

Ausgehend davon, dass die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit und die Kollektorstromänderungsgeschwindigkeit in ihrem jeweiligen Schaltabschnitt direkt proportional zum Gatestrom  $i_G$  sind, schlagen die Autoren von [Schmitt et al. 2008] die Regelung des Gatestromes vor. Dazu liefert ein EPROM ein abschnittsweise definiertes Gatestromprofil. Es wird der aktuelle Gatestrom gemessen und die Differenz mit einem Operationsverstärker sowie angeschlossener Endstufe ausgegeregelt. Als Folge kann das  $du_{CE}/dt$  stufenweise reduziert werden. Das  $di_C/dt$  wird mit dieser Technik ebenfalls beeinflusst, aber in der Auswertung und dem Vergleich mit einer rein resistiven Ansteuerung noch nicht weiter behandelt. Der Umschalttrigger für die verschiedenen Gatestromniveaus werden vom Laststrom geliefert. Das setzt jedoch in einem realen Umrichter für die Ansteuerung zu

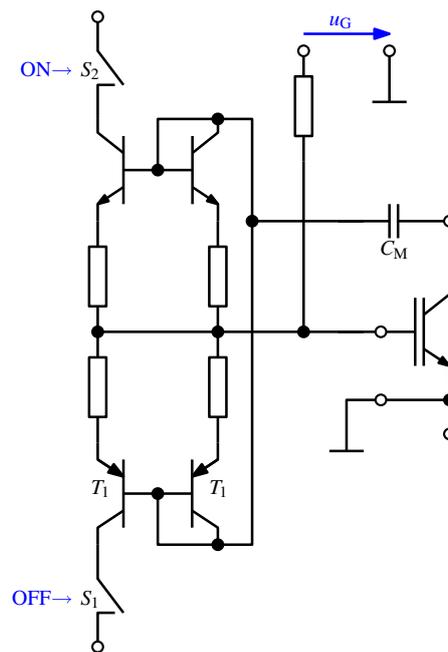


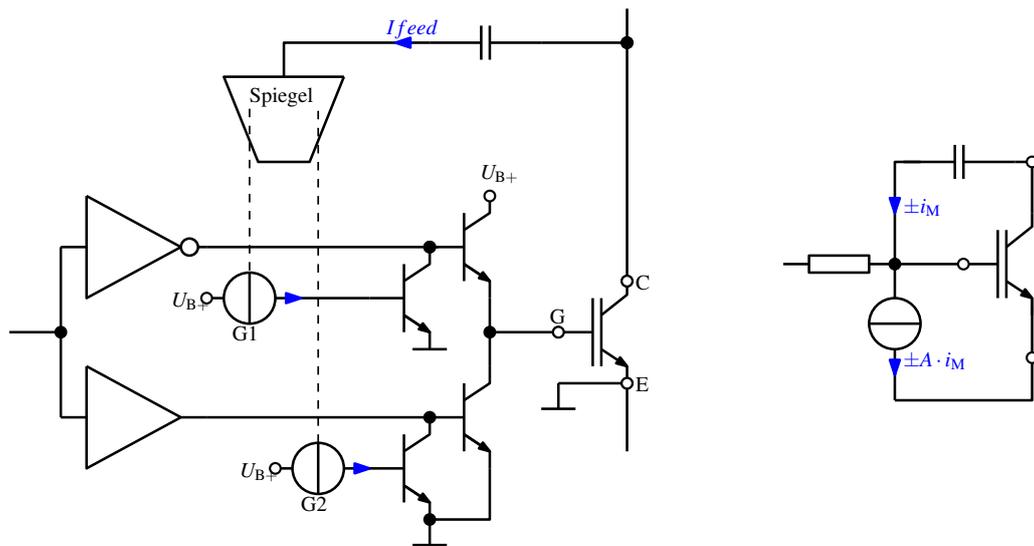
Abbildung 3.22: Schaltung zur  $du_{CE}/dt$ -Reduzierung [Kagerbauer und Jahns 2007]

jedem Schaltzeitpunkt die Kenntnis des gerade fließenden Laststromes voraus. Die Schaltung wurde für  $(U_{CE}/I_C) = (600\text{ V}/250\text{ A})$  erfolgreich getestet.

### Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit

[Kuratli et al. 1996] stellen eine ASIC-Entwicklung für ein 1,6kV/400 A-IPM-Modul vor, in der unter anderem eine Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  implementiert wird. Ein Prinzipschaltbild der Regelung ist in Abbildung 3.23(a) dokumentiert. Dabei werden mehrere Stromspiegel, symbolisiert durch G1 und G2, durch die Differenz eines Referenzstromes und des Rückkoppelstrom  $I_{feed}$ , der proportional zur Kollektor-Emitter-Spannungsänderungsgeschwindigkeit ist, angesteuert. Das ASIC verfügt durch die Parallelschaltung der Stromspiegel über einen maximalen Ausgangsstrom von bis zu 18 A. Das Prinzip der Steuerung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit wurde beim Einschalten des IGBTs in dem Arbeitspunkt  $(U_{CE}/I_C) = (500\text{ V}/100\text{ A})$  mit  $du_{CE}/dt = 0,2\text{ kV}/\mu\text{s}$  nachgewiesen.

Der Ansatz von Kuratli wird in [Park und Jahns 2001, Park und Jahns 2003] für eine  $du_{CE}/dt$ -Regelung aufgegriffen, die hier *Flexible Steuerung* genannt wird. Analog zu der Steuerung der Kollektorstromänderungsgeschwindigkeit in denselben Veröffentlichungen, die auf Seite 71 erläutert wurden, wird eine in einem ASIC implementierbare, ebenfalls auf Stromspiegel basierende Lösung vorgeschlagen. Ein Prinzipschaltbild zeigt Abbildung 3.23(b). Hierbei wird ein so genannter Messstrom  $i_M$  in einem Stromspiegel mit einem Referenzwert verglichen und mit der Verstärkung  $A < 1$  aus dem Gate herausgeleitet oder eingespeist. Durch das Prinzip des Stromspiegels ist der maximale Regelstrom sehr begrenzt, so dass nur IGBTs mit geringer Stromtragfähigkeit angesteuert werden können. Dies kann jedoch durch eine Parallelschaltung der Stromspiegel verbessert werden. Weiterhin wird bei diesem Entwurf für das Ein- und das Ausschalten des IGBTs jeweils ein separater Schaltungsteil benötigt. Erprobt wurde die Funktion der Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit in dem Arbeitspunkt  $(U_{CE}/I_C) = (600\text{ V}/16\text{ A})$  mit einer maximalen Kollektor-Emitter-Span-



(a) [Kuratli et al. 1996]

(b) [Park und Jahns 2001],  
[Park und Jahns 2003]

**Abbildung 3.23:** Schaltungen zur Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$

nungsänderungsgeschwindigkeit  $du_{CE}/dt = 1,8\text{ kV}/\mu\text{s}$  beim Einschalten und  $du_{CE}/dt = 2,3\text{ kV}/\mu\text{s}$  beim Ausschalten eines  $1,2\text{ kV}/70\text{ A}$ -IGBTs.

### 3.2.4 Aktive Spannungsregelung

Betrachtet man den IGBT als Regelstrecke mit einer Eingangs- bzw. Gate-Emitter-Spannung  $u_{GE}$  und einer Ausgangs- bzw. Kollektor-Emitter-Spannung  $u_{CE}$ , deren Zeitverlauf es zu regeln gilt, so gelangt man zum Ansatz der *Aktiven Spannungsregelung*, (engl.) *Active Voltage Control*. Dafür wird der aktuelle Wert der Spannung über dem IGBT gemessen und auf einen einfachen P-Regler gegeben, dessen Ausgangssignal von einer Leistungsendstufe verstärkt auf das Gate des IGBTs geführt wird. Eine Prinzipschaltung nach [Palmer und Rajamani 2004] wird in Abbildung 3.24(a) gezeigt. Den beispielhaften Verlauf der für den Regler notwendigen Referenzspannung  $u_{ref}$  dokumentiert Abbildung 3.24(b). Sie zeigt den gewünschten Sollverlauf der Kollektor-Emitter-Spannung  $u_{CE}$  für einen Ausschalt- sowie einen Einschaltvorgang. Dieser Sollwertverlauf wird vom Regler ausgeregelt.

Lediglich zur Symmetrierung der statischen Spannungsaufteilung in einer Reihenschaltung von IGBTs geht [Gerster 1994] nach diesem Prinzip vor. Dabei misst er im ausgeschalteten Zustand die Gesamtspannung über der Reihenschaltung, teilt diese durch die Anzahl der verwendeten Halbleiterventile und errechnet so den Sollwert für den einzelnen IGBT im statischen AUS-Zustand. Die Symmetrierung der Schaltflanken in der Reihenschaltung wird jedoch mit einer Steuerung der Schaltverzögerungen erreicht. Somit stellt diese Arbeit eine Vorstufe für die *Aktive Spannungsregelung* dar.

In [Githiari et al. 1996] und [Palmer et al. 1997] wird erstmals die vollständige Spannungsregelung des IGBTs, die *Active Voltage Control*, vorgestellt und bei  $(U_{CE}/I_C) = (1000\text{ V}/6,5\text{ A})$  mit einer sehr kleinen Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 0,08\text{ kV}/\mu\text{s}$  erprobt.

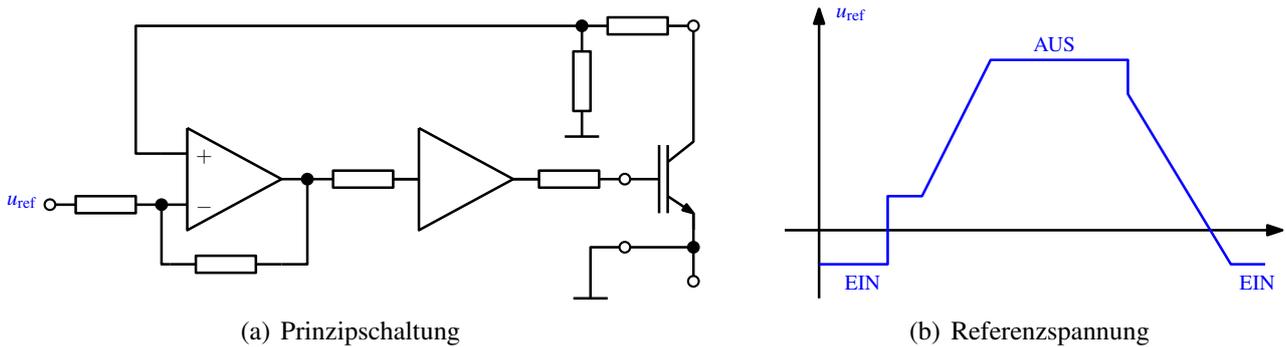


Abbildung 3.24: Active Voltage Control nach [Palmer und Rajamani 2004]

In [Palmer und Joyce 1998] wird versucht, diese Regelung zum Ausgleich unsymmetrischer Chipströme in größeren IGBT-Modulen zu verwenden. Es wird in der Veröffentlichung ein Arbeitspunkt von  $(U_{CE}/I_C) = (600\text{V}/150\text{A})$  dargestellt, bei dem mit  $du_{CE}/dt = 0,66\text{kV}/\mu\text{s}$  geschaltet wird. Die Stromverteilung in den Chips wird jedoch nicht deutlich durch die Gateansteuerung beeinflusst.

[Wang et al. 2003] zeigen dazu das Schaltbild des Active Voltage Controllers, wie es in Abbildung 3.25 dargestellt ist. Ein bemerkenswertes Detail ist die Verwendung eines ohmsch-kapazitiven Spannungsteilers, der schon als Schaltung im Tastkopf eines Oszilloskops bekannt ist. Zusätzlich wird ein untergelagerter Stromregelkreis vorgestellt, der jedoch nur simuliert und nicht erprobt wird.

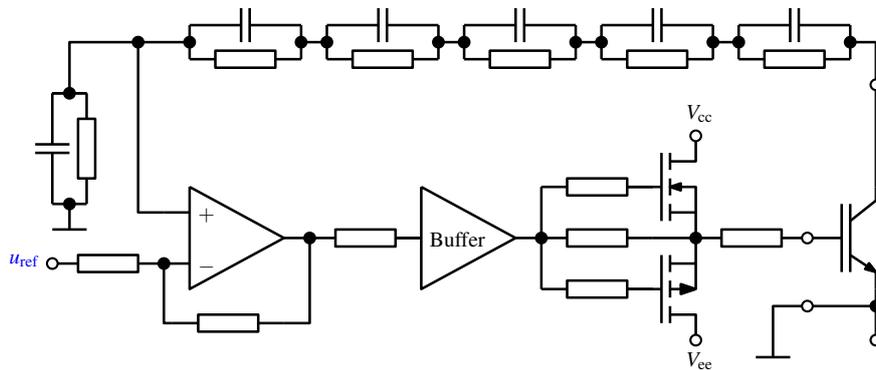


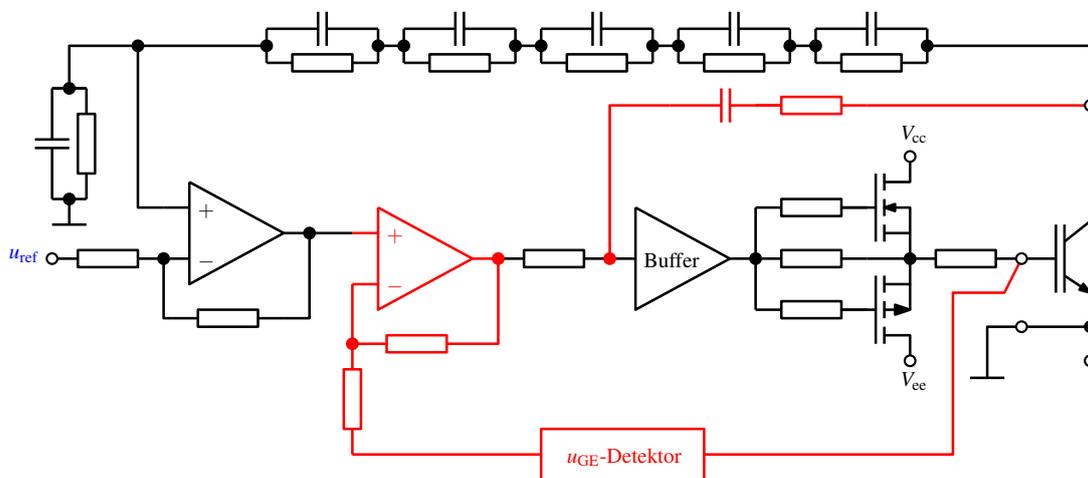
Abbildung 3.25: Schaltung der Active Voltage Control [Wang et al. 2003]

In [Palmer et al. 2004] wird vorgestellt, wie der Active Voltage Controller für eine Reihenschaltung von IGBTs auf Basis einer regelungstechnischen Betrachtung eingestellt werden muss. Letztendlich werden Schaltverläufe bei  $(U_{CE}/I_C) = (800\text{V}/250\text{A})$  mit einer Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 0,8\text{kV}/\mu\text{s}$  gezeigt, bei denen ersichtlich ist, dass diese Form der Spannungsregelung bei vollem Laststrom ein Spannungszwischenplateau von ca. 300 V beim Abschaltvorgang des IGBTs erzeugt. Diese ist laut Angabe der Autoren notwendig, um alle beteiligten IGBT-Chips in den aktiven Bereich zu bringen. Diese Voreinstellung führt zu zusätzlichen Schaltverlustenergien. In [Palmer und Rajamani 2004] wird mit demselben Ansatz mit einer Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von bis zu  $du_{CE}/dt = 5\text{kV}/\mu\text{s}$  bei  $(U_{CE}/I_C) = (900\text{V}/200\text{A})$  geschaltet. Die zusätzlichen Verluste durch die Spannungsstufe werden hier auf ca. 20% beziffert. Der dazugehörige Sprung in der Referenzspannung ist deutlich in Abbildung 3.24(b) zu erkennen.

Ebenfalls für die Reihenschaltung von IGBT mit je 200 V pro Leistungshalbleiter bei 150 A verwendet [Rasmussen 2005] den Ansatz der Active Voltage Control, um damit die Spannungsaufteilung zu

symmetrieren. Der Autor präsentiert eine sehr gleichmäßige Spannungsaufteilung, die jedoch durch ein extremes Absenken der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit auf  $du_{CE}/dt = 0,08 \text{ kV}/\mu\text{s}$  und damit mit sehr hohen Schaltverlustenergien verbunden ist.

In der Absicht, die Spannungsstufe der Voreinstellung der *Active Voltage Control* und deren zusätzlichen Anteil an den Schaltverlustenergien zu beseitigen, führen [Wang et al. 2005] und [Wang et al. 2009] die Rückkopplung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  sowie die Rückkopplung der Gate-Emitter-Spannung  $u_{GE}$  in den Regelkreis ein und schaffen somit eine kaskadierte aktive Spannungsregelung, die *Cascade Active Voltage Control*. Mit Hilfe eines übersichtlichen PSpice<sup>®</sup>-Modells stellen die Autoren weiterhin eine Stabilitätsanalyse vor und präsentieren weiterhin Testergebnisse mit einem 1700 V/400 A-IGBT der Firma Semikron für das Ein- und Ausschalten bei lediglich  $(U_{CE}/I_C) = (800 \text{ V}/80 \text{ A})$  und einer maximalen Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt \approx 1,6 \text{ kV}/\mu\text{s}$ .



**Abbildung 3.26:** Schaltung der *Cascade Active Voltage Control* [Wang et al. 2005]  
(Die gegenüber Abbildung 3.25 zusätzlich eingefügten Komponenten sind rot gekennzeichnet.)

Diese beiden zusätzlichen Signalpfade sind in Abbildung 3.26 rot dargestellt. Sie erlauben es, den Regelkreis durch eine Änderung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  bzw. der Gate-Emitter-Spannung  $u_{GE}$  untergelagert vorzusteuern. Der Hauptregler kann nun mit weniger Verstärkung ausgelegt werden, was sich günstig auf die Schwingungsneigung des Systems auswirkt. Der Gesamtregelkreis gewinnt an Dynamik [Föllinger et al. 1994]. Somit gelingt es, die verlustbehaftete Spannungszwischenstufe zu eliminieren, ohne dabei auf Dynamik und Stabilität im Regelkreis verzichten zu müssen. Die erprobte Kollektor-Emitter-Spannungsänderungsgeschwindigkeit betrug jedoch nur noch  $du_{CE}/dt = 1,5 \text{ kV}/\mu\text{s}$  in einem Arbeitspunkt von  $(U_{CE}/I_C) = (800 \text{ V}/80 \text{ A})$ .

Zur Vorgabe des Referenzwertes für die bekannte *Active Voltage Control* wird in [Wang et al. 2006] ein Hochgeschwindigkeits-FPGA mit einem Digital-Analog-Wandler eingeführt. Dies eröffnet die Freiheit, die Vorgabespannung frei parametrisieren bzw. adaptiv für jeden Schaltvorgang ändern zu können. Dieses neue System wird *Adaptive Active Voltage Control* genannt. In den vorhergehenden Arbeiten wurde festgestellt, dass die Spannungsstufe der Voreinstellung der *Active Voltage Control* zusätzliche Schaltverlustenergie erzeugt und auch maßgeblich an der Schaltzeitverzögerung beteiligt ist, welche bei der Reihenschaltung von IGBTs die meisten Asymmetrien in der Spannungsaufteilung erzeugt. Diese Verzögerung wird nun kompensiert, indem der *Adaptive Active Voltage Controller*

diese Zeit speichert und mit den anderen in der Reihenschaltung beteiligten IGBTs digital abgleicht. Diese führt zu einer guten Spannungsaufteilung, die jedoch nur für eine sehr kleine Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 0,015 \text{ kV}/\mu\text{s}$  bei  $(U_{CE}/I_C) = (300 \text{ V}/100 \text{ A})$  nachgewiesen wird.

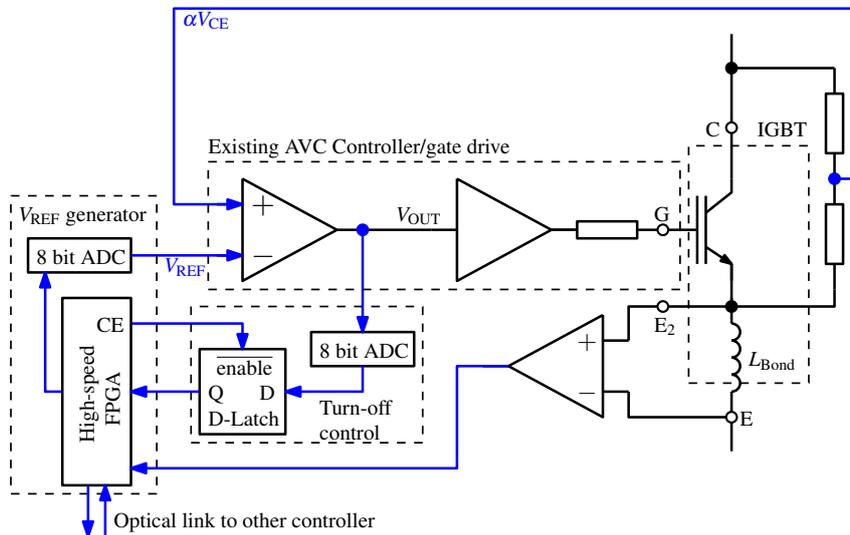


Abbildung 3.27: Schaltung der Adaptive Active Voltage Control [Wang et al. 2006]

Für den Einschaltvorgang des IGBTs bzw. den Ausschaltvorgang der Diode wurde in den bereits erwähnten Veröffentlichungen zum *Active Voltage Controller* u.a. festgestellt, dass durch das Einprägen des Referenzverlaufes für die Kollektor-Emitter-Spannung  $u_{CE}$  die Diode stets gezwungen wurde, den Laststrom mit einer sehr großen Stromänderungsgeschwindigkeit abzuschalten. Dies führt zu einer großen Spitzenschaltverlustleistung und zum Abrissverhalten des Diodenstromes. Dies verbessert der *Adaptive Active Voltage Controller*. Er schaltet den IGBT zunächst mit einer flachen Rampe der Referenzspannung ein, welche die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  bestimmt. Wenn der maximale Stromwert des Reverse-Recovery-Vorganges erreicht ist, wird die Referenzspannung mit maximaler Steigung zu Null verringert. Hierbei kann die Kollektor-Emitter-Spannung  $u_{CE}$  nicht mehr der Reglervorgabe folgen, sondern ändert sich gemäß der entsprechenden Diodenspannung  $u_D$ , die durch den abklingenden Reverse-Recovery-Vorgang bestimmt wird. Diese Reglerstruktur optimieren [Bryant et al. 2007a] mit Hilfe der Optimierungswerkzeuge des Programms MATLAB<sup>®</sup>. Dazu wird u.a. ein IGBT-Modell in SIMULINK<sup>®</sup> erstellt, welches teilweise gut mit gemessenen Verläufen übereinstimmt.

Ein ähnlicher Ansatz wie den der *Active Voltage Control* wird in [Hong et al. 1999] in der Reihenschaltung von IGBTs mit einer anderen Schaltungsrealisierung verfolgt. Dies wird *Active Voltage Balancing* genannt. Eine schematische Darstellung der Schaltung wird in Abbildung 3.28 gezeigt. Dabei wird ein Differenzverstärker diskret aufgebaut, der zum einem auf das Schaltsignal und zum anderen auf die Differenz zwischen der Referenzspannung  $u_{ref}$  und der Istspannung am IGBT  $u_{CE}$  reagiert. Auf die signaltechnische Konditionierung der Kollektor-Emitter-Spannung  $u_{CE}$  und die Generierung der Referenzspannung  $u_{ref}$  wird in der Veröffentlichung nicht eingegangen. Angewendet wurde diese Schaltung mit 600 V/75 A- und 1200 V/25 A-IGBTs mit einer sehr kleinen Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 0,1 \text{ kV}/\mu\text{s}$ .

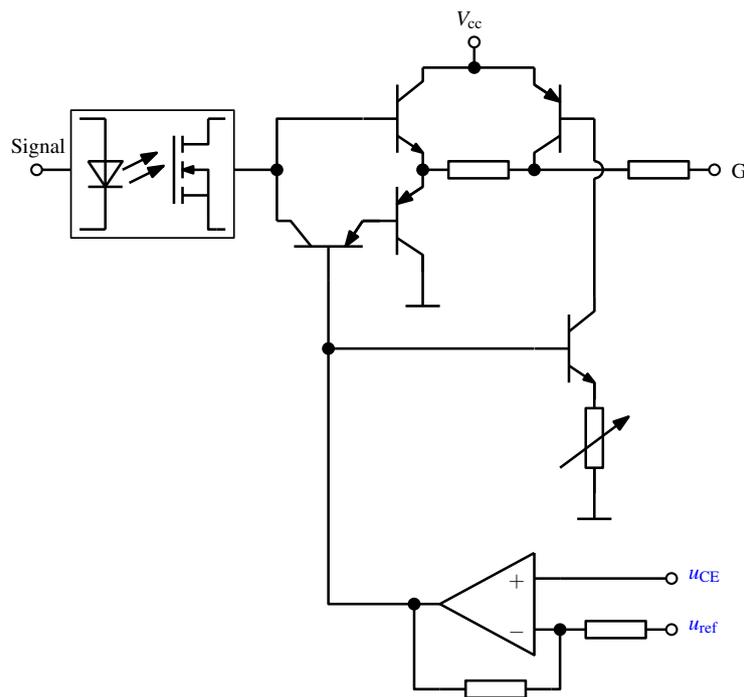


Abbildung 3.28: Schaltung des *Active Voltage Balancing* [Hong et al. 1999]

### 3.2.5 Geregelte Ansteuerungen und digitale Gate-Units

Die Schlüsseigenschaften für eine geregelte Ansteuerung sind letztendlich die Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  und die Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  für den Ein- sowie den Ausschaltvorgang. Darüber hinaus können unter dem Begriff *Geregelte Ansteuerungen* Ansteuerkonzepte zusammengefasst werden, die viele der in den vorhergehenden Abschnitten diskutierten Funktionen innerhalb einer Schaltung vereinigen.

Neben den eben genannten Schlüsseigenschaften stellt der so genannte *Dynamic Gate Controller* in [Rüedi und Köhli 1995] eine Kurzschlussfassung und somit eine spezielle Kurzschlussabschaltung, eine Messung der Gate-Emitter-Spannung, eine Messung der Kollektor-Emitter-Spannung sowie eine Überwachung der Spannungsversorgung der gesamten Ansteuerschaltung zur Verfügung. Das Blockschaltbild dieses Konzeptes ist in Abbildung 3.29 dargestellt. Die Messung der Kollektor-Emitter-Spannung wird dabei für die Überspannungsbegrenzung und die Messung der Gate-Emitter-Spannung u.a. für die Rückmeldung des IGBT-Zustands an die übergeordnete Steuerung verwendet. Die Autoren geben einen guten Überblick über die notwendigen Funktionen einer geregelten Ansteuerung. Es fehlt jedoch ein eindeutiger Funktionsnachweis. Obwohl die Autoren das Unternehmen *CT-Concept* gegründet haben, das Ansteuerschaltungen für IGBTs vertreibt, wurde weder dieser vielversprechende Ansatz in einem kommerziellen Produkt umgesetzt noch wurden weitere ernsthafte Arbeiten zu diesem Thema veröffentlicht.

Den Ansatz der Regelung der Kollektorstromänderungsgeschwindigkeit und der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von [Park und Jahns 2001] treibt [Dörlemann 2002] konsequent voran und vereinigt beide Funktion für den Ein- sowie den Ausschaltvorgang in einer Schaltung. Auch hier wird wieder auf die Integrierbarkeit in einem ASIC hin gearbeitet, so dass wiederum Stromspiegelschaltungen zum Einsatz kommen, die nicht genügend Ausgangsleistung für eine dynamische

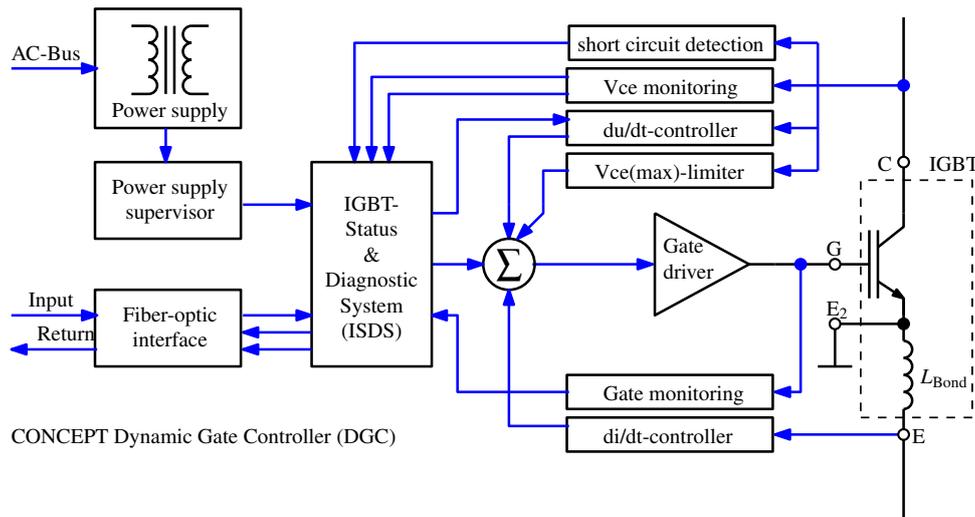


Abbildung 3.29: Blockschaltbild *Dynamic Gate Controller* [Rüedi und Köhli 1995]

Ansteuerung von Hochleistungs-IGBTs zur Verfügung stellen. Dies ist prinzipiell durch Parallelschaltung lösbar. In der präsentierten Form kann die Ansteuerung die Kollektorstromänderungsgeschwindigkeit bis maximal  $di_C/dt = 0,2\text{ kA}/\mu\text{s}$  und die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit bis maximal  $du_{CE}/dt = 1\text{ kV}/\mu\text{s}$  frei einstellbar regeln. Dies wurde in einem Arbeitspunkt von  $(U_{CE}/I_C) = (800\text{ V}/160\text{ A})$  erprobt.

Die Realisierung eines ASICs für eine IGBT-Ansteuerung, die die Kollektorstromänderungsgeschwindigkeit und die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit regeln kann, ist der Zentralpunkt der Arbeit von [Thalheim 2003]. Hier werden Cluster von Stromquellen in Form von Stromspiegeln gebildet, von denen die Hälfte für den unregulierten Ein- bzw. Ausschaltvorgang zuständig sind. Die andere Hälfte dieser Quellen dienen zur Regelung der Kollektorstromänderungsgeschwindigkeit bzw. der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit, die mit einer Kombination von Auslösesignalen der Kollektor-Emitter-Spannung  $u_{CE}$  und einer Ablaufsteuerung gesteuert werden. Ein Funktionsnachweis durch gemessene Schaltvorgänge fehlt in der Veröffentlichung.

Die vorangehende Idee wurde bei *CT-Concept* in ein Produkt umgewandelt und in [Thalheim 2008] vorgestellt. Es handelt sich um eine ASIC-basierte Treiber-Plattform, die für alle gängigen IGBT-Module die geeignete Ansteuerung liefert. Das Produkt realisiert das *Active Clamping*, wie schon in [Rüedi und Köhli 1999], mittels Zener-Dioden und misst die Kollektor-Emitter-Spannung  $u_{CE}$  über einen ohmschen Teiler. Damit wird eine Kurzschlussüberwachung und -abschaltung sowie eine  $du_{CE}/dt$ -Regelung realisiert, deren Konzept in der Veröffentlichung nicht näher erläutert wird. Als Ergebnis wird ein Abschaltvorgang mit dem IGBT *Infineon FS450R17* gezeigt, dessen Kollektor-Emitter-Spannungsänderungsgeschwindigkeit bei  $(U_{CE}/I_C) = (1100\text{ V}/900\text{ A})$  auf ca.  $3\text{ kV}/\mu\text{s}$  geregelt wird.

Im Rahmen der Forschungsarbeiten zu dieser Dissertation wurde in [Wernicke 2005] das Konzept einer *Digitalen Gate Unit* auf Basis eines FPGAs erläutert. Da die Transienten bei Schaltvorgängen hochdynamische Vorgänge sind, stellt die Abtastgeschwindigkeit eines voll digitalen Systems die Hauptherausforderung für den Entwickler dar. Der Autor ermittelte bei einem Systemtakt von 50 MHz eine Signallaufzeit für das Signal von der  $u_{CE}$ -Messung mittels D/A-Wandler über eine Schwellwert-erfassung bis zu einem Ausgangspin des FPGAs von etwas 85 ns. Bei intelligenter Verteilung der

zeitkritischen und zeitunkritischen Aufgaben während einer Schalthandlung rückt eine volldigitale Lösung für eine Ansteuerung mit  $du_{CE}/dt$ - und  $di_C/dt$ -Regelung sowie *Active Clamping* somit in realistische Nähe.

Ein gleichartiges Konzept wird in [Kuhn et al. 2008a] dargestellt. Neben der Präsentation der Möglichkeiten einer zukünftigen digitalen Realisierung von Ansteuermaßnahmen wird dabei unter Verwendung eines 90 MHz-A/D-Wandlers eine Verzögerung in der Messwerterfassung im Wandler von ca. 60 ns ermittelt. Mit einer zu erwartenden Verarbeitungszeit im FPGA und der Reaktion einer nachgeschalteten Stromquelle erwarten die Autoren eine gesamte Verzögerungszeit von ca. 210 ns und folgern, dass damit die Beeinflussung von Schalttransienten nicht möglich ist. In [Kuhn et al. 2008b] wird zusätzlich die bereits angesprochene, vom FPGA direkt steuerbare Gate-Stromquelle präsentiert, die hier stufenweise einen Ausgangsstrom von bis zu 3 A liefert. Diesmal fällt das Urteil der Autoren über die Machbarkeit der digitalen Gate Unit wesentlich positiver aus, so dass diese eine Plattform für eine Vielzahl von Steuermöglichkeiten für Hochleistungs-IGBTs bietet.

In [Kviz et al. 2009] wird eine digitale Plattform einer Ansteuerung vorgestellt, die Eingang in ein kommerzielles Produkt gefunden hat. Dieser *Digital Gate Driver* ist in der Lage, in Zeitintervallen von 50 ns ein Profil mit sieben verschiedenen Widerstandswerten für den Gatevorwiderstand  $R_G$  getrennt für das Ein- und das Ausschalten darzustellen. Der Anwender kann dieses Profil frei programmieren und damit verschiedenste resistive Ansteuermöglichkeiten realisieren. Weiterhin verfügt der Treiber über eine Kurzschlusserschfassung mit anschließendem Soft Turn-Off und gleichzeitiger Begrenzung der Kollektorstromänderungsgeschwindigkeit zum Schutz der Freilaufdiode. Die Realisierung dieses Ausstattungsmerkmals ist nicht klar. Das *Active Clamping* beim Ausschalten wird traditionell über Suppressordioden bei gleichzeitiger Anpassung des Gatevorwiderstandes bewerkstelligt. Insgesamt stellt dieses Konzept eine interessante Plattform dar, deren Möglichkeiten noch nicht ausgeschöpft sind.

# Kapitel 4

## Neuartige geregelte IGBT-Ansteuerkonzepte

Im Folgenden werden, dem Schwerpunkt dieser Arbeit folgend, neuartige Konzepte zur Ansteuerung von IGBTs präsentiert. Dabei konzentrieren sich die Ausführungen auf die Regelung der Kollektorstromänderungsgeschwindigkeit ( $di_C/dt$ -Regelung), der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit ( $du_{CE}/dt$ -Regelung) und die Realisierung des aktiven Überspannungsschutzes (*Active Clamping*). Die Spannungsversorgung, Potenzialtrennung und Signalübertragung werden dabei als gegeben angenommen und nicht betrachtet. Die Fehlerbehandlung wird ebenfalls nicht betrachtet. Bei der Auswertung des in Kapitel 3 vorgestellten Standes der Technik zum Thema IGBT-Ansteuerung kann zusammenfassend Folgendes festgestellt werden:

- Es gibt zahlreiche Veröffentlichungen zum Thema Ansteuerung von IGBTs.
- Die meisten Veröffentlichungen behandeln die Ansteuerung von IGBTs kleiner Leistung.
- Nur wenige Publikationen stellen geschlossene Regelkreise (*Closed-Loop*) für die  $di_C/dt$ -Regelung oder die  $du_{CE}/dt$ -Regelung vor.  
Dabei sind vor allem die Vorschläge für eine  $di_C/dt$ -Regelung und eine  $du_{CE}/dt$ -Regelung in [Park und Jahns 2001, Park und Jahns 2003], die auf Seite 71 dargestellt wurden, zu erwähnen. Ein herausragender Ansatz für eine  $di_C/dt$ -Regelung ist in [Chen und Peng 2009] beschrieben. Dieser wurde auf Seite 72 erläutert. Ein ganzheitlicher Ansatz einer geregelten Ansteuerung, die den Verlauf der Kollektor-Emitter-Spannung sowie des Kollektorstromes regelt, wird in [Dörlemann 2002] (siehe Seite 80) und in [Thalheim 2003] (siehe Seite 81) vorgestellt. Ein Konzept für eine digitale Ansteuerung eines IGBTs wird in [Wernicke 2005] erläutert. Diese Publikation wurde auf Seite 81 zusammengefasst.
- Publikationen, die geschlossene Regelkreise behandeln, arbeiten meist mit kleinen Änderungsgeschwindigkeiten von Kollektorstrom bzw. Kollektor-Emitter-Spannung, die mit hohen Schaltverlusten verknüpft sind und daher für die industrielle Nutzung nicht geeignet sind.
- Es werden in Veröffentlichungen häufig sehr komplizierte Analogschaltungen verwendet, die die Parametrierung der Schaltung erschweren. Da die Dimensionierung und Parametrierung der Schaltung in der Regel in den Publikationen nicht dargestellt wird, ist außerdem eine Bewertung dieser Schaltungskonzepte nur schwer möglich.

Die Vermeidung von Hochleistungs-IGBTs in den Untersuchungen von Regelungskonzepten ist nachvollziehbar, da Multichip-IGBTs hochdynamisch ein möglichst großer Gatestrom zur Verfügung gestellt werden muss, was erhebliche Anforderungen an die Endstufe und die Elektronik der Ansteuerung stellt. In Kapitel 5 werden diese dynamischen Begrenzungen dargestellt.

Die hier vorliegende Arbeit soll zuvor genannte Probleme geregelter Ansteuerungen überwinden. So sollen die vorgestellten Verfahren für Niederspannungs- und Hochspannungs-IGBTs größerer Stromstärke geeignet sein, eine einfache Struktur besitzen, eine einfache Parametrierung sowie möglichst hohe Änderungsgeschwindigkeiten ermöglichen. Weiterhin sollen die Signale innerhalb der Ansteuerung mittels Spannungen übertragen werden, was in einem späteren Entwicklungsschritt die Verwendung digitaler Schaltungstechnik zur Speicherung von Parametersätzen erleichtern könnte. Als Eingangssignale für die Ansteuerung werden Spannungssignale verwendet, ohne dass dem Lastkreis zusätzliche Elemente – wie z.B. Induktivitäten oder Widerstände zur Bestimmung des Kollektorstromes – hinzugefügt werden müssen.

Bei der Entwicklung der Verfahren zur  $di_C/dt$ - sowie  $du_{CE}/dt$ -Regelung wurde zunächst ermittelt, bei welcher Schalttransiente (Ein- oder Ausschalten) das jeweilige Regelungsverfahren notwendig ist.

Wie der Darstellung der Einschaltabschnitte eines IGBTs in Abbildung 2.22 zu entnehmen ist, wird die Dauer des Spannungsabfalles ( $t_{E,3} - t_{E,2}$ ) maßgeblich von der Höhe der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  bestimmt. Bei einem schnell schaltenden IGBT sinkt durch das entstehende  $di_C/dt$  die Kollektor-Emitter-Spannung ab und der Zeitabschnitt mit einer hohen Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  wird verkürzt. Somit dominiert beim Einschalten der Verlauf des Kollektorstromes. Obwohl die nachfolgend vorgestellten  $di_C/dt$ -Regelverfahren für positive und negative Änderungsgeschwindigkeiten gleichermaßen geeignet sind, wird daher nur das Verhalten der Regelung beim Einschaltvorgang realisiert und betrachtet. Die Bedeutung der  $di_C/dt$ -Regelung beim Einschaltvorgang wird außerdem durch die Notwendigkeit der Reduzierung der Kollektorstromänderungsgeschwindigkeit beim Ausschalten der Freilaufdiode vor allem im Mittelspannungsbereich ( $U_{CE} \geq 3,3 \text{ kV}$ ) betont.

Während des Ausschaltvorganges gemäß Abbildung 2.24 dominiert der Anstieg der Kollektor-Emitter-Spannung und ist somit die Ursache für elektromagnetische Störungen und die Schädigung angeschlossener Isolationssysteme. Die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  wird hier bei hochausgenutzten IGBTs meist schon durch ein *Active Clamping* beeinflusst. Daher wird das Verfahren zur  $du_{CE}/dt$ -Regelung für den Ausschaltvorgang erläutert und realisiert. Eine Kombination von  $du_{CE}/dt$ -Regelung und *Active Clamping* wird aus den genannten Gründen für den Ausschaltvorgang betrachtet.

In Abschnitt 4.1 werden zwei neuartige Verfahren zur Regelung der Kollektorstromänderungsgeschwindigkeit vorgestellt. Eine *Indirekte Steuerung* der Kollektorstromänderungsgeschwindigkeit wird im Abschnitt 4.1.1 beschrieben. Dabei wird die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  mit Hilfe der Transfercharakteristik des IGBTs geregelt. Hierfür ist nur die Messung der Gate-Emitter-Spannung  $u_{GE}$  und der Kollektor-Emitter-Spannung  $u_{CE}$  notwendig. Dieses Verfahren wird nur simulativ untersucht und diskutiert.

Das zweite vorgestellte Konzept im Abschnitt 4.1.2 regelt die Kollektorstromänderungsgeschwindigkeit direkt mit Hilfe der gemessenen Spannung über der Bonddrahtinduktivität  $L_{\text{Bond}}$ , die ein direktes Maß für die Kollektorstromänderungsgeschwindigkeit darstellt.

Abschnitt 4.2 beschäftigt sich mit einem Konzept zur Regelung Kollektor-Emitter-Spannungsänderungsgeschwindigkeit, das dann in Abschnitt 5.3.2 experimentell untersucht wird.

Anschließend wird in Abschnitt 4.3 ein aktiver Überspannungsschutz vorgestellt, dessen Eigenschaften im Abschnitt 5.3.3 auf Basis von Messungen untersucht werden.

Die Funktionen *Active Clamping* und  $du_{CE}/dt$ -Regelung sind während des Ausschaltvorganges aktiv. Im Abschnitt 4.4 wird das Konzept einer Kombination beider Verfahren erläutert. In dem Abschnitt 5.3.4 werden die dazugehörigen Messungen präsentiert.

## 4.1 Regelung der Kollektorstromänderungsgeschwindigkeit

Bezüglich der Schaltverlustenergie wäre es wünschenswert, wenn ein IGBT so schnell wie möglich schalten würde. Die Randbedingungen der EMV und bei Leistungshalbleitern im Mittelspannungsbereich (z.B.  $U_{CE} \geq 3,3\text{ kV}$ ), vor allem der sichere Arbeitsbereich der Freilaufdioden beim Einschalten des IGBTs, begrenzen das real mögliche  $di_C/dt$ . Da das  $di_C/dt$  von Umgebungsparametern wie der Temperatur, der effektiven Streuinduktivität im Kommutierungskreis sowie vom Arbeitspunkt abhängt, ist es von Vorteil, die Kollektorstromänderungsgeschwindigkeit beeinflussen bzw. bremsen zu können. Dies geschieht klassisch durch Erhöhung des Gatevorwiderstands, die die Schaltgeschwindigkeit für alle Arbeitspunkte verlangsamt und somit die gesamten Schaltverlustenergien erheblich erhöht. Vor allem die Zwischenkreisspannung  $U_{DC}$  hat einen großen Einfluss auf die Kollektorstromänderungsgeschwindigkeit: Mit größer werdender Zwischenkreisspannung steigt die Kollektorstromänderungsgeschwindigkeit. Eine experimentelle Verifikation dieser Aussage kann Kapitel 5 entnommen werden.

Vorausgesetzt, das kritische  $di_C/dt$ , mit der die Diode maximal ausgeschaltet werden darf bzw. bei dem die Umgebung elektromagnetisch gestört wird, ist bekannt, kann eine Regelung der Kollektorstromänderungsgeschwindigkeit anfallende Stromsteilheiten in allen Arbeitspunkten geringfügig unter diesem Wert halten, um Schaltverluste zu minimieren.

Dafür werden nachfolgend zwei Verfahren vorgestellt: eine indirekte Regelung, die als Eingangssparameter lediglich die Größen der Kollektor-Emitter-Spannung  $u_{CE}$  und die Gate-Emitter-Spannung  $u_{GE}$  nutzt, die in den meisten Fällen leicht auf einer Ansteuerschaltung zu messen sind. Um dabei eine zusätzliche Kollektorstrommessung zu vermeiden, wird ebenfalls die Information über die aktuelle Zwischenkreisspannung  $U_{DC}$  benötigt. Des Weiteren wird eine direkte Regelung, die als Eingangsgröße die Spannungsdifferenz zwischen Haupt- und Hilfsemmitter, die so genannte *Bonddrahtspannung* auswertet, vorgestellt.

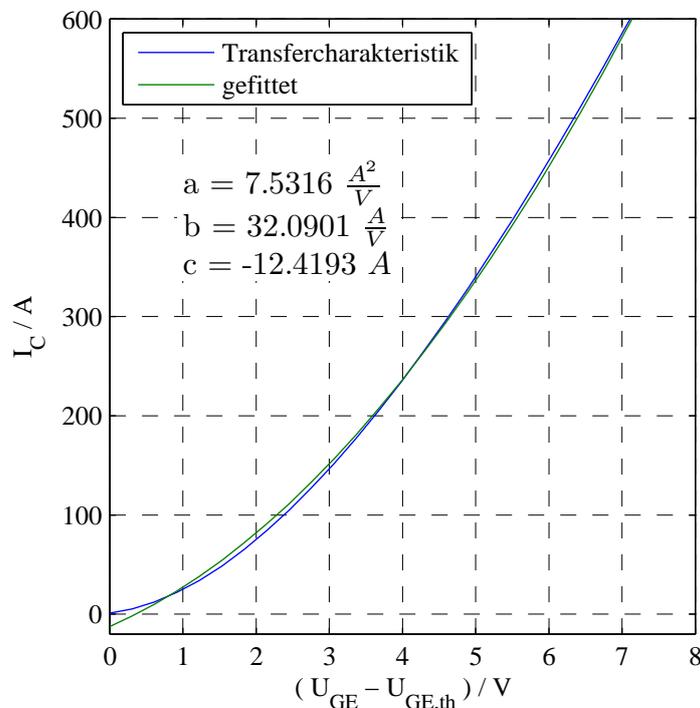
### 4.1.1 Indirekte Steuerung der Kollektorstromänderungsgeschwindigkeit

Basierend auf [Alvarez 2005] wird an dieser Stelle ein Verfahren zur Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  vorgestellt, das lediglich die Messung der Kollektor-Emitter-Spannung  $u_{CE}$  und der Gate-Emitter-Spannung  $u_{GE}$  als Eingangsgrößen benötigt. Diese Größen sind bei einem IGBT sehr einfach zu ermitteln. Dabei steht die Gate-Emitter-Spannung in einem Spannungsbereich von  $\pm 15\text{ V}$  sofort messbar für Operationsverstärker bzw. Komparatoren zur Verfügung, während die Kollektor-Emitter-Spannung über einen ohmschen oder ohmsch-kapazitiven Teiler auf diesen Spannungsbereich heruntergesetzt werden muss. Das Grundprinzip des Verfahrens basiert darauf, die

Transfercharakteristik des verwendeten IGBTs mit Hilfe eines Polynoms zu beschreiben. Exemplarisch wird nachfolgend von einem Polynom zweiter Ordnung wie in Gleichung (4.1) ausgegangen.

$$I_C = a \cdot U_{GE}^2 + b \cdot U_{GE} + c \quad (4.1)$$

Für das Modell des im Internet verfügbaren 1700 V/150 A-IGBT-Chips *Infineon SIGC186T170R3* wurde die Transferkennlinie simulativ in SIMetrix<sup>®</sup> bestimmt. Nach den Vorgaben im Datenblatt wurde bei einer anliegenden Kollektor-Emitter-Spannung von  $U_{CE} = 20\text{ V}$  die Gate-Emitter-Spannung  $U_{GE}$  statisch zwischen 0 V und 15 V variiert und dabei der Kollektorstrom  $I_C$  gemessen. Für die laut Herstellerdatenblatt maximale Threshold-Spannung  $U_{GE,th} = 6,4\text{ V}$  ist diese Übertragungskennlinie in Abbildung 4.1 für den „aktiven Bereich“, also für eine Gate-Emitter-Spannung oberhalb der Threshold-Spannung, gezeigt. Da davon auszugehen ist, dass sich die Kennlinie mit der angelegten Kollektor-Emitter-Spannung verändert, kann diese nur als Ausgangspunkt für die Dimensionierung einer Regelung dienen.



**Abbildung 4.1:** Simulierte Transfercharakteristik und gefittete Transfercharakteristik des *Infineon SIGC186T170R3* für den „aktiven Bereich“ oberhalb von  $U_{GE,th} = 6,4\text{ V}$

In MATLAB<sup>®</sup> lässt sich dieser Verlauf mit der Funktion *polyfit* durch das Polynom (4.1) mit den Koeffizienten

$$\begin{aligned} a &= 7,53\text{ A}^2/\text{V} \\ b &= 32,09\text{ A}/\text{V} \\ c &= -12,41\text{ A} \end{aligned}$$

nachbilden. Gemäß Gleichung (2.17) ergibt der nach der Gate-Emitter-Spannung abgeleitete Verlauf des Kollektorstromes  $I_C$  die Transkonduktanz  $g_{fs}$ . Mit dem angenäherten Kollektorstrom aus Gleichung (4.1) erhält man somit die Gleichung (4.2) für die Übertragungsteilheit für den Gate-Emitter-Spannungsbereich  $U_{GE} \geq U_{GE,th}$ .

$$g_{fs}(U_{GE} \geq U_{GE,th}) = \frac{dI_C}{dU_{GE}} = \frac{d}{dU_{GE}} (a \cdot U_{GE}^2 + b \cdot U_{GE} + c) = 2a \cdot U_{GE} + b \quad (4.2)$$

Mit Gleichung (2.26) lässt sich nun im aktiven Bereich des IGBTs während des Zeitabschnitts, in dem ein Kollektorstromanstieg bzw. -abfall stattfindet (siehe auch Seite 35), der Zusammenhang zum Gatestrom  $i_G$  gemäß Gleichung (4.3) herstellen. Die Gate-Emitter-Kapazität  $C_{GE}$  wird hierfür mit einem einfachen Schaltversuch oder mit den Datenblattangaben für die Eingangskapazität  $C_{iss}(U_{CE} = 25\text{ V})$  näherungsweise bestimmt. Bei Ersterem wird bei bekannten Gatevorwiderständen nach Gleichung (2.22) die Zeitkonstante  $\tau_1$  ermittelt.

$$\frac{di_C}{dt} = \frac{i_G}{C_{GE}} \cdot (2a \cdot u_{GE} + b) \quad (4.3)$$

Hierbei offenbart sich auch die grundsätzliche Ungenauigkeit des Modells, die einen für die statische Transferkennlinie hergeleiteten Zusammenhang mit dem dynamischen Verhalten des IGBTs in Verbindung bringt. Aus dem statischen Kollektorstrom  $I_C$  wird hierbei der zeitlich veränderliche Strom  $i_C$  und aus der statischen Gate-Emitter-Spannung  $U_{GE}$  die zeitlich veränderliche Spannung  $u_{GE}$  berechnet. Dabei stellt sich vorab die Frage, inwieweit die statische Transferkennlinie für den dynamischen Betrieb gültig ist. Daher sollte bei der praktischen Umsetzung des Verfahrens die statische Transferkennlinie  $I_C = f(U_{GE} - U_{GE,th})$  aus Abbildung 4.1 durch eine dynamische Transferkennlinie  $i_C = f(u_{GE} - U_{GE,th})$  in Abhängigkeit von der aktuellen Schalterspannung  $U_{CE}$  und der Halbleitertemperatur  $\vartheta_j$  ersetzt werden.

Die Ansteuerung muss also in dem Zeitabschnitt, in dem die Kollektorstromänderungsgeschwindigkeit auftritt, einen Gatestrom  $i_{G,didt}$  gemäß Gleichung (4.4) liefern, damit eine konstante Kollektorstromänderungsgeschwindigkeit erreicht wird. Die Kollektorstromänderungsgeschwindigkeit wird dabei durch den Referenzwert  $(di_C/dt)_{ref}$  vorgegeben, während die aktuelle Gate-Emitter-Spannung  $u_{GE}$  gemessen wird.

$$i_{G,didt} = C_{GE} \cdot (di_C/dt)_{ref} \cdot \frac{1}{2a \cdot u_{GE} + b} \quad (4.4)$$

Prinzipiell ist diese Steuerung der Kollektorstromänderungsgeschwindigkeit basierend auf Gleichung (4.3) und (4.4) auch während des Ausschaltvorgangs gültig.

Für einen optimalen Ablauf des Einschaltvorgangs wird die hergeleitete Stromquelle, die während des Stromanstiegs aktiv ist, mit einer konventionellen resistiven Ansteuerung folgendermaßen kombiniert<sup>1</sup>:

- $t_{E,0} \leq t < t_{E,1}$ : Resistive Ansteuerung mit  $U_{B+}$  und  $R_G$  zur Minimierung von  $\tau_1$ . Dafür wird der Gatevorwiderstand  $R_G$  minimal gewählt. Der maximale Ausgangsstrom der Endstufe muss allerdings beachtet werden.
- $t_{E,1} \leq t < t_{E,2}$ :  $di_C/dt$ -Regelung mit Stromquelle gemäß Gleichung (4.4)
- $t \geq t_{E,2}$ : Resistive Ansteuerung mit  $U_{B+}$  und  $R_G$

<sup>1</sup> Die Bezeichnung der Zeitabschnitte ist dabei Abbildung 2.22 zu entnehmen.

Zu Beginn des Stromanstiegs bei  $t = t_{E,1}$  muss sehr schnell von der Spannungsquelle mit  $U_{B+}$  auf die Stromquelle umgeschaltet werden. Nach dem Stromanstieg wird dann wieder zurück auf die Spannungsquelle mit  $U_{B+}$  geschaltet. Dadurch wird erreicht, dass die Einschaltverzögerung durch den maximal möglichen Strom der Ansteuerung, der nur durch den Gatevorwiderstand begrenzt wird, minimiert wird sowie nach dem Anstieg des Kollektorstromes bei  $t = t_{E,2}$  die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  möglichst hoch wird. Sollte für die Anwendung das  $du_{CE}/dt$  zu groß sein, so muss der Gatevorwiderstand vergrößert werden, was zusätzliche Verluste und eine größere Einschaltverzögerung verursacht. Alternativ dazu kann für diesen Zeitabschnitt ein anderer Gatevorwiderstand oder eine zusätzliche  $du_{CE}/dt$ -Regelung verwendet werden. In Abbildung 4.2 ist der Ablauf eines Einschaltvorgangs mit einer indirekten  $di_C/dt$ -Regelung grafisch dargestellt.

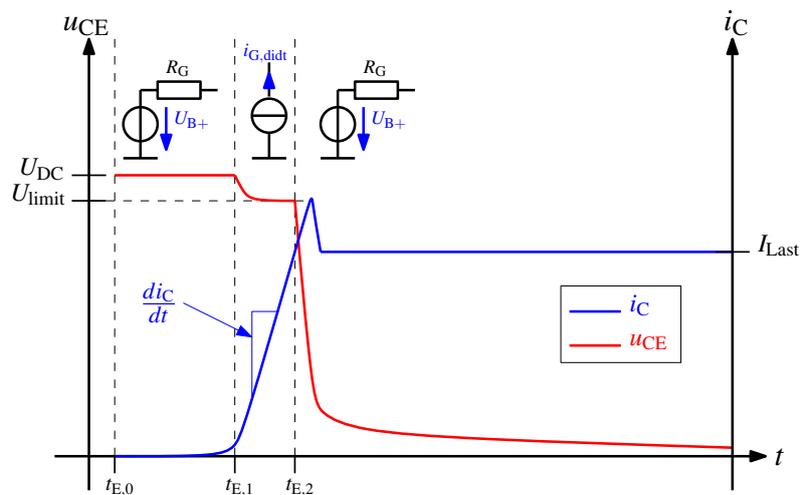


Abbildung 4.2: Definition der Schaltabschnitte der indirekten  $di_C/dt$ -Regelung

Die indirekte Regelung der Kollektorstromänderungsgeschwindigkeit setzt voraus, dass der Zeitabschnitt  $t_{E,1} \leq t < t_{E,2}$ , in der der Strom ansteigt, exakt detektiert wird und möglichst zeitnah eine Umschaltung zwischen der Stromquelle und der Spannungsquelle erfolgt. Da eine dynamische Messung des Kollektorstromes  $i_C$  über einen Shunt oder eine Induktivität den Lastkommutierungskreis unerwünscht verändern würde, muss die Information über den Zeitabschnitt des Stromanstiegs aus der Gate-Emitter-Spannung und der Kollektor-Emitter-Spannung gewonnen werden. Für einen Einschaltvorgang können gemäß Unterkapitel 2.3.2.1 folgende Bedingungen für den Zeitabschnitt des steigenden Kollektorstromes festgehalten werden, die beide erfüllt sein müssen:

- $u_{GE} \geq U_{GE,th}$
- $(U_{DC} - U_{limit}) > u_{CE} > U_{DC}$

Dies setzt die Kenntnis der aktuellen Zwischenkreisspannung  $U_{DC}$  voraus, eine Information, die von einer übergeordneten Steuerung der Ansteuerung zur Verfügung gestellt werden müsste. Die Spannung  $U_{limit}$  stellt ein Maß für den induktiven Spannungseinbruch, der direkt abhängig von der Streuinduktivität  $L_\sigma$  im Kommutierungskreis und der eingestellten Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  ist, dar. Für den Einschaltvorgang heißt das: Wenn die Kollektor-Emitter-Spannung kleiner als dieser induktive Spannungseinbruch wird, ist der Stromanstieg beendet.

In Abbildung 4.3 ist das Prinzipschaltbild der indirekten  $di_C/dt$ -Regelung gezeigt. Es wird dabei ein Multiplexer MUX verwendet, der zwischen den resistiven Steuerspannungen  $U_{B+}$  für den Einschaltvorgang sowie  $U_{B-}$  für den Ausschaltvorgang und der Steuerstromquelle  $i_{G,didt}$  umschaltet. Dieser muss vor allem über eine kurze Umschaltzeit verfügen. Da ein Multiplexer Spannungssignale überträgt, beinhaltet der Block *MUX* zusätzlich einen Leistungsverstärker, um den notwendigen Strom für das Gate des IGBTs zur Verfügung stellen zu können.

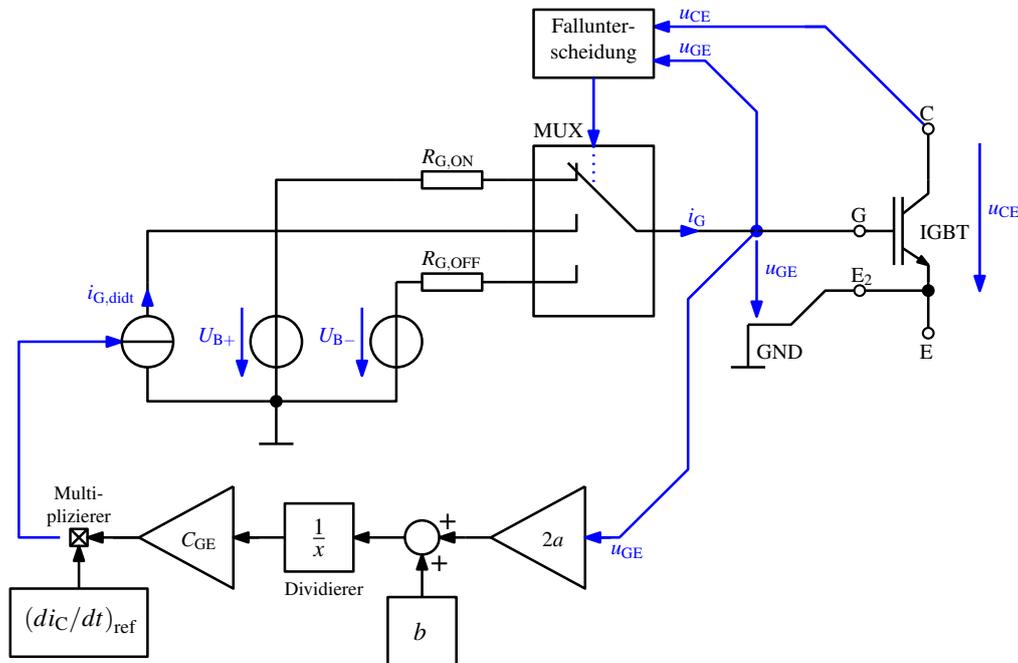
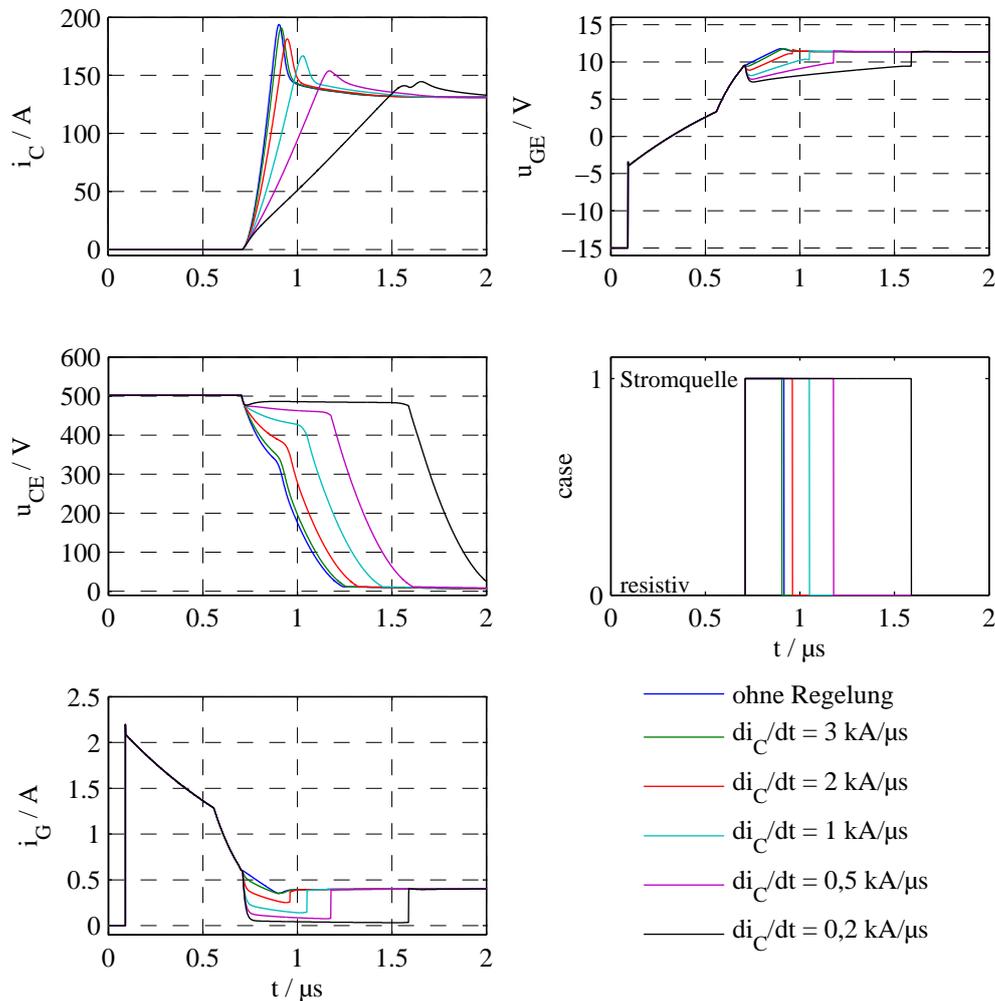


Abbildung 4.3: Blockschaltbild der indirekten  $di_C/dt$ -Regelung

Weitere Kernstücke für die Umsetzung dieses Konzepts sind der Dividierer und der Multiplizierer, die die Funktion für die Transferkennlinie bereitstellen. Diese Funktion ist in analoger Schaltungstechnik eher kompliziert und kostenintensiv zu verwirklichen. Daher sollte bei weiterführenden Überlegungen zu diesem Konzept dieser Schaltungsteil eher mit einer schnellen digitalen Logik umgesetzt werden. Dieser Weg setzt jedoch gewisse Totzeiten für die A/D-Wandlung voraus.

Das Konzept wird simulativ mit einem *Infineon SIGC186T170R3* (1700 V/150 A) in einer Tiefsetzsteller-Schaltung für den Einschaltvorgang untersucht. In Abbildung 4.4 sind die Zeitverläufe für verschiedene Referenzwerte  $(di_C/dt)_{ref}$  sowie ohne Regelung bei  $(U_{CE}/I_C) = (500 \text{ V}/120 \text{ A})$  dargestellt. Der PSpice®-Quellcode der Ansteuerung ist im Anhang B.1.5 gezeigt.

An der Variablen *case* lässt sich erkennen, wann die Stromquelle für die  $di_C/dt$ -Regelung ( $case \equiv 1$ ) aktiv ist. In den Zeitverläufen der Steuerspannung  $u_G$  und des Gatestromes  $i_G$  lässt sich deutlich erkennen, wie die Stromquelle arbeitet. Kurz nach Überschreiten der Threshold-Spannung  $U_{GE,th}$  reduziert sie den Gatestrom so, dass die Steigung des Kollektorstromes  $di_C/dt$  konstant gehalten wird. Anzumerken ist, dass die Kollektorstromänderungsgeschwindigkeit zwar konstant gehalten, aber der gewünschte Wert für  $di_C/dt$  teilweise um den Faktor zwei unterschritten wird. Die Ursache dafür ist, dass die verwendete statische Kennlinie nicht exakt den Zusammenhang zwischen Kollektorstrom und Gate-Emitter-Spannung abbildet. Dies müsste in einer realen Anwendung z.B. durch Verwendung einer angepassten ggf. dynamischen Transfercharakteristik kompensiert werden, damit die gewünschte



**Abbildung 4.4:** Simulierte Zeitverläufe einer indirekten Regelung der Kollektorstromänderungsgeschwindigkeit am *Infineon SIGC186T170R3* bei  $(U_{CE}/I_C) = (500\text{ V}/120\text{ A})$  und verschiedenen Sollwerten  $(di_C/dt)_{ref}$

Stromsteilheit erreicht wird. Die maximal mögliche Kollektorstromänderungsgeschwindigkeit wird durch den Gatevorwiderstand  $R_G$  bestimmt.

Zusammenfassend kann festgestellt werden, dass die indirekte Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  über die Gate-Emitter-Spannung und die Kollektor-Emitter-Spannung ein interessantes Konzept darstellt, bei dessen noch ausstehender Umsetzung folgende Herausforderungen bewältigt werden müssen:

- Eine bessere Abbildung der Transfercharakteristik im transienten Zustand soll die Ungenauigkeiten im Endwert der Stromsteilheit  $di_C/dt$  beseitigen.
- Die Temperaturabhängigkeit der Transfercharakteristik muss berücksichtigt werden.
- Die Umsetzung mit Hilfe von schneller digitaler Logik zur Umsetzung der Rechenoperationen

sollte untersucht werden, da die analoge Realisierung, vor allem die des Dividierers, sehr kostenaufwendig und kompliziert ist und erhebliche Zeitverzögerungen im Regelkreis verursacht.

#### 4.1.2 Regelung der Kollektorstromänderungsgeschwindigkeit auf Basis einer Messung der Spannung über der Bonddrahtinduktivität

Wie schon in [Hofer-Noser 1997] präsentiert, kann die Information über die aktuelle Kollektorstromänderungsgeschwindigkeit bequem aus dem Spannungsabfall über der Bonddrahtinduktivität innerhalb eines IGBT-Moduls entnommen werden. Dazu wird die Spannungsdifferenz zwischen dem Haupt- oder Leistungsemittler (E) und dem Hilfs- oder auch Kelvin-Emitter ( $E_2$ ) gemäß Abbildung 2.6(b) gemessen. Der Hilfsemittler dient ursprünglich der komfortablen Anbindung des Rückleiters der Ansteuerung an den Emitter des IGBT-Halbleiters. Der Emitter bzw. die Emitter aller Chips müssen innerhalb von Hochleistungsmodulen an Schraubkontakte herangeführt werden, um eine unkomplizierte Kontaktierung mit der Umrichterverschienenung zu gewährleisten. Dies erfolgt über zahlreiche parallele Bonddrähte bzw. Kupferbahnen auf dem Substrat sowie Anschlusslaschen, die für den Laststrom als modulinterne Induktivität wirken. Im Ersatzschaltbild in Abbildung 2.8 werden diese Induktivitäten durch die emittenseitigen Elemente *Anschlusslasche* und *Kupferbahn* gebildet. An der Induktivität des Bonddrahtes zum Hilfsemittleranschluss  $E_2$  wird nur ein kleiner Spannungsabfall durch zeitliche Änderungen des Gatestromes verursacht, der gegenüber der Änderungsgeschwindigkeiten des Kollektor- bzw. Emitterstromes am IGBT vernachlässigt werden kann. Der Wert der Bonddrahtinduktivität bei Multichip-Modulen der Größe  $140\text{mm} \times 190\text{mm}$  liegt in einem Bereich von etwa  $2 \dots 10\text{nH}$ . Da die Bezugsmasse einer Ansteuerung (GND) üblicherweise am Hilfsemittler  $E_2$  liegt, wird der Spannungsabfall über der Bonddrahtinduktivität  $u_{\text{Bond}}$  mit negativen Vorzeichen gemessen, so dass die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  mit Gleichung (4.5) bestimmt werden kann.

$$u_{\text{Bond}} = -L_{\text{Bond}} \cdot \frac{di_C}{dt} \quad (4.5)$$

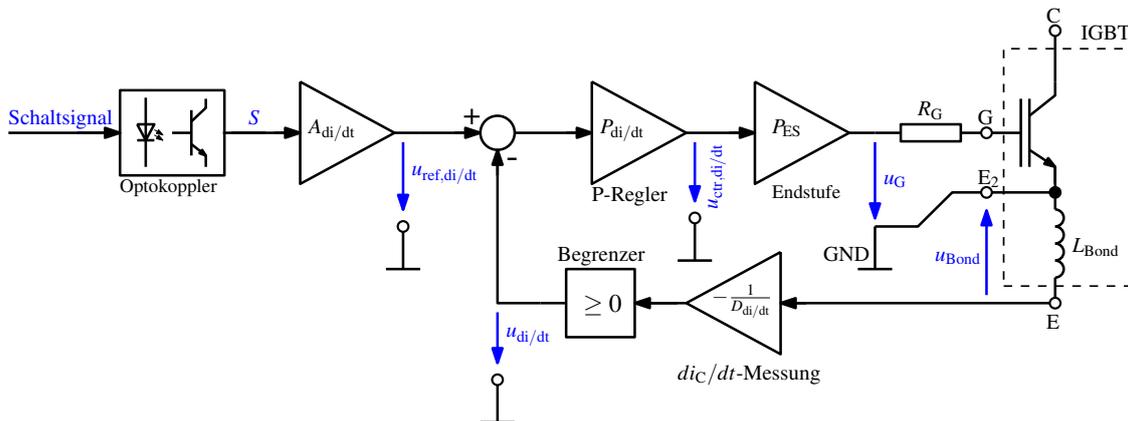
Ausgehend von dieser Information wurde ein neuartiges Konzept für IGBTs entwickelt, das ohne eine zeitkritische Erkennung des aktuellen Schaltzustandes (vgl. Abschnitt 2.3.2.1, 2.3.2.2 und 4.1.1) in der Lage ist, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  zu regeln.

Als Anforderung sollte die Ansteuerung in der Lage sein, sich mit dem Schaltsignal der übergeordneten Steuerung den Referenzwert zu generieren. Als Messsignal sollte nur die Bonddrahtspannung benötigt werden. Weiterhin soll dabei eine Architektur verwendet werden, die die Kombination mit einer  $du_{\text{CE}}/dt$ -Regelung und dem Active Clamping möglich macht. Dies bedeutet, dass die Ausgangssignale aller Regler auf einen Summationspunkt vor einer gemeinsamen Ausgangsstufe geführt werden können. Die Signalverarbeitung innerhalb der Ansteuerung soll auf Basis von Spannungssignalen mit Hilfe von Operationsverstärkerschaltungen geschehen, da davon ausgegangen wird, dass durch die hohe Integrationsdichte der verwendeten integrierten Schaltungen (ICs) bei einem geeigneten Schaltungsdesign Störungen der Regelung durch die Schalthandlungen des IGBTs vermieden werden können.

Die grundlegende Idee des neuen Konzeptes ist, dass der Schaltbefehl der übergeordneten Steuerung den Referenzwert  $u_{\text{ref},di/dt}$  des  $di_C/dt$ -Reglers mit wechselnder Polarität erzeugt:

- Der Schaltzustand *EIN* erzeugt ein positives Referenzsignal ( $\Rightarrow u_{\text{ref},di/dt} > 0$ ).
- Der Schaltzustand *AUS* erzeugt ein negatives Referenzsignal ( $\Rightarrow u_{\text{ref},di/dt} < 0$ ).

Dieses Signal muss, auch wenn kein aktueller Messwert für die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  gemessen wird, vom Regler mindestens so verstärkt werden, dass am Ausgang der Endstufe (vor dem Gatevorwiderstand  $R_G$ ) stets ein  $\pm 15\text{V}$ -Schaltersignal für den IGBT zur Verfügung gestellt wird. Ein anliegendes  $di_C/dt$ -Signal von der Bonddrahtinduktivität vermindert dann die Ausgangsspannung  $u_G$  der Endstufe entsprechend. Das Blockschaltbild der  $di_C/dt$ -Regelung ist in Abbildung 4.5 zu sehen.



**Abbildung 4.5:** Blockschaltbild der  $di_C/dt$ -Regelung für den Einschaltvorgang des IGBTs (der Begrenzer  $[\geq 0]$  blendet negative Werte von  $di_C/dt$ , also den Ausschaltvorgang, aus.)

Das Schaltsignal erzeugt nach einer Potenzialtrennung ein logisches Signal  $S$  ( $\equiv 0$  oder  $1$ ), das mit dem Verstärkungsfaktor  $A_{di/dt}$ , der z.B. in einem Bereich zwischen 1 und 10 liegt, gewichtet wird. Der Referenzwert der Regelung  $u_{ref,di/dt}$  ergibt sich damit gemäß Gleichung (4.6).

$$u_{ref,di/dt} = S \cdot A_{di/dt} \quad (4.6)$$

Dieser Referenzwert wird mit dem Messsignal  $u_{di/dt}$  verglichen und die Differenz beider Signal durch einen P-Regler mit der Verstärkung  $P_{di/dt}$  verstärkt. Zur Generierung des Momentanwertes  $u_{di/dt}$  wird die Bonddrahtspannung mit einem invertierenden Verstärker mit Faktor  $-1/D_{di/dt}$  gedämpft und invertiert. Dieser Dämpfungsfaktor muss mindestens so gewählt werden, dass das maximal auftretende  $di_C/dt$  als Spannungsabfall über der Bonddrahtinduktivität  $L_{Bond}$  nicht die maximale Signalamplitude<sup>2</sup> überschreitet. Da an dieser Stelle nur die Kollektorstromänderungsgeschwindigkeit während des Einschaltvorganges geregelt werden soll, wird ein Begrenzer nachgeschaltet, der nur positive  $di_C/dt$ -Signale passieren lässt.

Die Endstufe hat zum einen die Aufgabe, den Spitze-Spitze-Wert des Ausgangssignals der Signalverarbeitung innerhalb der Regelschaltung von  $\pm 10\text{V}$  auf das für den IGBT kompatible Niveau von  $\pm 15\text{V}$  zu verstärken. Zum anderen sorgt sie für eine ausreichende Stromverstärkung, so dass ein Multi-Chip-IGBT, der beim Schalten kurzzeitig einen maximalen Gatestrom von bis zu  $20\text{A}$  benötigt, ausreichend schnell ein- bzw. ausgeschaltet werden kann. Mit einer daraus folgenden Spannungsverstärkung dieser Endstufe von  $P_{ES} \approx 1,5$  ergibt sich gemäß Gleichung (4.7) die Ausgangsspannung der

<sup>2</sup> Hier wird für  $\pm 15\text{V}$ -Operationsverstärker eine maximal zulässige Amplitude von  $10\text{V}$  gewählt.

Endstufe (Steuerspannung  $u_G$ ).

$$u_G = P_{ES} \cdot P_{di/dt} \cdot \left( u_{ref,di/dt} + \frac{u_{Bond}}{D_{di/dt}} \Big|_{\geq 0} \right) \quad (4.7)$$

Wird in Gleichung (4.7) die Bonddrahtspannung durch die Kollektorstromänderungsgeschwindigkeit aus Gleichung (4.5) ersetzt, so gibt Gleichung (4.8) die Gesamtgleichung des Regelsystems für eine  $di_C/dt$ -Regelung während des Einschaltvorgangs wieder.

$$u_G = P_{ES} \cdot P_{di/dt} \cdot \left( u_{ref,di/dt} - \frac{L_{Bond}}{D_{di/dt}} \cdot \frac{di_C}{dt} \Big|_{\geq 0} \right) \quad (4.8)$$

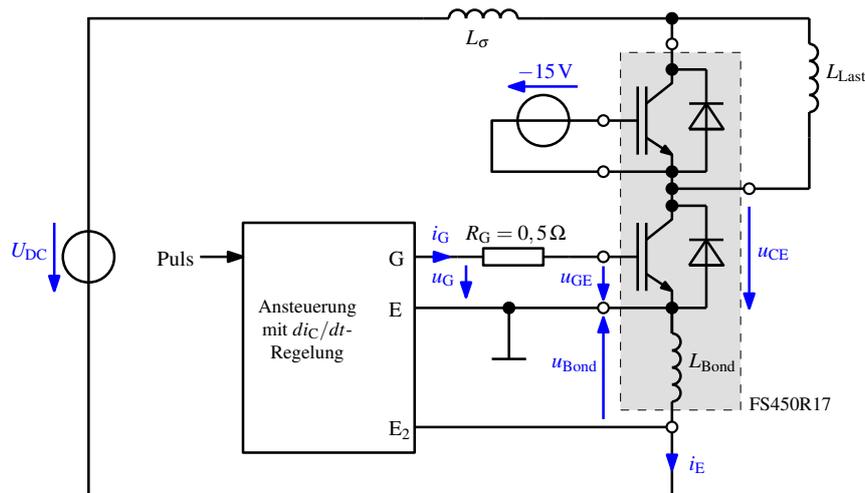
Da die gezeigte Topologie nicht nur während des Stromanstieges, sondern während der gesamten Einschalt- und Ausschalttransienten aktiv ist, darf die Reglerverstärkung den minimalen Wert  $P_{di/dt,min}$  nicht unterschreiten, bei dem ein sicheres Ein- und Ausschalten, also eine resultierende Steuerspannung von  $\pm 15\text{ V}$  gewährleistet ist. Die minimale Verstärkung des Reglers lässt sich demnach mit Gleichung (4.9) berechnen.

$$P_{di/dt,min} = \frac{15\text{ V}}{P_{ES} \cdot u_{ref,di/dt}} \quad (4.9)$$

Simulativ kann das Funktionsprinzip der vorgeschlagenen Topologie in SIMetrix<sup>®</sup>, wie im Anhang B.1.6 gezeigt, mit einer in PSpice<sup>®</sup> modellierten Ansteuerung nachgewiesen werden. Dabei wird das Modell des *Infineon FS450R17KE3* (1700 V/450 A) in einer Tiefsetzstellerschaltung, wie in Abbildung 4.6 gezeigt, bei  $U_{DC} = 500\text{ V}$  verwendet. Hierbei erhält die Ansteuerung die Einschaltbefehle über das Signal *Puls*. Die für die Regelung der Kollektorstromänderungsgeschwindigkeit notwendige Bonddrahtspannung  $u_{Bond}$  wird der Ansteuerung über den Kontakt  $E_2$  zugeführt. Da es sich beim *Infineon FS450R17KE3* um das Modell einer Halbbrücke handelt, lässt sich statt des Kollektorstromes  $i_C$  nur der Emitterstrom  $i_E$  messen. Der obere IGBT der Halbbrücke wird während der Simulation dauerhaft ausgeschaltet. Die in SIMetrix<sup>®</sup> umgesetzte Simulationsschaltung ist in Abbildung B.1 im Anhang zu finden.

Die Zeitverläufe für Einschaltvorgänge können der Abbildung 4.7 entnommen werden. Hierbei werden bei einem festen Referenzwert von  $U_{ref,di/dt} = 3\text{ V}$ , der einer Kollektorstromänderungsgeschwindigkeit von  $di_C/dt = 1\text{ kA}/\mu\text{s}$  entspricht, und einer Zwischenkreisspannung von  $U_{DC} = 500\text{ V}$  die Lastströme zwischen  $100\text{ A}$  und  $900\text{ A}$  variiert. Es lässt sich gut erkennen, wie der Gatestrom  $i_G$  zu Beginn des Ladevorganges der Eingangskapazität stets die gleiche Form mit einem vom Gatevorwiderstand und der maximalen Gatesteuerspannung  $U_{B+}$  bestimmten Maximalwert von  $12\text{ A}$  hat. Danach fällt  $i_G$  schnell für die Dauer des Stromanstiegs auf einen sehr kleinen Wert und steigt anschließend wieder auf ca.  $3\text{ A}$ , um damit den Abfall der Kollektor-Emitter-Spannung zu beschleunigen. So vollzieht sich der Wechsel zwischen einer resistiven Ansteuerung und der  $di_C/dt$ -Regelung automatisch ohne die Notwendigkeit einer zeitkritischen Schaltzustandserkennung. Der Endstufe, die an dieser Stelle als ideale Spannungsquelle simuliert wird, kommt dabei eine wichtige Rolle zu, da ihre Dynamik, also die Eigenschaft, mit der Steuerspannung  $u_G$  dem vorgegebenen Verlauf zu folgen, entscheidend den Erfolg dieser Reglerstruktur bestimmt.

Die Möglichkeit der Variation des Referenzwertes zwischen  $1\text{ V}$  und  $6\text{ V}$  (in  $1\text{ V}$ -Schritten) und damit das Einstellen einer gewünschten Kollektorstromänderungsgeschwindigkeit zwischen  $0,28\text{ kA}/\mu\text{s}$  und  $2,07\text{ kA}/\mu\text{s}$  wird in den Simulationsergebnissen in Abbildung 4.8 gezeigt.

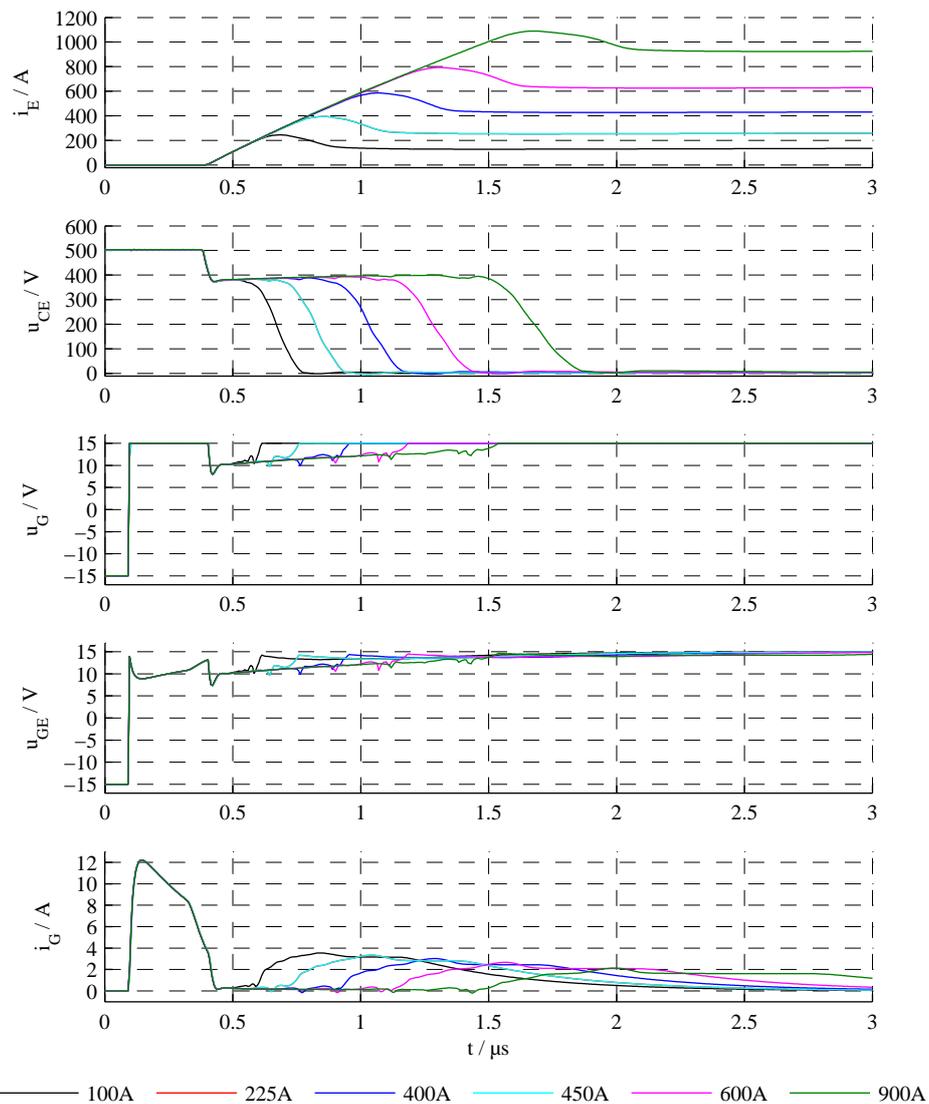


**Abbildung 4.6:** Simulationsschaltung zur Untersuchung des Funktionsprinzips der  $di_C/dt$ -Regelung in SIMetrix<sup>®</sup>

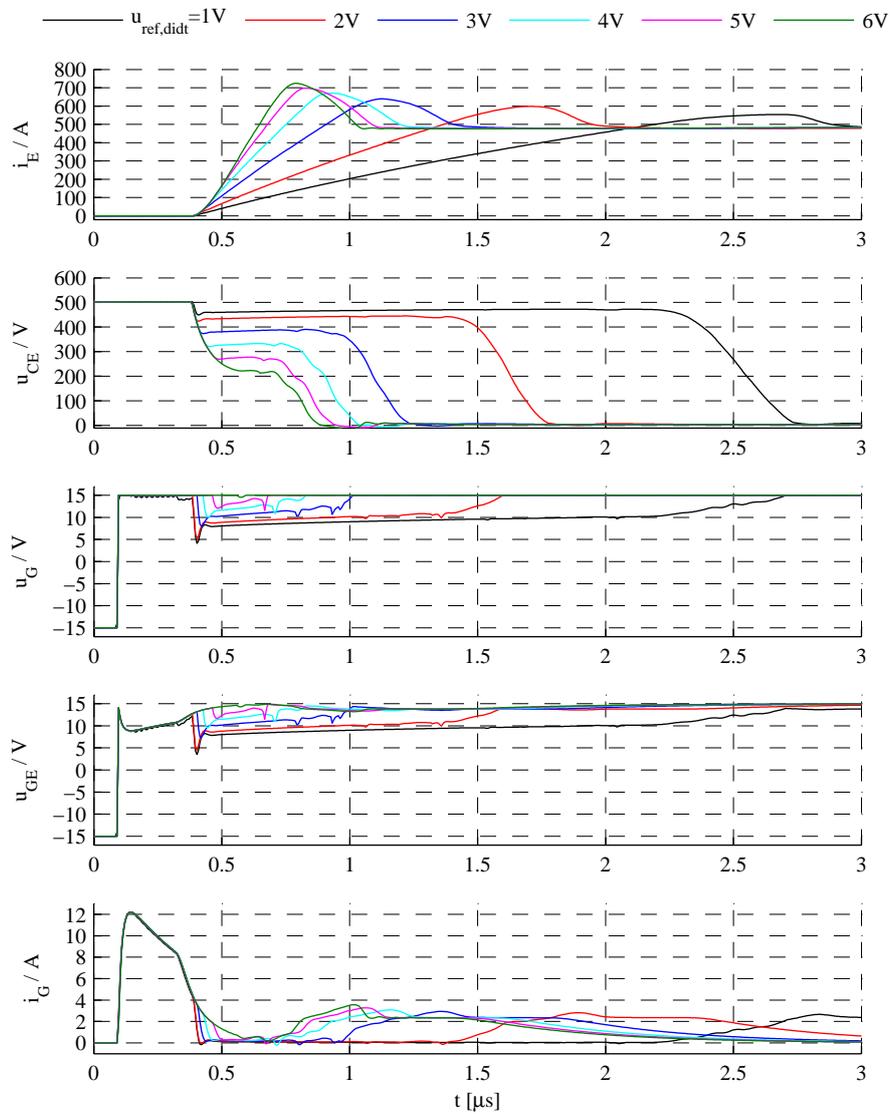
Entscheidend für die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  ist hierbei der Gatestromverlauf ab  $t \approx 0,4\mu\text{s}$ , der je nach Stärke des Eingriffs der Regelung schneller oder langsamer abfällt. Für den Zeitverlauf des *nahezu unregelten*<sup>3</sup> Falls mit dem maximal möglichen  $di_C/dt$  (grün) ist zu erkennen, dass der Gatestrom natürlich mit einem exponentiellen Verlauf abklingt und die Gate-Emitter-Spannung sofort auf ihren Maximalwert von  $+15\text{V}$  ansteigt, während die Verläufe bei einem geringeren  $di_C/dt$  länger mit einer reduzierten Gate-Emitter-Spannung arbeiten. Auch hier erfolgt infolge der verwendeten Schaltungsstruktur der Wechsel zwischen resistiver Steuerung des Gates, bei der die Eingangskapazität schnell geladen wird, um die Einschaltverzögerung gering und konstant zu halten, dem  $di_C/dt$ -geregelten Zustand sowie zurück zur resistiven Steuerung automatisch ohne die Notwendigkeit einer zeitkritischen Zustandserkennung.

Zusammenfassend stellt das zuvor präsentierte Konzept einer  $di_C/dt$ -Regelung für Multichip-IGBTs eine sehr interessante Möglichkeit zur Beeinflussung des Schaltverhaltens von IGBTs dar. Damit ist es möglich, ohne eine Zustandserkennung den IGBT zu schalten und dabei in einer geschlossenen Regelschleife die Kollektorstromänderungsgeschwindigkeit zu regeln. Als Eingangsgröße wird dabei nur die Spannung über der Bonddrahtinduktivität verwendet. Wird die Bonddrahtspannung  $u_{\text{Bond}}$  nicht erfasst, verhält sich die Topologie wie eine resistive Ansteuerung, deren Eigenschaften weiterhin durch den Gatevorwiderstand  $R_G$  eingestellt werden können. Der Gatevorwiderstand ist an dieser Stelle nur noch zur Begrenzung des maximalen Endstufenausgangsstromes, der sonst nur durch die internen Gatevorwiderstände im IGBT-Modul sowie die Streuinduktivität der Verbindung zwischen Ansteuerung und IGBT begrenzt würde, und zur Einstellung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{\text{CE}}/dt$  notwendig. Zusätzlich wird durch einen Gatevorwiderstand die Umladezeitkonstante  $\tau_1$  vergrößert. Wird der in Abbildung 4.5 enthaltene Begrenzer entfernt, so ist die gezeigte  $di_C/dt$ -Regelung ebenfalls während des Ausschaltvorgangs aktiv. Die Endstufe, die in der Lage sein muss, in einem möglichst kurzen Zeitintervall ( $\leq 50\text{ns}$ ) den Gatestrom zwischen dem Wert  $0\text{A}$  und dem Maximalwert und zurück auf einen für die  $di_C/dt$ -Regelung notwendigen kleinen Wert springen zu lassen, ist in dieser Topologie das zentrale Element, das über den Erfolg der Regelung

<sup>3</sup> Durch einen hohen Referenzwert  $u_{\text{ref}, di/dt}$  wird der Eingriff des Reglers so reduziert, dass das Schaltverhalten des IGBTs dem einer resistiven Ansteuerung entspricht. Das  $di_C/dt$  wird durch den Gatevorwiderstand  $R_G$  bestimmt.



**Abbildung 4.7:** Simulierte Zeitverläufe des Einschaltens vom *Infineon FS450R17KE3* mit  $di_C/dt$ -Regelung bei  $u_{\text{ref},di/dt} = 3 \text{ V}$  ( $\hat{=} 1 \text{ kA}/\mu\text{s}$ ),  $R_G = 0,5 \Omega$ ,  $U_{\text{DC}} = 500 \text{ V}$ ,  $I_C = 100 \text{ A}$ ,  $225 \text{ A}$ ,  $450 \text{ A}$ ,  $600 \text{ A}$  und  $900 \text{ A}$



**Abbildung 4.8:** Simulierte Zeitverläufe des Einschaltens vom *Infineon FS450R17KE3* mit  $di_C/dt$ -Regelung bei  $(U_{CE}/I_C) = (500\text{ V}/450\text{ A})$  mit  $R_G = 0,5\ \Omega$  und verschiedenen Referenzwerten  $u_{\text{ref},di/dt} = 1 \dots 6\text{ V}$  ( $\hat{=} di_C/dt = 0,28 \dots 2,07\text{ kA}/\mu\text{s}$ )

entscheidet. Es ist zu erwarten, dass durch parasitäre Elemente in der Schaltung und durch die Verwendung von realen elektronischen Bauelementen der Eingriff der Regelung verzögert und ihr Verhalten somit von den gezeigten, ideal simulierten Verläufen abweichen wird.

Das hier vorgestellte Verfahren zur Regelung der Kollektorstromänderungsgeschwindigkeit wird in Abschnitt 5.3.1 experimentell untersucht.

## 4.2 Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit

Bei einem Schaltvorgang entstehen bei modernen IGBTs hohe Werte für die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$ , die vor allem die angeschlossenen Isolationssysteme und die Umgebung elektromagnetisch stören (vgl. Abschnitt 3.2.3). Da beim Einschalten, wie z.B. in Abbildung 2.28(a), der Stromanstieg zeitlich überwiegt und bei hohen  $di_C/dt$ -Werten der folgende Spannungsabfall nur von um den induktiven Spannungsabfall an der Streuinduktivität verminderten Spannungswerten erfolgt, wirkt vor allem der Anstieg der Spannung während des Ausschaltvorganges umso schwerer. Beim Ausschalten wird dazu die sich ändernde Gate-Kollektor-Kapazität  $C_{GC}$  mit der Spannungsdifferenz  $U_{GE,Miller} - U_{B-}$  entladen, während diese beim Einschalten nur mit der Spannungsdifferenz  $U_{B+} - U_{GE,Miller}$  geladen wird (vgl. Abbildung 2.22 und 2.24). Dies führt zu höheren  $du_{CE}/dt$ -Belastungen beim Ausschalten des IGBTs. Daher wird die folgende Topologie beim Ausschalten des IGBTs untersucht, kann aber durch Entfernen eines Begrenzers auch für das Einschalten ermächtigt werden.

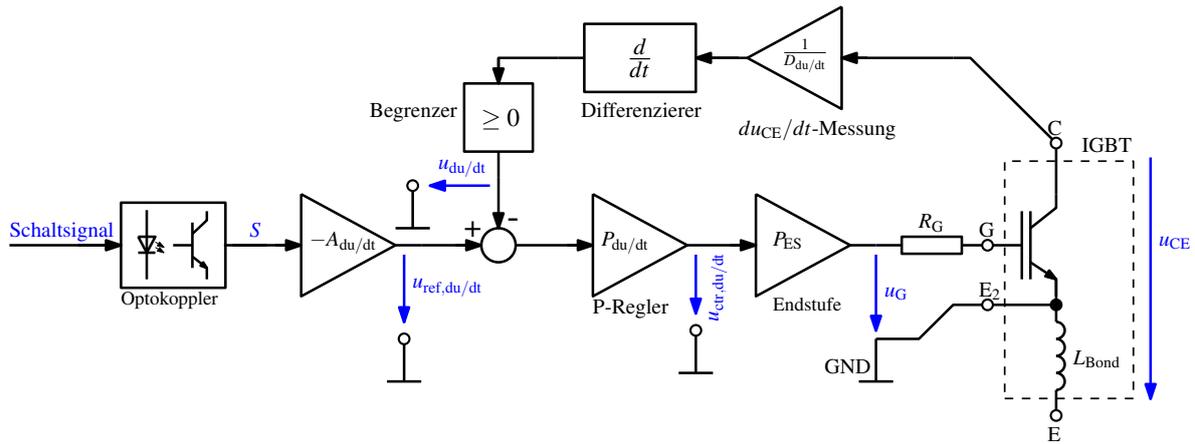
Wird die Grundidee des Unterkapitels 4.1 zur Regelung der Kollektorstromänderungsgeschwindigkeit verwendet und dabei nur die Eingangsgröße für die Messung des Momentanwertes geändert, so ergibt sich das im Folgenden erläuterte Konzept für eine Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  in Abbildung 4.9. Die Kollektor-Emitter-Spannung  $u_{CE}$ , die ebenfalls für das *Active Clamping* in Unterkapitel 4.3 benötigt wird, kann mittels Differenzierer in den Momentanwert  $u_{du/dt}$  der  $du_{CE}/dt$ -Regelung umgewandelt werden. Der Referenzwert  $u_{ref,du/dt}$  für die Regelung wird wiederum aus dem Schaltsignal  $S$  generiert. Bei einer  $du_{CE}/dt$ -Regelung ist hierbei darauf zu achten, dass das Vorzeichen des Referenzwertes gegenüber dem Schaltsignal gewechselt werden muss:

- Der Schaltzustand *EIN* erzeugt ein negatives Referenzsignal ( $\Rightarrow u_{ref,du/dt} < 0$ ).
- Der Schaltzustand *AUS* erzeugt ein positives Referenzsignal ( $\Rightarrow u_{ref,du/dt} > 0$ ).

Dieses Signal muss, auch wenn kein aktueller Messwert für die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  zu messen ist, vom Regler mindestens so verstärkt werden, dass am Ausgang der Endstufe (vor dem Gatevorwiderstand  $R_G$ ) stets ein  $\pm 15$  V-Schaltsignal für den IGBT zur Verfügung gestellt wird. Ein anliegendes  $du_{CE}/dt$ -Signal eines Ausschaltvorganges vermindert die Ausgangsspannung  $u_G$  der Endstufe entsprechend.

Das Schaltsignal erzeugt nach einer Potenzialtrennung ein logisches Signal  $S$  ( $\equiv 0$  oder  $1$ ), das mit dem Verstärkungsfaktor  $-A_{du/dt}$  (z.B.  $1 \leq A_{du/dt} \leq 10$ ) gewichtet wird. Der Referenzwert der Regelung  $u_{ref,du/dt}$  ergibt sich damit gemäß Gleichung (4.10).

$$u_{ref,du/dt} = -S \cdot A_{du/dt} \quad (4.10)$$



**Abbildung 4.9:** Blockschaltbild der  $du_{CE}/dt$ -Regelung für den Ausschaltvorgang des IGBTs (der Begrenzer  $[\geq 0]$  blendet negative Werte von  $du_{CE}/dt$ , also den Einschaltvorgang, aus.)

Dieser Referenzwert wird mit dem Messsignal  $u_{du/dt}$  verglichen und die Differenz beider Signale durch einen P-Regler mit der Verstärkung  $P_{du/dt}$  verstärkt. Zur Generierung der Größe  $u_{du/dt}$  wird die Kollektor-Emitter-Spannung über einen Spannungsteiler auf eine für die verwendete Elektronik vertretbare Größe um den Faktor  $1/D_{du/dt}$  gedämpft und differenziert. Der Minimalwert des Dämpfungsfaktors muss so gewählt werden, dass das maximal auftretende differenzierte  $du_{CE}/dt$  als Spannungswert  $u_{du/dt}$  nicht die maximal zulässige Signalamplitude<sup>4</sup> überschreitet. Da hier zunächst nur die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit während des Ausschaltvorganges geregelt werden soll, wird ein Begrenzer nachgeschaltet, der nur positive  $du_{CE}/dt$ -Signale passieren lässt. Die Endstufe verstärkt den Spitze-Spitze-Wert des Ausgangssignals der Signalverarbeitung innerhalb der Regelschaltung von  $\pm 10\text{ V}$  auf das für den IGBT sinnvolle Niveau von  $\pm 15\text{ V}$  und sorgt für eine ausreichende Stromverstärkung, so dass ein Multichip-IGBT mit einer maximalen Gatestromamplitude von bis zu  $20\text{ A}$  ausreichend schnell ausgeschaltet werden kann. Mit einer daraus folgenden Spannungsverstärkung dieser Endstufe von  $P_{ES} \approx 1,5$  ergibt sich gemäß Gleichung (4.11) die Ausgangsspannung der Endstufe  $u_G$ .

$$u_G = P_{ES} \cdot P_{du/dt} \cdot \left( u_{ref,du/dt} - \frac{du_{CE}}{dt} \Big|_{\geq 0} \right) \tag{4.11}$$

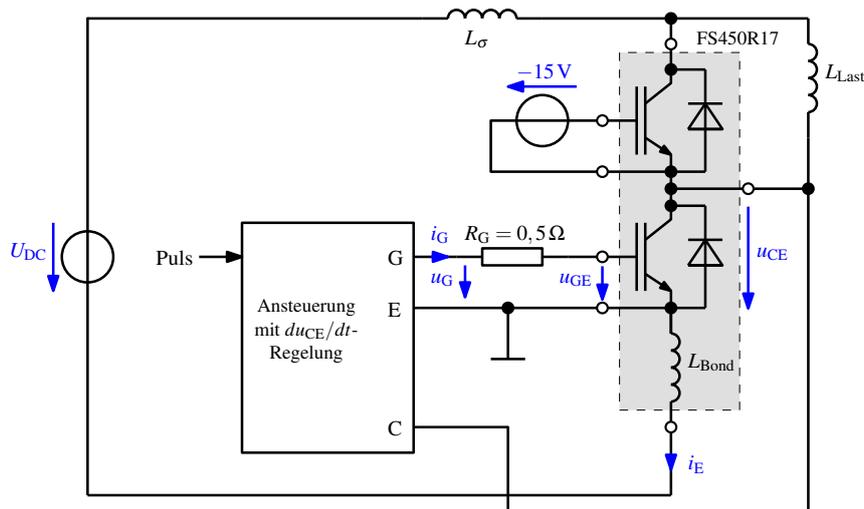
Da die gezeigte Topologie nicht nur während des Spannungsanstieges, sondern während der gesamten Ausschalttransiente aktiv ist, darf die Reglerverstärkung den minimalen Wert  $P_{du/dt,min}$  nicht unterschreiten, bei dem ein sicheres Ein- und Ausschalten, d.h. eine resultierende Steuerspannung von  $\pm 15\text{ V}$  gewährleistet ist. Die minimale Verstärkung des Reglers lässt sich demnach mit Gleichung (4.12) berechnen.

$$P_{du/dt,min} = \frac{15\text{ V}}{P_{ES} \cdot u_{ref,du/dt}} \tag{4.12}$$

Simulativ kann das Funktionsprinzip der vorgeschlagenen Topologie in SIMetrix<sup>®</sup>, wie im Anhang B.1.7 gezeigt, mit einer in PSpice<sup>®</sup> modellierten Ansteuerung mit dem Modell des IGBTs *Infineon*

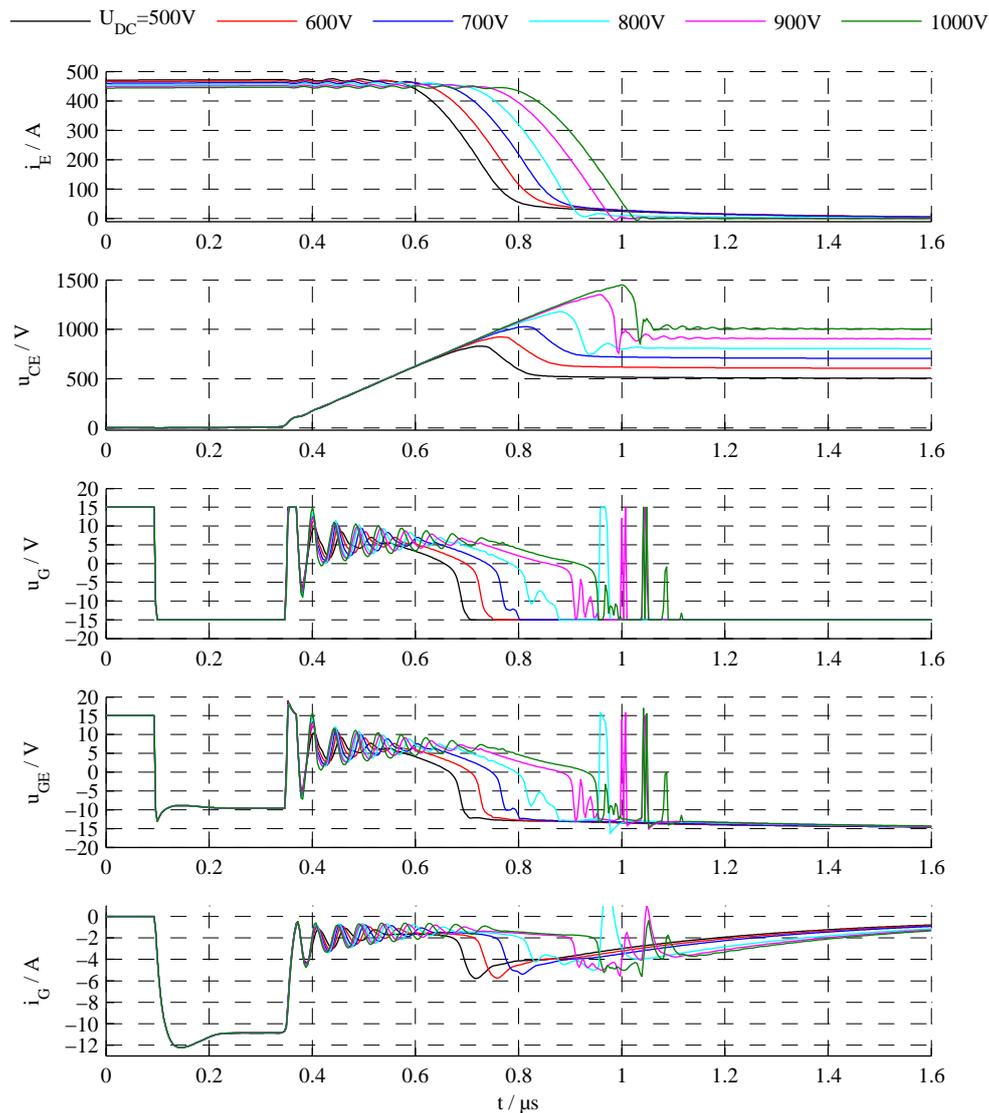
<sup>4</sup> Hier wird für  $\pm 15\text{ V}$ -Operationsverstärker eine maximal zulässige Signalamplitude von  $10\text{ V}$  gewählt.

FS450R17KE3 in einer Tiefsetzstellerschaltung gemäß Abbildung 4.10 nachgewiesen werden. Dabei wird der Ansteuerung die aktuelle Kollektor-Emitter-Spannung  $u_{CE}$  über den Anschluss C und die Schaltbefehle durch das Signal *Puls* zugeführt. Die Zeitverläufe für einen Ausschaltvorgang können der Abbildung 4.11 entnommen werden. Hierbei wird bei einem festen Referenzwert von  $u_{ref,di}/dt = 4 \text{ V}$ , der einer Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $du_{CE}/dt = 2,3 \text{ kV}/\mu\text{s}$  entspricht, und einem konstanten Schalterstrom  $I_C = 450 \text{ A}$  die Zwischenkreisspannung  $U_{DC}$  zwischen 500 V und 1000 V in 100 V-Schritten variiert.



**Abbildung 4.10:** Simulationsschaltung zur Untersuchung des Funktionsprinzips der  $du_{CE}/dt$ -Regelung in SIMetrix®

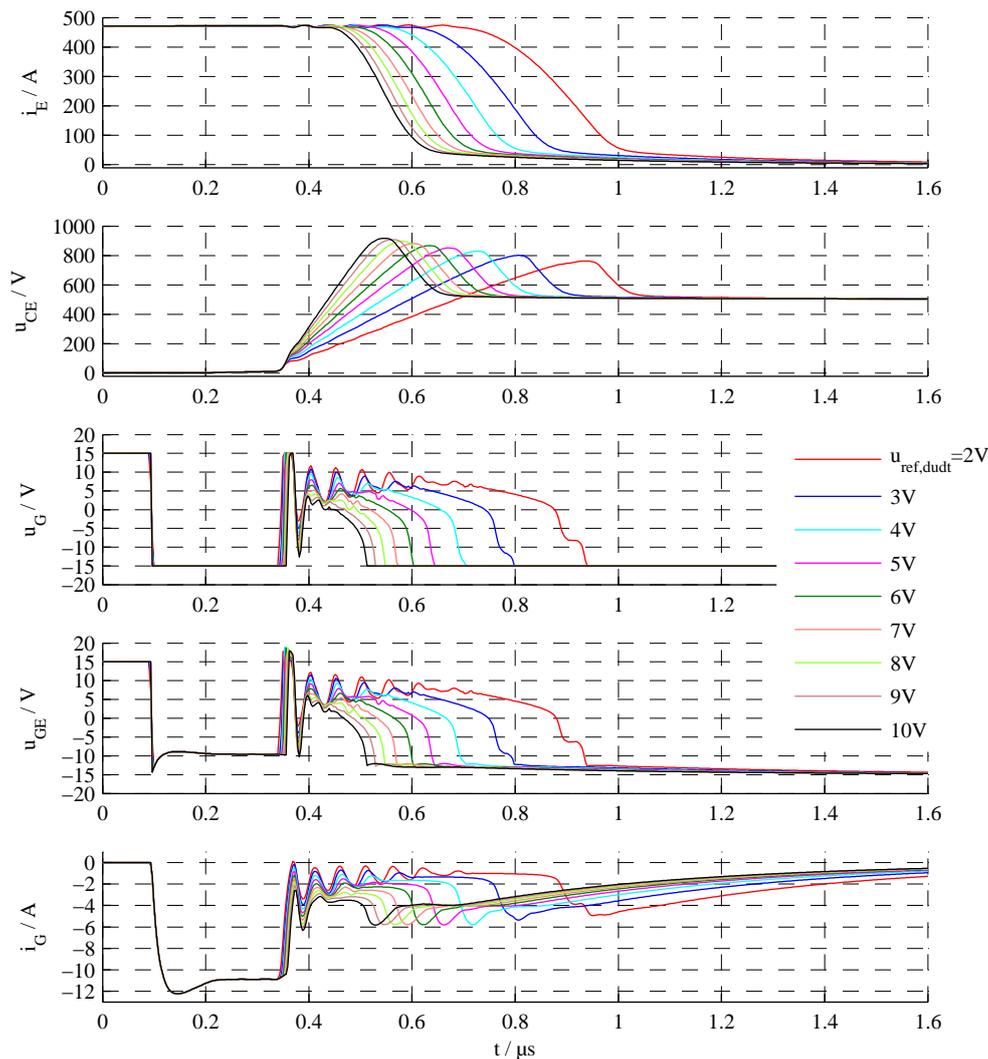
Es ist sehr gut zu erkennen, wie die Ansteuerung die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit in verschiedenen Arbeitspunkten konstant hält. Bis zum Zeitpunkt  $t \approx 0,35 \mu\text{s}$  wird stets die Eingangskapazität mit dem maximal möglichen Gatestrom entladen. Der Betrag dieses Stromes wird vom verwendeten Gatevorwiderstand, hier  $R_G = 0,5 \Omega$ , begrenzt. Sobald der IGBT beginnt Spannung aufzunehmen, vermindert die Regelung den Gatestrom auf den für den Spannungsanstieg benötigten Wert von ca.  $i_G \approx -2 \text{ A}$ . Aufgrund der großen Dynamik und notwendigen Schleifenverstärkung des Reglers kommt es zu Beginn des Regelvorganges zu Schwingungen um diesen Gatestromwert. Da die verwendete Regelung nicht über eine Zustandserkennung verfügt, ist sie so lange aktiv, wie eine positive Spannungsänderung ansteht. Somit wird auch der Abfall des Emitterstromes  $i_E$  indirekt mit geregelt, da die Überspannungsspitze dem Verlauf der vorgegebenen Steigung folgen muss. Als positiver Nebeneffekt wird so ein zu schneller Abfall des Kollektorstromes z.B. während einer Kurzschlussabschaltung begrenzt. Sollte dies nicht erwünscht sein, so müsste an dieser Stelle ein parallel arbeitender  $di_C/dt$ -Regler aus Abschnitt 4.1.2 dieses Verhalten kompensieren. Ist der Spannungsanstieg beendet, so wirkt die Ansteuerung wieder resistiv. Die Gate-Emitter-Spannung nimmt Werte zwischen  $-10 \text{ V}$  und  $-15 \text{ V}$  an. Infolge der gewählten Schaltungsstruktur erfolgt der Zustandswechsel der Ansteuerung automatisch ohne die Notwendigkeit einer zeitkritischen Schaltzustandserkennung. Der Endstufe, die im Simulationsmodell durch eine ideale Spannungsquelle simuliert wurde, kommt dabei wie schon bei der  $di_C/dt$ -Regelung eine wichtige Rolle zu, da die Dynamik der Steuerspannung  $u_G$  entscheidend den Erfolg dieser Reglerstruktur bestimmt.



**Abbildung 4.11:** Simulierte Zeitverläufe des Ausschaltens vom *Infineon FS450R17KE3* mit  $du_{CE}/dt$ -Regelung mit  $u_{ref,du}/dt = 4 \text{ V} (\hat{=} 2,3 \text{ kV}/\mu\text{s})$  und  $R_G = 0,5 \Omega$  bei  $U_{DC} = 500 \text{ V} \dots 1000 \text{ V}$ ,  $I_C = 450 \text{ A}$

Die Möglichkeit der Variation des Referenzwertes zwischen 2 V und 10 V (in 1 V-Schritten) und damit die Einstellung von Kollektor-Emitter-Spannungsänderungsgeschwindigkeiten zwischen  $1,3 \text{ kV}/\mu\text{s}$  und  $5,1 \text{ kV}/\mu\text{s}$  wird in den Simulationsergebnissen in Abbildung 4.12 gezeigt.

Wesentlich für die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  ist hierbei der Gatestromverlauf ab  $t \approx 0,4 \mu\text{s}$ , der je nach Stärke des Eingriffs der Regelung den jeweilig benötigten Wert, überlagert von den schon erwähnten Schwingungen, annimmt. Bei jedem gewählten Referenzwert erfolgt der Wechsel zwischen der rein resistiven Steuerung des Gates, bei der die Eingangskapazität schnell entladen wird, um die Ausschaltverzögerung gering und konstant zu halten, dem  $du_{CE}/dt$ -geregelten Zustand und der abschließenden resistiven Steuerung automatisch ohne die Notwendigkeit einer zeitkritischen Zustandserkennung.



**Abbildung 4.12:** Simulierte Zeitverläufe des Ausschaltens vom Infineon FS450R17KE3 mit  $du_{CE}/dt$ -Regelung bei  $(U_{CE}/I_C) = (500\text{V}/450\text{A})$  mit  $R_G = 0,5\Omega$  und verschiedenen Referenzwerten  $u_{ref,du/dt} = 2 \dots 10\text{V}$  ( $\hat{=} du_{CE}/dt = 1,3 \dots 5,1\text{ kV}/\mu\text{s}$ )

Zusammenfassend stellt das hier präsentierte Konzept einer  $du_{CE}/dt$ -Regelung für Multichip-IGBTs eine sehr interessante Möglichkeit zur Beeinflussung des Schaltverhaltens des IGBTs dar. Es ist möglich, ohne eine Zustandserkennung den IGBT zu schalten und dabei in einer geschlossenen Regel Schleife die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit zu regeln. Zusätzlich reduziert die  $du_{CE}/dt$ -Regelung die Überspannungsspitze beim Abschalten und damit indirekt die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$ . Als Eingangsgröße wird dabei nur die Kollektor-Emitter-Spannung  $u_{CE}$  mit einem ohmsch-kapazitiven Spannungsteiler gemessen. Wird keine Kollektor-Emitter-Spannung erfasst, verhält sich die Topologie wie eine resistive Ansteuerung, deren Eigenschaften, wie z.B. die Verzögerungszeit  $\tau_1$  durch den Gatevorwiderstand  $R_G$  eingestellt werden können. Die vorgestellte Topologie wurde beim Ausschalten des IGBTs untersucht, kann aber durch Entfernen eines Begrenzers gemäß Abbildung 4.9 auch für das Einschalten ermächtigt werden.

Die Endstufe, die in der Lage sein muss, in kürzester Zeit den Gatestrom zwischen dem Wert  $0A$ , dem negativen Maximalwert sowie einen für die  $du_{CE}/dt$ -Regelung notwendigen kleineren Wert zu ändern, stellt auch in dieser Topologie eine wesentliche Komponente der Ansteuerung dar.

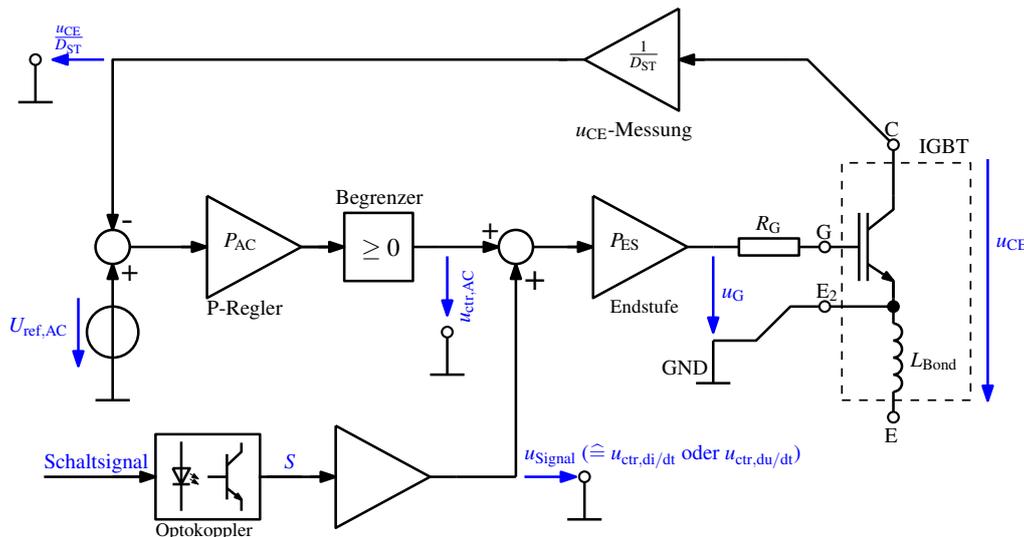
### 4.3 Active Clamping

An dieser Stelle wird ein Konzept zur aktiven Überspannungsbegrenzung am IGBT vorgestellt. Während des Ausschaltvorganges soll damit die durch die Kollektorstromänderungsgeschwindigkeit und die Streuinduktivität im Kommutierungskreis hervorgerufene Überspannungsspitze gemäß Gleichung (3.3) begrenzt werden (vgl. auch Seite 65). Damit wird das temporäre Überschreiten der maximalen Durchbruchspannung des IGBTs vermieden. Dieses Konzept ist als Ergänzung zu den beiden vorgestellten Konzepten zur Regelung der Kollektorstromänderungsgeschwindigkeit bzw. der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit oder einer rein resistiv schaltenden Ansteuerung gedacht, da sich damit der Arbeitsbereich des IGBTs vergrößern lässt. Ohne Active Clamping ist es notwendig, durch eine Erhöhung des Gatevorwiderstands  $R_G$  die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  in jedem Arbeitspunkt zu senken, was zu einer Steigerung der Gesamtschaltverluste führt. Der Gatevorwiderstand muss in Abhängigkeit von der Zwischenkreisspannung, den Schalterströmen und der Temperatur gewählt werden. Alternativ müssen die Kommutierungswege im Stromrichter konstruktiv verbessert werden, um die Streuinduktivitäten zu verringern, oder es muss ein Snubber-Kondensator niederinduktiv parallel zum IGBT angebracht werden, der die effektive Streuinduktivität für den jeweiligen Schalter verringert. Damit wird jedoch ein schwingungsfähiges System aus Zwischenkreiskondensator, Streuinduktivitäten und Clampkondensator geschaffen. Bei einer Reduzierung der Streuinduktivität im Kommutierungskreis ist ebenfalls eine Limitierung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  durch den Gatevorwiderstand notwendig. Letztendlich reduziert die entstehende Überspannung beim Ausschalten des IGBTs die maximal abschaltbaren Werte der Schalterspannung  $U_{DC}$  bzw. des Schalterstromes  $I_C$  für einen gegebenen Gatevorwiderstand bzw. erhöht allgemein die Schaltverluste bei einem daran angepassten Gatevorwiderstand. Dies verhindert der Einsatz eines Active Clamping.

Grundsätzlich wird bei einer aktiven Überspannungsbegrenzung die Kollektor-Emitter-Spannung  $u_{CE}$  während des Ausschaltvorganges erfasst und mit einem einzustellenden Schwellwert verglichen. Beim Überschreiten dieser Schwelle wird ein positiver Strom in das Gate des IGBTs eingeprägt, der den IGBT in den aktiven Bereich steuert. Dadurch wird die Kommutierung des Stromes vom IGBT auf die Diode verzögert. Das  $di_C/dt$  und die Überspannung am IGBT sinken. Da die Überspannung gemäß Gleichung (3.4) linear mit dem  $di_C/dt$  verbunden ist, stellt eine Überspannungsbegrenzung ebenfalls eine Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  dar.

Eine Besonderheit des nachfolgend behandelten Konzeptes ist die Tatsache, dass das *Active Clamping* in die Schaltungsstruktur der bereits vorgestellten Konzepte für  $di_C/dt$ - und  $du_{CE}/dt$ -Regelung integriert werden kann. Es wird somit die vorhandene Erfassung der Kollektor-Emitter-Spannung  $u_{CE}$  und die Endstufe zur Einprägung des Gatestromes des Konzeptes der  $du_{CE}/dt$ -Regelung mitverwendet. In Abbildung 4.13 ist das Blockschaltbild der Überspannungsbegrenzung gezeigt. Dort ist zu erkennen, wie sich das *Active Clamping* in die bereits bekannte Architektur der anderen Ansteuerkonzepte integrieren lässt, die ihr Ausgangssignal  $u_{Signal}$ , also entweder  $u_{ctr,di/dt}$  bei einer  $di_C/dt$ -Regelung oder  $u_{ctr,du/dt}$  bei einer  $du_{CE}/dt$ -Regelung, auf den Additionspunkt vor der Endstufe einspeisen, auf den auch die Ausgangsspannung der Überspannungsbegrenzung  $u_{ctr,AC}$  gelegt wird. Als Eingangssignal

für das *Active Clamping* wird die mit dem Faktor  $D_{ST}$  heruntergeteilte Kollektor-Emitter-Spannung  $u_{CE}$  verwendet. Dieses wird mit einer konstanten Referenzspannungsquelle  $U_{ref,AC}$  verglichen und die Differenz beider Signale mit einem P-Regler verstärkt. Der Wert  $U_{ref,AC}$  entspricht einem bestimmten Wert der Kollektor-Emitter-Spannung, auf den die Spannung über dem IGBT begrenzt werden soll. Durch den nachgeschalteten Begrenzer werden nur positive Signale weitergeleitet, so dass nur eine Reaktion des Reglers auf ein Überschreiten, jedoch nicht auf das Unterschreiten eines Referenzwertes  $U_{ref,AC}$  erfolgt.



**Abbildung 4.13:** Blockschaltbild des Active Clampings für den Ausschaltvorgang des IGBTs

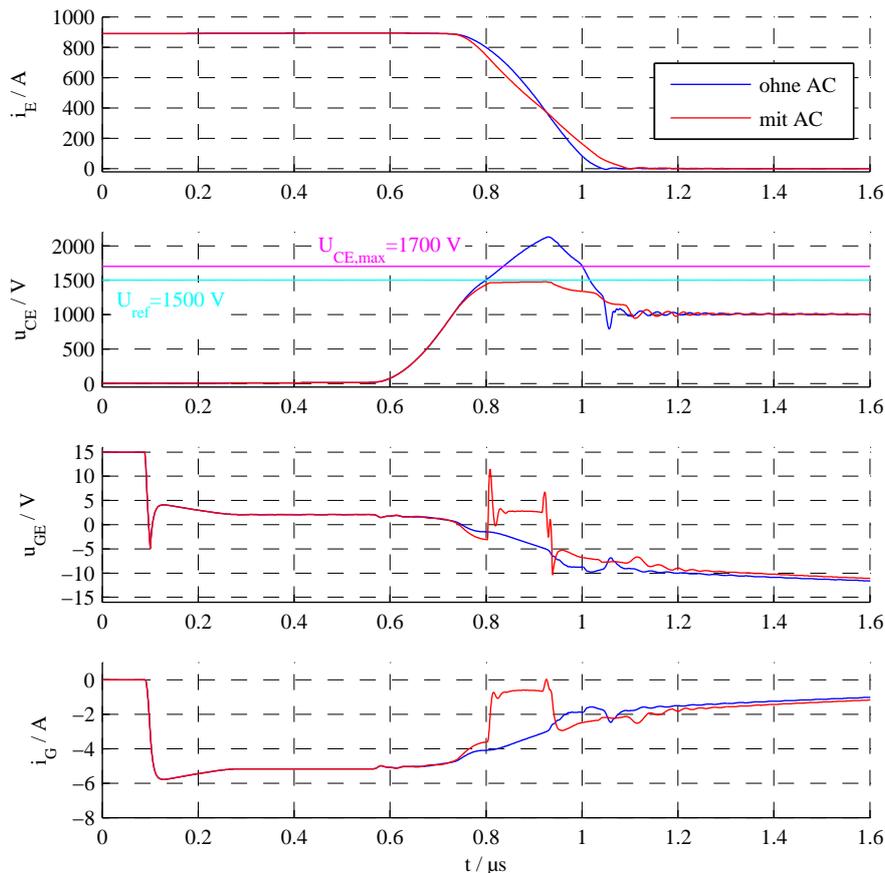
Die Ausgangsspannung des Reglers für das *Active Clamping*  $u_{ctr,AC}$  kann durch Gleichung (4.13) ausgedrückt werden.

$$u_{ctr,AC} = \left[ P_{AC} \cdot \left( U_{ref,AC} - \frac{u_{CE}}{D_{ST}} \right) \right]_{\geq 0} \quad (4.13)$$

Das Schaltsignal für die Endstufe  $u_{Signal}$  nimmt beim Ausschaltvorgang den maximalen negativen Wert an. In einer Signalelektronik mit einem möglichen Wertebereich von  $\pm 10V$  wäre dies der Wert  $-10V$ , wenn dieser Wert nicht durch einen anderen Reglereinsatz, z.B. den des  $du_{CE}/dt$ -Reglers, erhöht ist. Für das resistive Schalten kann somit die Ausgangsspannung der Ansteuerung  $u_G$  durch Gleichung (4.14) beschrieben werden.

$$u_G = P_{ES} \cdot (-10V + u_{ctr,AC}) \quad (4.14)$$

Simulativ kann das Funktionsprinzip der vorgeschlagenen Topologie in SIMetrix<sup>®</sup>, wie im Anhang B.1.8 gezeigt, mit einer in PSpice<sup>®</sup> modellierten Ansteuerung am IGBT *Infineon FS450R17KE3* in einer Tiefsetzstellerschaltung gemäß Abbildung 4.10 nachgewiesen werden. Die Zeitverläufe für einen Ausschaltvorgang mit und ohne *Active Clamping* können der Abbildung 4.14 entnommen werden. Hier wird der IGBT *Infineon FS450R17KE3* bei einer Zwischenkreisspannung von  $U_{DC} = 1000V$  mit doppeltem Nennstrom (900A) und einer Streuinduktivität des Kommutierungskreises von  $L_\sigma = 200nH$  ausgeschaltet.



**Abbildung 4.14:** Simulierte Zeitverläufe des Ausschaltens vom *Infineon FS450R17KE3* mit und ohne *Active Clamping* bei  $(U_{CE}/I_C) = (1000\text{V}/900\text{A})$  mit  $R_G = 3,3\ \Omega$ ,  $L_\sigma = 200\text{ nH}$  und  $U_{ref} = 1500\text{ V}$

In das Diagramm für die Zeitverläufe der Kollektor-Emitter-Spannung sind zwei Spannungsgrenzen eingezeichnet: Bei  $1700\text{ V}$  liegt die maximale Sperrspannung des IGBTs  $U_{CE,max}$ , deren Überschreiten zur Zerstörung des Halbleiters führt. Bei  $U_{ref} = 1500\text{ V}$  ist die Referenzspannung für die Überspannungsbegrenzung der Ansteuerung eingezeichnet. Diese Grenze wurde mit ca. 90% der maximalen Sperrspannung angenommen. Angestrebt ist eine resistive Ansteuerung, bis die Kollektor-Emitter-Spannung  $u_{CE}$  die Schwellspannung  $U_{CE} = 1500\text{ V}$  erreicht. In der zu realisierenden Elektronik kann dieser Referenzwert gemäß Abbildung 4.13 mit Gleichung (4.15) berechnet werden.

$$U_{ref} = D_{ST} \cdot U_{ref,AC} = 1500\text{ V} \quad (4.15)$$

Der Verlauf der Kollektor-Emitter-Spannung  $u_{CE}$  zeigt, dass in diesem Arbeitspunkt ohne *Active Clamping* die Spannung  $u_{CE}$  die maximal zulässige Spannung  $U_{CE,max}$  übersteigt. Das PSpice®-Modell des *Infineon FS450R17KE3* liefert an dieser Stelle kein Zerstörungsszenario und führt den Ausschaltvorgang normal durch. In der Realität würde eine derartige Spannungsbeanspruchung jedoch zu einer sicheren Zerstörung des Leistungshalbleiters führen.

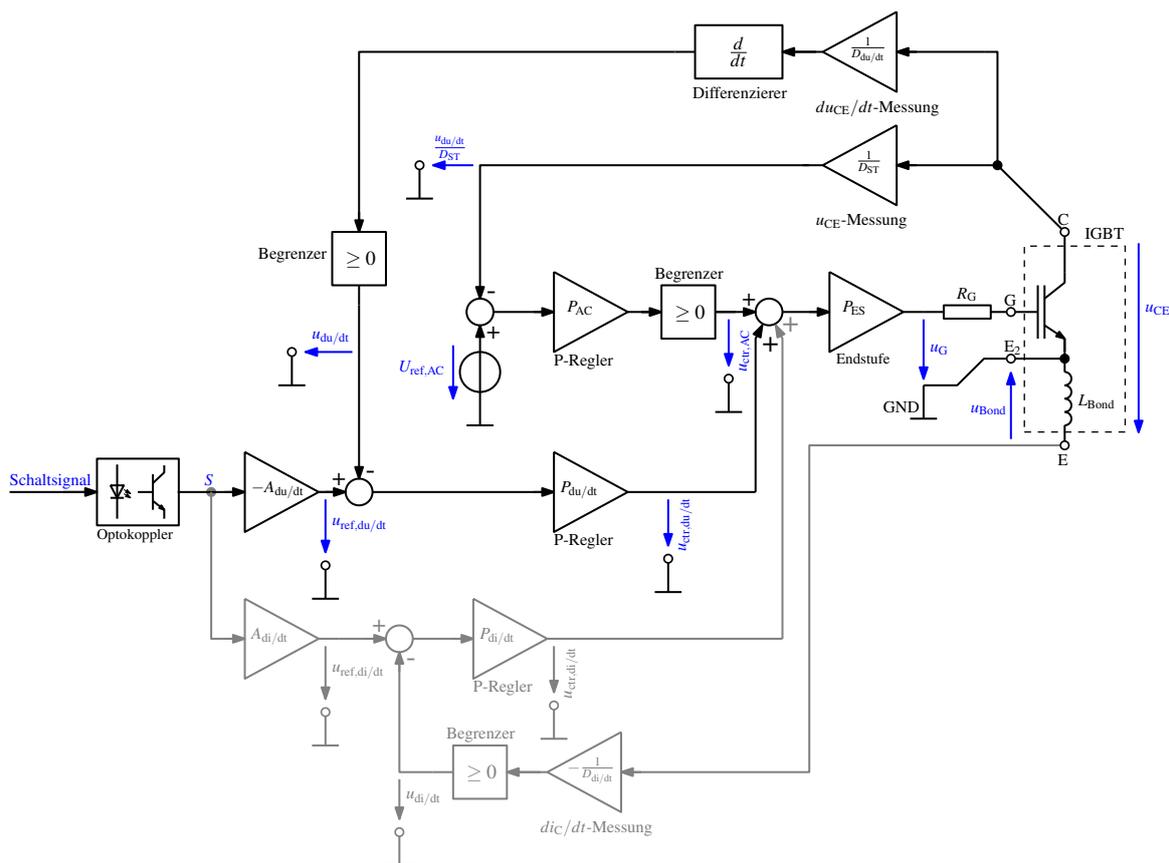
Die rot dargestellten Verläufe mit *Active Clamping* zeigen im Vergleich dazu das gewünschte Verhalten einer Überspannungsbegrenzung, die bei Erreichen der Schwelle  $U_{ref}$  bei  $t \approx 0,8\ \mu\text{s}$  sehr schnell

eine positive Gatestromänderung vollzieht. Dies bewirkt eine Reduzierung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$ , so dass die Kollektor-Emitter-Spannung  $u_{CE}$  konstant bleibt, bis die Energie aus der Streuinduktivität abgebaut ist. Der Gatestrom bleibt dabei negativ, d.h., der Ausschaltvorgang wird fortgeführt. Entscheidend dabei ist, dass die Endstufe der Ansteuerung in der Lage ist, sehr schnell den Gatestrom (hier z.B. um 3 A bei  $t \approx 0.8 \mu\text{s}$ ) zu ändern, um die Spannungsgrenze für die Kollektor-Emitter-Spannung von  $U_{\text{ref}} = 1500 \text{ V}$  nicht zu überschreiten.

Zusammenfassend stellt das präsentierte Konzept einer aktiven Überspannungsbegrenzung (*Active Clamping*) für Multichip-IGBTs eine sehr interessante Möglichkeit zur Verbesserung des Schaltverhaltens von IGBTs dar. Es ist möglich, ohne eine Zustandserkennung den IGBT zu schalten und dabei in einer Regelschleife die Überspannung am IGBT zu regeln. Als Eingangsgröße wird dabei ausschließlich die Kollektor-Emitter-Spannung  $u_{CE}$  gemessen. Wird die Kollektor-Emitter-Spannung nicht erfasst, verhält sich die Ansteuerung wie eine resistive Ansteuerung, deren Eigenschaften weiterhin mit dem Gatevorwiderstand  $R_G$  eingestellt werden können. Die Endstufe, die hier in der Lage sein muss, sehr dynamisch Gatestromamplituden von ca.  $-6 \text{ A}$  zu  $-1 \text{ A}$  zu verändern, ist auch in dieser Topologie eine zentrale Funktionseinheit, die über den Erfolg des Active Clamping entscheidet. Es ist zu erwarten, dass sich durch parasitäre Elemente in der Schaltung und durch die Verwendung von realen elektronischen Bauelementen der Eingriff der Regelung verzögert und ihr Verhalten somit von den gezeigten, ideal simulierten Verläufen abweicht. In diesem Fall müsste die Schwelle für die Erkennung einer Überspannung gesenkt oder aber die Schleifenverstärkung, d.h. insbesondere die Verstärkung  $P_{AC}$ , erhöht werden. Dies würde jedoch die Stabilitätsreserve der Regelung negativ beeinflussen und zu einer erhöhten Schwingungsneigung führen.

## 4.4 Kombination von $du_{CE}/dt$ -Regelung und *Active Clamping*

Das grundlegende Konzept der in den vorhergehenden Abschnitten vorgestellten Architekturen ist, dass sich diese durch eine Addition vor der Endstufe, die den IGBT ansteuert, kombinieren lassen. Am interessantesten ist dieser Ansatz für das Ausschalten, bei dem ein paralleles Arbeiten der  $du_{CE}/dt$ -Regelung und des *Active Clamping* wünschenswert ist. Die Kombination dieser beiden Verfahren für den Ausschaltvorgang mit einer  $di_C/dt$ -Regelung für den Einschaltvorgang ist in Abbildung 4.15 als Blockschaltbild abgebildet. Da die  $di_C/dt$ -Regelung im Rahmen dieser Arbeit, wie in Kapitel 4.1.2 vorgestellt, während des Einschaltvorganges als einziger Regler aktiv ist, ist diese für den Ausschaltvorgang in Grau dargestellt. Wie schon in Abbildung 4.13 zu erkennen ist, werden die Ausgangssignale des Regelkreises der Überspannungsbegrenzung und des  $du_{CE}/dt$ -Reglers am Additionspunkt vor der Endstufe miteinander kombiniert. Alle in dem Blockschaltbild vorkommenden Elemente wurden bereits in den Unterkapiteln 4.1.2 ( $di_C/dt$ -Regelung), 4.2 ( $du_{CE}/dt$ -Regelung), und 4.3 (*Active Clamping*) erläutert. Für die Kombination der beiden Regler während des Ausschaltvorganges ist zu untersuchen, inwieweit sich die Regler gegenseitig in ihrer Wirkung unterstützen oder ob die beiden Regelkreise zumindest partiell gegeneinander arbeiten. Auf diese Fragestellung wird auf Basis von Messungen in Kapitel 5.3.4 näher eingegangen.



**Abbildung 4.15:** Blockschaltbild der  $du_{CE}/dt$ -Regelung mit *Active Clamping* für den Ausschaltvorgang des IGBTs (mit einer  $di_C/dt$ -Regelung für den Einschaltvorgang [grau])

# Kapitel 5

## Experimentelle Verifikation geregelter Ansteuerverfahren

Ergebnisse experimenteller Untersuchungen der in den Abschnitten 4.1.2, 4.2 und 4.3 vorgestellten neuen Konzepte für die Regelung der Kollektorstromänderungsgeschwindigkeit, der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit sowie der Überspannungsbegrenzung werden nachfolgend vorgestellt.

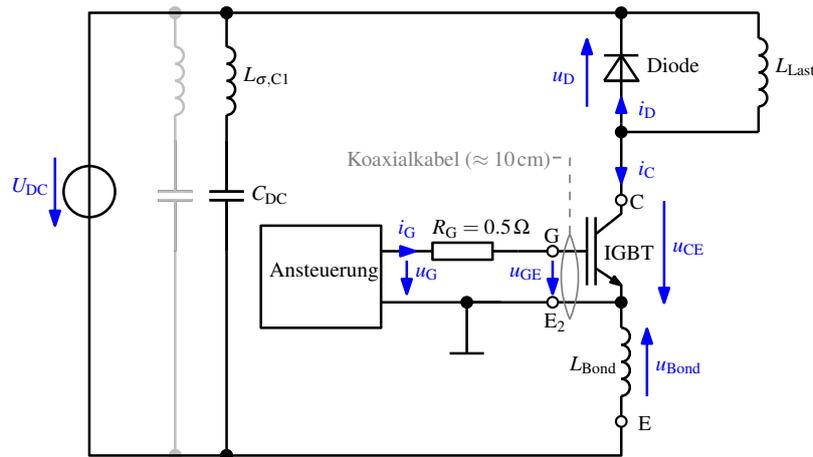
Dieses Kapitel gliedert sich in folgende inhaltliche Schwerpunkte:

- Beschreibung der Testumgebung zur Charakterisierung des IGBT-Schaltverhaltens in Unterkapitel 5.1,
- elektronische Realisierung und Dimensionierung wesentlicher Komponenten der in Kapitel 4 behandelten geregelten Ansteuerverfahren und Design von zwei Prototyp-Baugruppen in Unterkapitel 5.2 und
- Vorstellung der Messergebnisse sowie Vergleich mit einer jeweils unregelmäßigen Ansteuerung.

### 5.1 Teststand und Messungen

Zur Untersuchung des Schaltverhaltens eines IGBTs mit einer geregelten Ansteuerung werden die in den Abschnitten 5.3.1, 5.3.2 und 5.3.3 präsentierten Ergebnisse mittels Einzel- oder Doppelpulsmessungen in einer Tiefsetzstellerschaltung experimentell verifiziert. Der Teststand zur Untersuchung des IGBT-Schaltverhaltens wurde im Rahmen der Forschungsarbeiten für diese Dissertation am Fachgebiet Leistungselektronik der TU Berlin konzipiert und aufgebaut [Rohner 2005]. In dem Ersatzschaltbild der Testschaltung in Abbildung 5.1 sind die Hauptkomponenten und die relevanten Messgrößen eingezeichnet. Der Teststand verfügt über einen kaskadierten Zwischenkreis, dessen Streuinduktivität  $L_\sigma$  durch die Parallelschaltung von bis zu acht Kondensatoren eingestellt werden kann. Jeder einzelne Zwischenkreiskondensator besitzt eine Kapazität von 1,2 mF. Bei den Messungen zur  $di_C/dt$ - und  $du_{CE}/dt$ -Regelung sowie zum *Active Clamping* werden die Streuinduktivitätswerte  $L_\sigma \approx 60$  nH ( $C_{DC} = 9,6$  mF) und  $L_\sigma \approx 75$  nH ( $C_{DC} = 4,8$  mF) verwendet, um eine Aussage über die Abhängigkeit der gemessenen Schaltverläufe von der Höhe der Streuinduktivität treffen zu können.

Als Lastinduktivität bzw. -drossel  $L_{Last}$  wird eine Luftspule mit einem Induktivitätswert von ca. 50  $\mu$ H benutzt. Als IGBT wird das Modul *Infineon FZ2400R17KF6CB2* (Einzelschalter für 1700 V/2400 A)



**Abbildung 5.1:** Ersatzschaltbild des IGBT-Teststands

verwendet, wobei die im Schaltplan eingezeichnete Diode durch die antiparallele Freilaufdiode im IGBT-Modul gleichen Typs gebildet wird. Die Abbildungen C.1(a) und C.1(b) im Anhang vermitteln einen Eindruck vom beschriebenen Aufbau.

Um den Ausschaltvorgang des IGBTs messen zu können, werden alle relevanten Messgrößen mit zwei digitalen Oszilloskopen *LeCroy WaveSurfer 424* aufgenommen. Die Ansteuerung wird dabei massebezogen betrieben – d.h. die Masse der Ansteuerung entspricht Betriebserde – und alle Spannungen werden mit Hilfe der Tastköpfe *LeCroy PP007-WS* (1:10) und *PMK PHV 661-L* (1:100) gemessen. Für den Kollektorstrom wird eine Rogowski-Spule *PEM CWT30R* (1mV/A) mit einem Maximalstrom von 6kA und einer maximal messbaren Stromänderungsgeschwindigkeit von 40kA/μs verwendet [Power Electronic Measurements Ltd. 2005]. Eine Übersicht der Daten des Teststandes ist Tabelle 5.1 zu entnehmen. Es ist bei der Messung zu beachten, dass der negative Zwischenkreisanschluss durch die dazwischenliegende Bonddrahtinduktivität  $L_{\text{Bond}}$  von der Betriebserde verschieden ist. Dies macht sich vor allem bei einer Änderung des Kollektorstromes bemerkbar. Die jeweilige verwendete Ansteuerung wird über eine ca. 10cm lange Koaxialleitung an den IGBT angeschlossen. Dies ist keine optimale Lösung für Ansteuerungen, die kurzzeitig große Gateströme von bis zu 20 A liefern müssen, lässt sich jedoch durch die Tatsache, dass an dem Prototyp der Ansteuerung ständig Modifikationen durchzuführen sind, nicht vermeiden.

**Tabelle 5.1:** Daten des verwendeten Teststandes

IGBT	<i>Infineon FZ2400R17KF6CB2</i> , 1700 V/2400 A
$C_{\text{DC}}$	bis 8 x 1,2mF/3kV
$U_{\text{DC}}$	<i>fug HCK800-6500</i>
$L_{\text{Last}}$	Luftdrossel, 50μH
Oszilloskope	2 x <i>LeCroy WaveSurfer 424</i>
$u_{\text{CE}}$ -Messung	Tastkopf 1:100, <i>PMK PHV 661-L</i>
Signalmessungen	8 x Tastköpfe 1:10, <i>LeCroy PP007-WS</i>
$i_{\text{C}}$ -Messung	Rogowski-Spule, <i>PEM CWT30R</i> , 1mV/A

Um eine ausreichende Aussage über das Verhalten des IGBTs in Kombination mit dem Ansteuerkonzept treffen zu können, werden Arbeitspunkte in einem Strombereich von 600 A bis 2400 A und einem Spannungsbereich von 600 V bis 1000 V jeweils in 100er-Schritten vermessen. Alle Messungen werden hierbei bei Raumtemperatur ( $\vartheta_{\text{amb}} \approx 25^\circ\text{C}$ ) durchgeführt. Die Tabelle C.1 im Anhang zeigt die Matrix der gemessenen Arbeitspunkte.

## 5.2 Dimensionierung wesentlicher Komponenten neuartiger IGBT-Ansteuerungen

Für die zu untersuchenden Ansteuerverfahren wurden zwei Demonstratoren einer Ansteuerung konzipiert, aufgebaut und am IGBT getestet. Dabei konnten folgende Ausstattungsmerkmale verwirklicht werden:

- **Demonstrator 1:**
  - IGBT-Einschaltvorgang:  $di_C/dt$ -Regelung
  - IGBT-Ausschaltvorgang: Resistive Ansteuerung mit  $-15\text{ V}/R_G = 0,5\ \Omega$  mit *Active Clamping*
- **Demonstrator 2:**
  - IGBT-Einschaltvorgang: Resistive Ansteuerung mit  $+15\text{ V}/R_G = 0,5\ \Omega$
  - IGBT-Ausschaltvorgang:  $du_{CE}/dt$ -Regelung mit *Active Clamping*

Grundsätzlich wurden im Vorfeld der Entwicklung für die Schlüsselemente wie Operationsverstärker, Transistoren, MOSFETs und Spannungsreferenzen nur Bauelemente verwendet, zu denen der Hersteller jeweils PSpice<sup>®</sup>-kompatible Simulationsmodelle anbietet. Damit konnte durch Simulation auf der Basis von SIMetrix<sup>®</sup> die grundsätzliche Funktionsweise verifiziert und vor allem die Frage der ausreichenden Dynamik der Regler grundsätzlich beantwortet werden. Allerdings muss beachtet werden, dass PSpice<sup>®</sup>-Simulationen eines komplexen Systems aus Ansteuerung und IGBT-Multichip-Modul nicht vollständig mit realen Schaltungen übereinstimmen, so dass Verifikationsmessungen zwingend notwendig sind. Simulationen erleichtern jedoch die Auswahl einer attraktiven Topologie und verbessern das Verständnis grundlegender schaltungstechnischer Probleme.

Nach der Simulation des Systems mit  $di_C/dt$ -,  $du_{CE}/dt$ -Regelung und *Active Clamping* (AC) wurden die zwei Demonstratoren mit Hilfe des Programms EAGLE<sup>®</sup> in jeweils ein Layout umgesetzt, bestückt und in Betrieb genommen. Fotografien der Demonstratoren können den Abbildungen C.2 und C.3 entnommen werden. Dort sind auch die räumlichen Platzierungen der einzelnen Funktionsblöcke *Endstufe*, *Spannungsteiler*, *Active Clamping* (AC),  $di_C/dt$ -Regler und  $du_{CE}/dt$ -Regler zu erkennen, deren technische Umsetzung im Folgenden näher erläutert wird.

### 5.2.1 Endstufe

Da die Ansteuerung die Informationen vom IGBT mit hochdynamischen, auf Spannungssignalen basierenden Signalen verarbeitet, besteht eine wesentliche Herausforderung in der Impedanzanpassung der Ansteuerung an den IGBT – d.h., die Spannungssignale der Operationsverstärker mit maximalen Stromstärken von ca. 100 mA müssen in Stromsignale mit maximalen Amplituden bis zu 20 A umgesetzt werden. Dies geschieht, wie in Abbildung 5.2 gezeigt, durch eine komplementäre MOSFET-

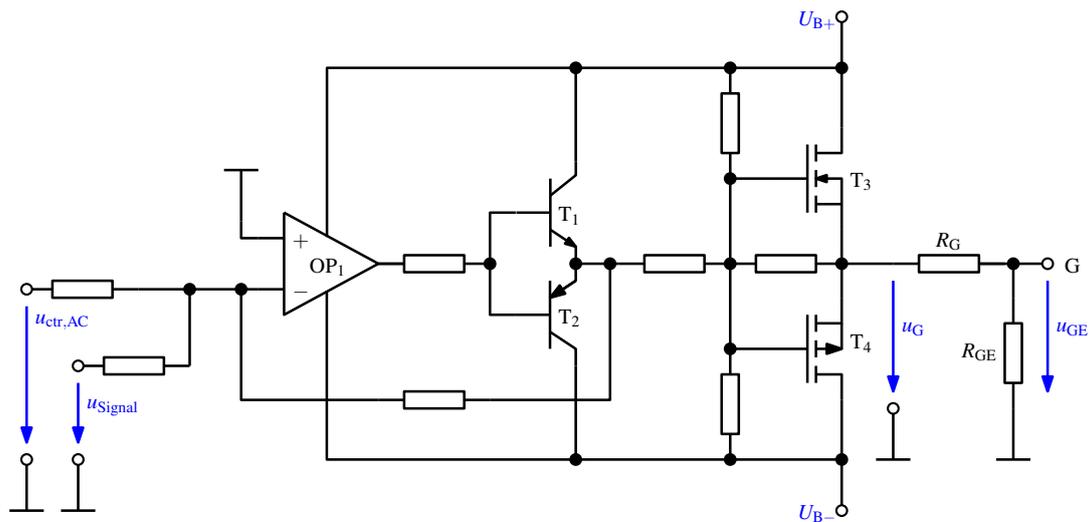


Abbildung 5.2: Vereinfachte Schaltung der Endstufe der Ansteuerung

Ausgangsstufe ( $T_3, T_4$ ) mit zwei MOSFETs *FDD8424H*<sup>1</sup> von *Fairchild Semiconductor*. Als Versorgungsspannungen  $U_{B+}$  und  $U_{B-}$  wird für eine ausreichende Maximalstromstärke und eine Kompensation des MOSFET-Bahnwiderstandes bei hohen Strömen die maximale zulässige Betriebsspannung des Operationsverstärkers  $OP_1$  von  $\pm 18\text{ V}$  gewählt. Bei höheren Versorgungsspannungen müssten  $OP_1, T_1$  und  $T_2$  getrennt von der MOSFET-Endstufe versorgt werden.

Für die Umladung der parasitären MOSFET-Kapazitäten bei dynamischen Vorgängen ist es notwendig, den Ausgangsstrom des Operationsverstärkers  $OP_1$  zu vergrößern. Dies geschieht mit dem Transistorpaar  $T_1$  und  $T_2$ , realisiert durch die komplementären Bipolartransistoren *MBT3946*<sup>2</sup> von *ON Semiconductor*. Die Nichtlinearitäten der Bipolartransistoren werden durch deren Integration in die Rückkopplung des invertierenden Verstärkers  $OP_1$  kompensiert. Der eben genannte invertierende Verstärker, der die Spannungsverstärkung von  $P_{ES} \approx 1,5$  bereitstellt, wird durch den Operationsverstärker *LM7171*<sup>3</sup> von *National Semiconductor* realisiert, der auch für alle anderen signalverarbeitenden Aufgaben auf den Ansteuerungen verwendet wird.

Am negativen Eingang des  $OP_1$  befindet sich der Knotenpunkt, mit dem der invertierende Verstärker einen invertierenden Addierer darstellt. Dort wird die Signalspannung für den normalen Betrieb mit dem Signal aus der Überspannungsbegrenzung summiert, das nur beim Ausschalten aktiv ist. Hier wird auch die Kombination des Active Clampings mit der  $du_{CE}/dt$ -Reglung gemäß Abbildung 4.4, deren Ergebnisse in Abschnitt 5.3.4 präsentiert werden, realisiert.

## 5.2.2 HV-Spannungsteiler

Wie in Kapitel 4 ausgeführt, benötigen die Funktionen des Active Clampings und der  $du_{CE}/dt$ -Regelung den Messwert der aktuellen Kollektor-Emitter-Spannung  $u_{CE}$ . Um diese Spannung auf das

<sup>1</sup> *FDD8424H*... Komplementäre MOSFETs,  $\pm 40\text{ V}/\pm 20\text{ A}$

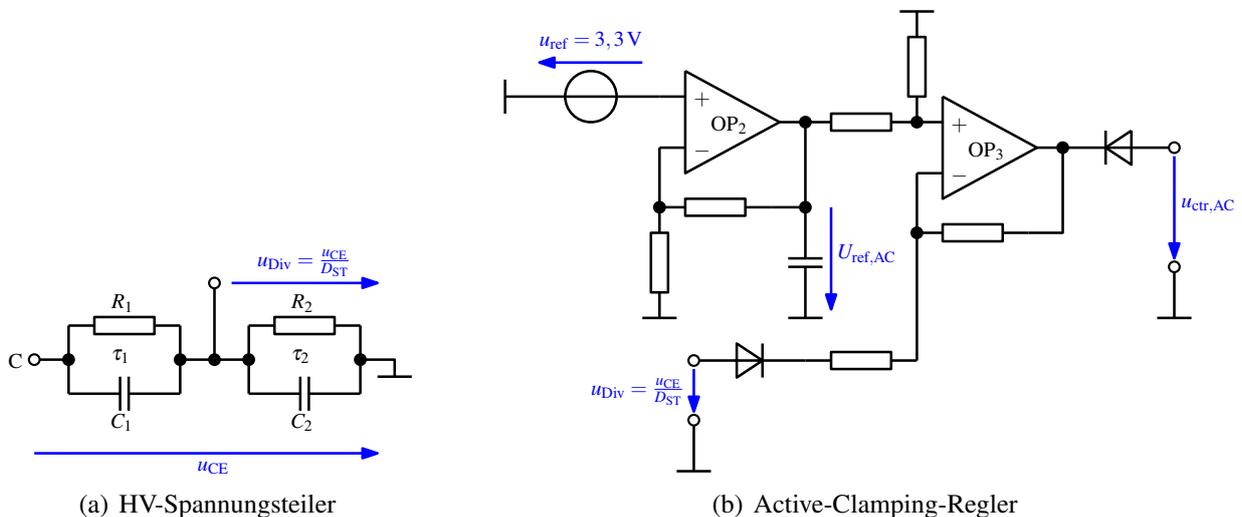
<sup>2</sup> *MBT3946*... Komplementäre Bipolartransistoren,  $\pm 40\text{ V}/\pm 200\text{ mA}$

<sup>3</sup> *LM7171*... Operationsverstärker, Versorgungsspannung:  $\pm 15\text{ V}$ , Bandbreite:  $200\text{ MHz}$ , Slew-Rate:  $4,1\text{ kV}/\mu\text{s}$ , max. Ausgangsstrom:  $100\text{ mA}$

für die Operationsverstärker vertretbare Maß herunterzuteilen, wird ein ohmsch-kapazitiver Teiler wie in Abbildung 5.3(a) eingesetzt, der den Übertragungsfaktor  $1/D_{ST}$  realisiert. Dieser Faktor ist frequenzunabhängig, wenn  $\tau_1 = \tau_2$  gilt. Der ohmsch-kapazitiver Teiler bietet darüber hinaus die Möglichkeit, ein durch parasitäre Elemente<sup>4</sup> verursachtes Tiefpassverhalten in der Schaltung zu kompensieren. Der Widerstand  $R_1$  wird durch eine Reihenschaltung von Widerständen realisiert, um die gewünschte Spannungsfestigkeit (hier: 2kV) zu erreichen. Für den Kondensator  $C_1$  wird ein Folienkondensator für eine Gleichspannung von 2kV gewählt. Das Ausgangssignal  $u_{Div}$  wird dann der hochohmigen Signalverarbeitung zugeführt. Bei der Schaltung für das *Active Clamping* wird dieses Signal zusätzlich mit einer Kleinsignaldiode ausgekoppelt, damit der untere Kondensator  $C_2$  nicht vom Active-Clamping-Regler in Abbildung 5.3(b) aufgeladen wird.

### 5.2.3 Active-Clamping-Regler

Für die Umsetzung des Active-Clamping-Reglers aus Abschnitt 4.3 wird die in Abbildung 5.3(b) gezeigte Schaltung verwendet. Dabei stellt der OP<sub>2</sub>, realisiert durch einen *OP177*<sup>5</sup> von *Analog Devices*, die konstante Referenzspannung  $U_{ref,AC}$  zur Verfügung. Im subtrahierenden Verstärker mit dem OP<sub>3</sub> (*LM7171*) wird die Differenz zwischen der Referenzspannung und der mit dem Spannungsteiler heruntergeteilte Kollektor-Emitter-Spannung  $u_{CE}$  verstärkt. Die Limitierung auf Werte, bei der die Kollektor-Emitter-Spannung die Referenzspannung überschreitet, erfolgt mit einer Diode in Sperrrichtung zum Ausgang des Operationsverstärkers OP<sub>3</sub>.



**Abbildung 5.3:** Vereinfachte Schaltung des HV-Spannungsteilers und des Active-Clamping-Reglers

<sup>4</sup> Ein Tiefpassverhalten kann durch parasitäre Induktivitäten in Leiterbahnen oder Kapazitäten zwischen Leiterbahnlagen verursacht werden.

<sup>5</sup> *OP177*... Präzisionsoperationsverstärker, Versorgungsspannung:  $\pm 15\text{ V}$

### 5.2.4 $di_C/dt$ -Regler

Für das Konzept der Regelung der Kollektorstromänderungsgeschwindigkeit in Abbildung 4.5 wird die in Abbildung 5.4 gezeigte Schaltung realisiert. Hierbei entsteht der springende Referenzwert für die Kollektorstromänderungsgeschwindigkeit durch die Verwendung des OP<sub>4</sub> als Komparator, dessen Ausgangsspannung mit einem Spannungsteiler und nachgeschaltetem Pufferverstärker (OP<sub>5</sub>) auf die gewünschte Amplitude verstärkt wird. Die Auswertung der Bonddrahtspannung  $u_{\text{Bond}}$  übernimmt der invertierende Verstärker mit dem OP<sub>6</sub>, der hier als aktiver Gleichrichter beschaltet wird, um nur positive  $di_C/dt$ -Werte weiterzuleiten.

Den Subtrahierer und P-Regler im Konzept der  $di_C/dt$ -Regelung bildet der OP<sub>7</sub>, der als Ausgangsspannung die Kontrollspannung  $u_{\text{ctr},di/dt}$  liefert, die direkt auf die Endstufe der Ansteuerung (Abbildung 5.2) geleitet wird. Die grau eingezeichneten Kapazitäten direkt am Eingang E<sub>2</sub> und am positiven Eingang des OP<sub>7</sub> dienen zur Kompensation des Tiefpassverhaltens der Spannungsmessung an der Bonddrahtinduktivität bzw. zur Beschleunigung des Reglers. Durch eine Längskapazität wird dem Verstärker ein differentieller Anteil (D-Anteil) hinzugefügt, der für hohe Frequenzen, also für Spannungssprünge die Verstärkung erhöht und so das dynamische Verhalten der gesamten Regelstrecke verbessert. Es sollten jedoch nur Kapazitäten im pF-Bereich verwendet werden, um die Stabilität der Schaltung nicht zu gefährden.

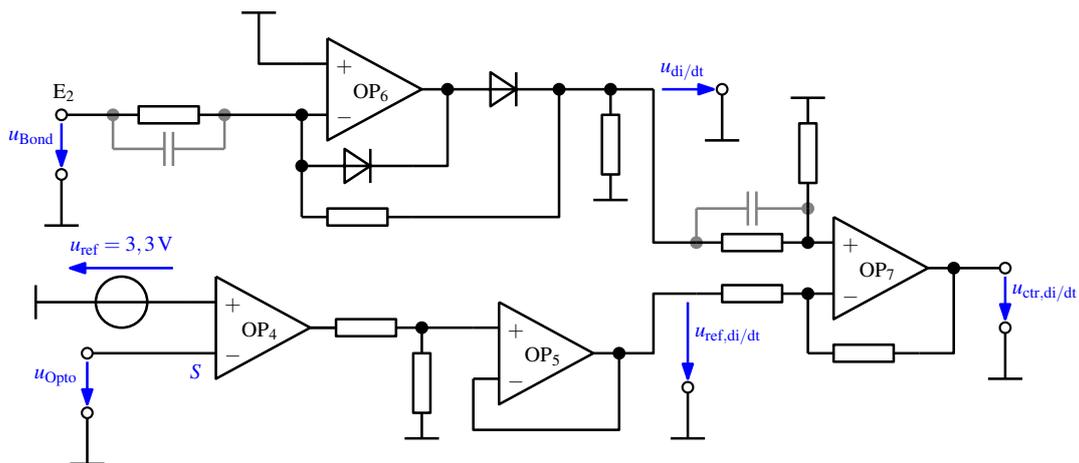


Abbildung 5.4: Vereinfachte Schaltung des  $di_C/dt$ -Reglers

### 5.2.5 $du_{CE}/dt$ -Regler

Analog zur Umsetzung der  $di_C/dt$ -Regelung im Abschnitt 5.2.4 wird der Regelkreis zur Beeinflussung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit gemäß Abbildung 5.5 aufgebaut. Die Generierung des Referenzwertes  $u_{\text{ref},du/dt}$  erfolgt wie bei dem  $di_C/dt$ -Regler – nur in diesem Fall mit umgekehrtem Vorzeichen, damit bei einem Ausschaltsignal ein positiver Referenzwert erzeugt wird. Der Schaltungsteil, dem die größte Aufmerksamkeit bei dieser Teilentwicklung zuteil wird, ist der Differenzierer, der mit dem OP<sub>11</sub> als nicht invertierender Verstärker und einem einfachen RC-Glied gebildet wird. Im Anhang D.2 wird dazu berechnet, unter welchen Bedingungen ein Hochpass als Differenzierer arbeitet. Für die Realisierung einer hohen Dynamik des Differenzierers muss

dessen Zeitkonstante sehr klein (hier:  $\tau \approx 4\text{ ns}$ ) gewählt werden. Dies verkleinert gleichzeitig dessen Ausgangsspannung. Daher werden dem Differenzierer zwei Verstärkerstufen nachgeschaltet, die die Gesamtverstärkung bilden und somit die Impedanzbelastung für den Differenzierer senken. Somit wird der Dämpfungsfaktor  $D_{du/dt}$  aus dem Produkt der Zeitkonstante des C-R-Gliedes und den beiden Einzelverstärkungen der nicht invertierenden Verstärker um OP<sub>11</sub> und OP<sub>12</sub> gebildet. Den subtrahierenden Verstärker, der den Additionspunkt von Referenzwert und aktuellem Wert sowie den P-Regler darstellt, bildet der OP<sub>10</sub>. Dessen Antwortzeit kann wiederum mit einem kleinen Längskondensator an seinem negativen Eingang verbessert werden.

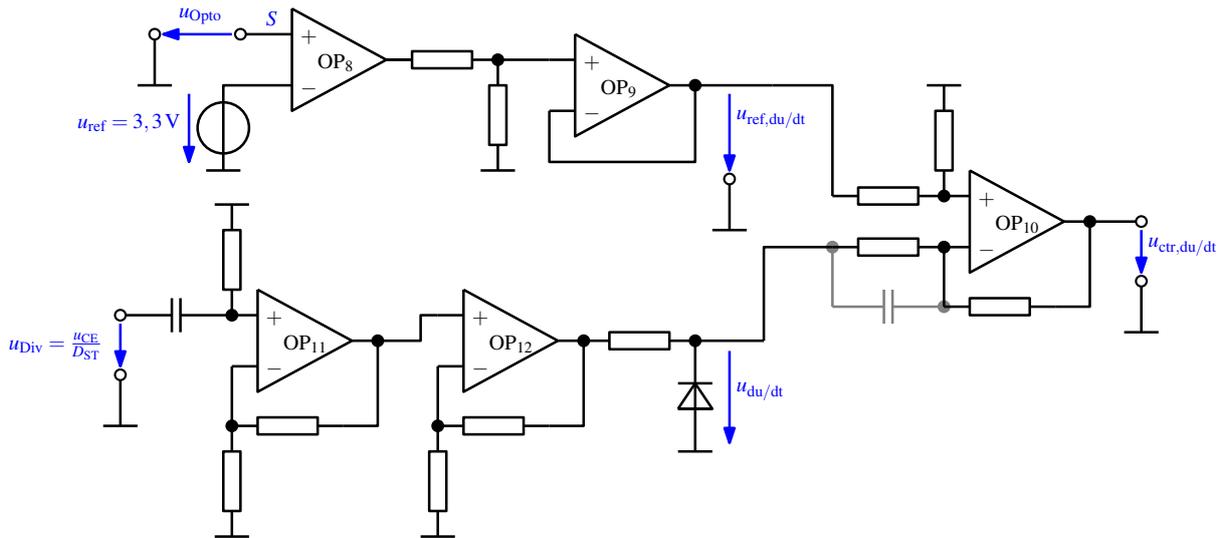


Abbildung 5.5: Vereinfachter Schaltplan des  $du_{CE}/dt$ -Reglers

## 5.3 Messergebnisse der neuartigen Ansteuerverfahren

In diesem Abschnitt werden die Messergebnisse der neuartigen Ansteuerprinzipien für die  $di_C/dt$ -Regelung, die  $du_{CE}/dt$ -Regelung und das *Active Clamping* vorgestellt. Dabei werden jeweils die Zeitverläufe für verschiedene Arbeitspunkte, eine Auswertung bezüglich der Schaltverluste und ein Vergleich dieser mit denen einer unregelmäßig resistiven Ansteuerung präsentiert. Die verwendete Testschaltung ist Abbildung 5.1 zu entnehmen. Wenn nicht anders angegeben, wurden alle Messungen bei einer Streuinduktivität  $L_\sigma \approx 75 \text{ nH}$  ( $C_{DC} = 4,8 \text{ mF}$ ) durchgeführt.

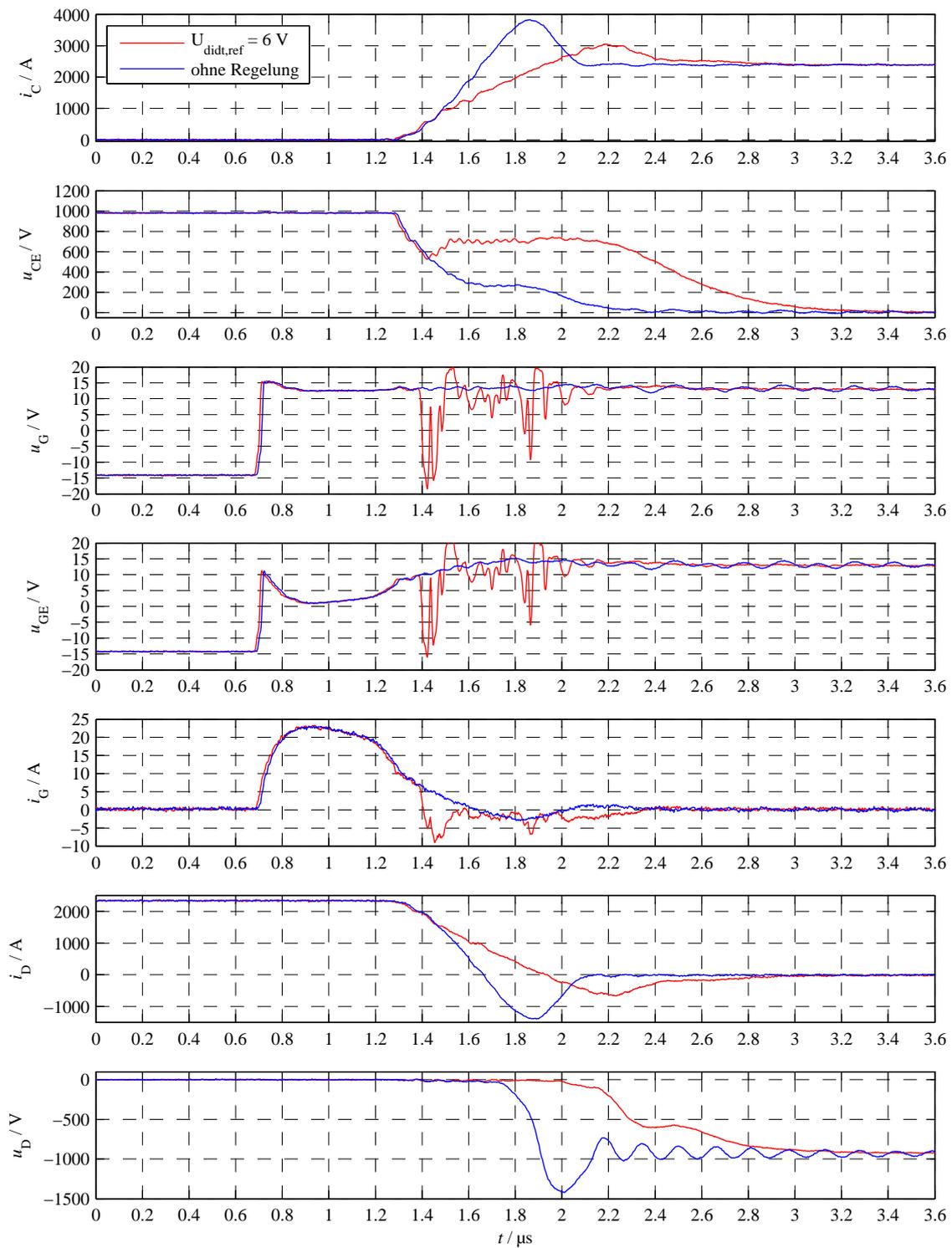
### 5.3.1 Regelung der Kollektorstromänderungsgeschwindigkeit

Das in Abschnitt 4.1.2 vorgestellte Konzept einer Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  wurde entsprechend den im Unterkapitel 5.2 dargestellten Dimensionierungskriterien aufgebaut. Die Funktion der realisierten Ansteuerung kann mit Hilfe von Abbildung 5.6 gut beschrieben werden. Hier wird der IGBT *Infineon FZ2400R17KF6CB2* bei  $(U_{CE}/I_C) = (1000 \text{ V}/2400 \text{ A})$  über einen Gatevorwiderstand von  $R_G = 0,5 \Omega$  eingeschaltet. In Blau sind dabei die Zeitverläufe der unregelmäßig Ansteuerung, die den IGBT resistiv mit  $\pm 15 \text{ V}$  über den Gatevorwiderstand schaltet, eingezeichnet. Die roten Linien zeigen die Zeitverläufe mit aktiver  $di_C/dt$ -Regelung mit einer Amplitude der Referenzspannung von  $U_{\text{ref},di/dt} = 6 \text{ V}$ .

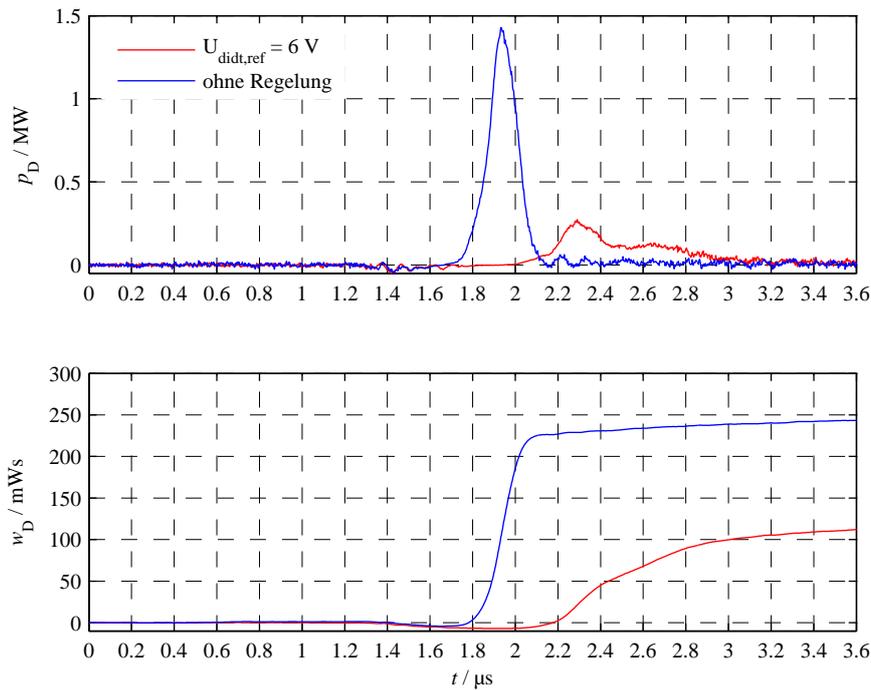
Es ist zu erkennen, wie der  $di_C/dt$ -Regler den Anstieg des Kollektorstromes reduziert und konstant hält. Dies geschieht durch eine dynamische Reduzierung des Gatestromes  $i_G$ , der zu Beginn des Regelvorganges bei  $t \approx 1,4 \mu\text{s}$  sogar einen negativen Wert annimmt. Anschließend bewegt sich der Gatestrom um den Wert null, um die Kollektorstromänderungsgeschwindigkeit zu reduzieren, bis der aktuelle Wert des Kollektorstromanstiegs unter den gewünschten Sollwert fällt. Dadurch gibt der Regler einen maximalen Ausschlag für die Steuerspannung von  $u_G = 15 \text{ V}$  vor. Zu Beginn des Regelvorganges, wenn ein  $di_C/dt$  vorliegt, muss die Endstufe der Ansteuerung sehr schnell den Gatestrom senken. Es ist dabei zu erkennen, dass der Strom dazu ca.  $160 \text{ ns}$  benötigt. Dies verursacht einen zu großen induktiven Spannungsabfall an der Kollektor-Emitter-Spannung, der bei  $t \approx 1,5 \mu\text{s}$  durch den Regler behoben ist. Der Grund für diese nicht ideale Verzögerung der Regelung ist die in der Gateanschlussleitung enthaltene Streuinduktivität (siehe auch Abbildung 5.1), die zusammen mit den Bahnwiderständen der Ausgangs-MOSFETs eine schnelle Änderung des Gatestromes behindert. Aus der Verzögerung der Reglerreaktion lässt sich auch schließen, dass die realisierte Ansteuerung für kleine Schalterströme von  $600 \dots 1000 \text{ A}$  nur bedingt verwendbar ist, da hier der Stromanstieg schon nach dieser Zeit vorüber ist.

Weiterhin ist erkennbar, dass durch die hohe Schleifenverstärkung und Dynamik der Regelschleife der aktuelle Wert der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  leicht schwingt. Dieses Verhalten ist auch auf dem Verlauf der Kollektor-Emitter-Spannung während des induktiven Spannungsabfalls zu beobachten.

Der Vorteil der  $di_C/dt$ -Regelung ist die Reaktion der Freilaufdiode auf den geregelten Kollektorstromverlauf. Durch das reduzierte, konstante  $di_C/dt$  für  $i_C \geq 1000 \text{ A}$  sinkt die Rückstromspitze der Diode eindeutig. Dies führt zu einer Reduktion der maximalen Diodenausaltverlustleistung  $P_{D,\text{max}}$  sowie der Diodenausaltverlustenergie  $W_D$ . Die Kollektorstromänderungsgeschwindigkeit für den unregelmäßig Fall beträgt  $di_C/dt = 7,9 \text{ kA}/\mu\text{s}$ , während die  $di_C/dt$ -Regelung diesen Wert auf  $di_C/dt = 3,6 \text{ kA}/\mu\text{s}$  reduziert. Dies erfolgt ohne Änderung des Gatevorwiderstandes – nur durch



**Abbildung 5.6:** Vergleich der Zeitverläufe am *Infineon FZ2400R17KF6CB2* mit ( $U_{\text{ref,di/dt}} = 6 \text{ V}$ ) und ohne  $di_C/dt$ -Regelung bei  $(U_{\text{CE}}/I_C) = (1000 \text{ V}/2400 \text{ A})$  und  $R_G = 0,5 \Omega$



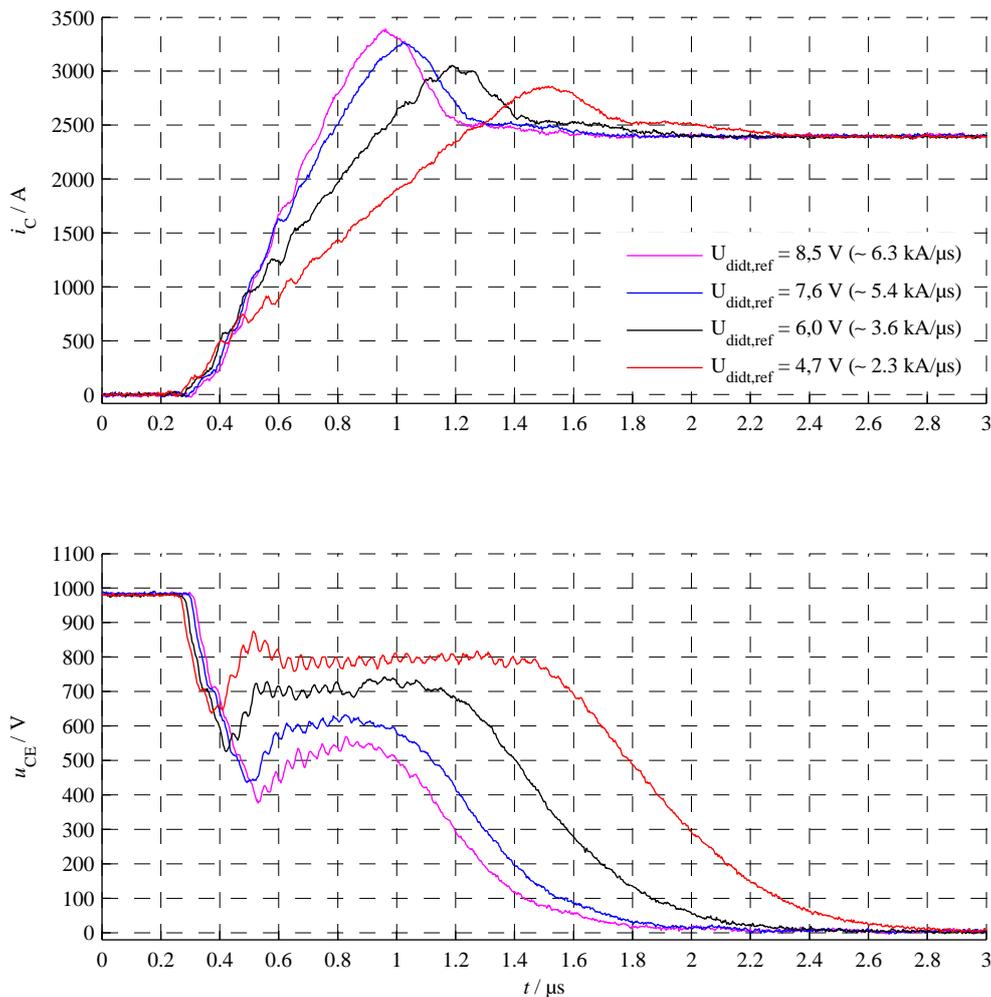
**Abbildung 5.7:** Vergleich der Zeitverläufe der Diodenausschaltverlustleistung  $p_D$  sowie der Diodenausschaltverlustenergie  $w_D$  am Infineon FZ2400R17KF6CB2 mit und ohne  $di_C/dt$ -Regelung bei  $(U_{CE}/I_C) = (1000\text{V}/2400\text{A})$  und  $R_G = 0,5\Omega$

Vorgabe eines niedrigeren Referenzwertes für die  $di_C/dt$ -Regelung. Die Zeitverläufe der Diodenausschaltverlustleistung  $p_D$  sowie der Diodenausschaltverlustenergie  $w_D$  sind Abbildung 5.7 zu entnehmen.

Die erwähnte Reaktion auf die Änderung des Referenzwertes lässt sich gut aus Abbildung 5.8 ablesen. Für die Referenzwerte  $U_{\text{ref},di/dt} = 8,5\text{V}$ ,  $7,6\text{V}$ ,  $6,0\text{V}$  und  $4,7\text{V}$  werden die Zeitverläufe beim Einschaltvorgang mit einem Gatevorwiderstand  $R_G = 0,5\Omega$  in dem Arbeitspunkt  $1000\text{V}/2400\text{A}$  vorgestellt. Die Zeitverläufe der geregelten Ansteuerung für den gesamten Arbeitsbereich des IGBTs Infineon FZ2400R17KF6CB2 sind der Abbildung D.1 im Anhang zu entnehmen.

Die Abbildungen zeigen, dass das vorgeschlagene Reglerkonzept im gesamten Arbeitsbereich des IGBTs funktioniert. Dabei weisen die Verläufe bei konstanter Zwischenkreisspannung sehr übereinstimmende Verläufe in der Stromanstiegsphase (ca.  $0,3\mu\text{s} \leq t \leq 0,5\mu\text{s}$ ) auf, da die Kollektorstromänderungsgeschwindigkeit bei einer unregulierten Ansteuerung vor allem von der Zwischenkreisspannung abhängt. Allen Zeitverläufen wohnt die bereits erwähnte Verzögerungszeit der Regelung von ca.  $160\text{ns}$  inne, die sich vor allem bei kleinen Strömen negativ auswirkt, so dass diese im Wesentlichen unreguliert ansteigen. Da bei kleinen Strömen das  $di_C/dt$  bei einer resistiven Ansteuerung auch ohne  $di_C/dt$ -Regelung kleiner ist, stellen diese Arbeitspunkte keine Gefahr für die Freilaufdiode dar.

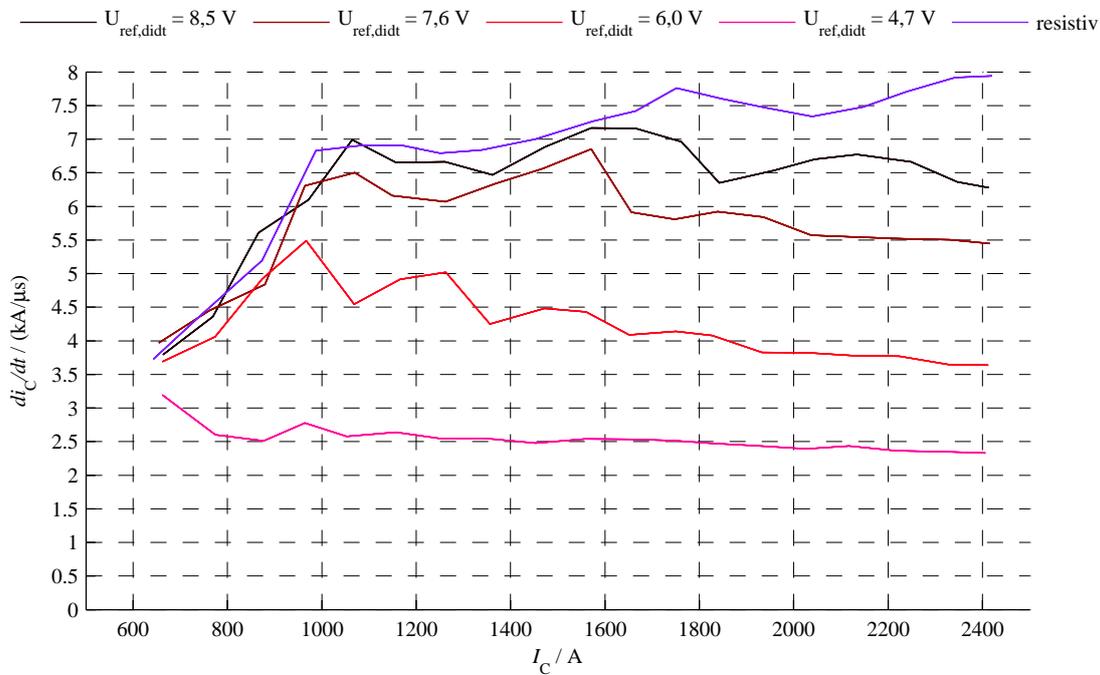
In Abbildung 5.9 sind die resultierenden Werte für die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  aufgetragen, die sich mit und ohne  $di_C/dt$ -Regelung beim Einschalten des IGBTs Infineon



**Abbildung 5.8:** Zeitverläufe am Infineon FZ2400R17KF6CB2 mit verschiedenen Referenzwerten  $u_{\text{ref,di/dt}}$  bei  $U_{\text{DC}} = 1000 \text{ V}$ ,  $I_{\text{C}} = 2400 \text{ A}$ ,  $R_{\text{G}} = 0,5 \Omega$ ,  $L_{\sigma} \approx 75 \text{ nH}$  und  $\vartheta_{\text{j}} = 25 \text{ }^{\circ}\text{C}$

FZ2400R17KF6CB2 bei  $U_{\text{DC}} = 1000 \text{ V}$  einstellen. Die Ergebnisse für den gesamten Arbeitsbereich sind Abbildung D.2 im Anhang zu entnehmen. Die violette Linie stellt dabei den unregulierten Fall einer resistiven Steuerung mit einem Gatewiderstand von  $R_{\text{G}} = 0,5 \Omega$  dar. Dabei ist erkennbar, wie das  $di_{\text{C}}/dt$  bei  $600 \text{ A}$  bei ca.  $3 \text{ kA}/\mu\text{s}$  liegt und mit größer werdendem Schalterstrom bis auf einen Maximalwert von ca.  $8 \text{ kA}/\mu\text{s}$  ansteigt. Die eingesetzte  $di_{\text{C}}/dt$ -Regelung begrenzt das natürliche  $di_{\text{C}}/dt$ , ist aber nicht in der Lage, über den gesamten Arbeitsbereich ein konstantes  $di_{\text{C}}/dt$  zu gewährleisten. Das maximal mögliche  $di_{\text{C}}/dt$  hängt in jedem Arbeitspunkt vom Gatewiderstand  $R_{\text{G}}$ , der Streuinduktivität  $L_{\sigma}$  im Kommutierungskreis und vom verwendeten IGBT ab. Weiterhin zeigen die Verläufe, dass bis ca.  $1000 \text{ A}$  das  $di_{\text{C}}/dt$  dem Wert einer resistiven Ansteuerung folgt, da dort das natürliche  $di_{\text{C}}/dt$ , außer beim roten Verlauf für  $U_{\text{ref,di/dt}} = 6 \text{ V}$ , unter dem gewünschten Sollwert liegt. In Abbildung D.2 ist zusätzlich zu erkennen, dass die Zwischenkreisspannung  $U_{\text{DC}}$  bei resistiver Steuerung einen sehr großen Einfluss auf das resultierende  $di_{\text{C}}/dt$  ausübt: Je größer die Zwischenkreisspannung  $U_{\text{DC}}$ , desto größer die Kollektorstromänderungsgeschwindigkeit  $di_{\text{C}}/dt$ . Mit aktiven  $di_{\text{C}}/dt$ -Regler lässt sich dieser Einfluss vermeiden. Die Kurvenscharen der Kollektorstromän-

derungsgeschwindigkeit werden besser gebündelt. Der schwarze Verlauf, der für einen Referenzwert der  $di_C/dt$ -Regelung von  $U_{\text{ref},di/dt} = 8,5 \text{ V}$  steht, zeigt: Je näher der Referenzwert am maximalen Wert von  $10 \text{ V}$  ( $\hat{=}$  unregelt, resistiv) liegt, desto mehr nimmt die natürliche Spreizung der  $di_C/dt$ -Werte durch die Zwischenkreisspannung zu. Hier ist der Regler weitestgehend inaktiv.



**Abbildung 5.9:** Resultierende Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  des Infineon FZ2400R17KF6CB2 in Abhängigkeit vom Schalterstrom  $I_C$  bei  $U_{\text{DC}} = 1000 \text{ V}$ ,  $R_G = 0,5 \Omega$ ,  $\vartheta_j = 25^\circ \text{C}$  und  $L_\sigma \approx 75 \text{ nH}$

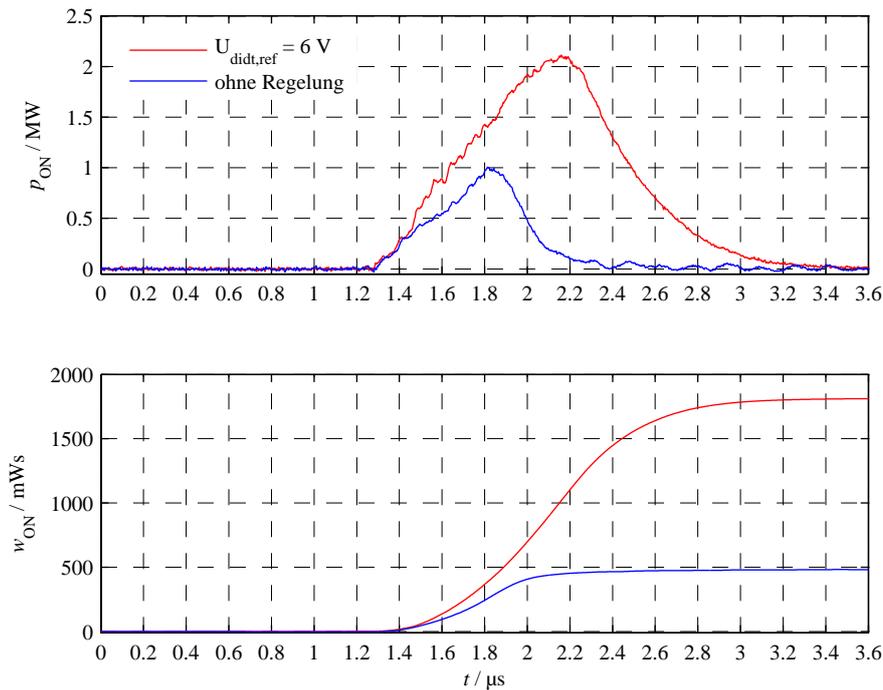
Die Reduzierung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  am IGBT beeinflusst die gesamte Schaltgeschwindigkeit des IGBTs und somit dessen Schaltverluste. Dies gilt ebenfalls für die am Schaltvorgang beteiligte Freilaufdiode. Die Wirkung einer  $di_C/dt$ -Regelung mit einem Referenzwert von  $U_{\text{ref},di/dt} = 6 \text{ V}$  verglichen mit einer unregelmäßigen Ansteuerung bei gleichem Gatevorwiderstand wird im Folgenden dargestellt<sup>6</sup>. Für den Arbeitspunkt  $(U_{\text{CE}}/I_C) = (1000 \text{ V}/2400 \text{ A})$  sind beispielhaft die Zeitverläufe der IGBT-Einschaltverlustleistung  $p_{\text{ON}}$  sowie der IGBT-Einschaltverlustenergie  $w_{\text{ON}}$  in Abbildung 5.10 dargestellt.

Die Werte für die maximale Einschaltverlustleistung  $P_{\text{ON,max}}$  sind in Abbildung 5.11 aufgetragen. Diese berechnet sich gemäß Gleichung (5.1).

$$P_{\text{ON,max}} = \max(p_{\text{ON}}(t)) = \max(i_C \cdot u_{\text{CE}}) \quad (5.1)$$

Dabei steigert die verwendete  $di_C/dt$ -Regelung gegenüber einer rein resistiven Ansteuerung mit gleichem Gatevorwiderstand die Einschaltverlustleistung erheblich. Bei Nennstrom ( $I_C = 2400 \text{ A}$ ) und maximaler Zwischenkreisspannung  $U_{\text{DC}} = 1000 \text{ V}$  ergibt sich eine ca. doppelte maximale Einschaltver-

<sup>6</sup> Für den Arbeitspunkt  $(U_{\text{CE}}/I_C) = (1000 \text{ V}/2400 \text{ A})$  sind beispielhaft die Zeitverläufe der Messgrößen am IGBT Infineon FZ2400R17KF6CB2 in Abbildung 5.6 dargestellt.



**Abbildung 5.10:** Vergleich der Zeitverläufe der IGBT-Einschaltverlustleistung  $p_{ON}$  sowie der IGBT-Einschaltverlustenergie  $w_{ON}$  am IGBT *Infineon FZ2400R17KF6CB2* mit und ohne  $di_C/dt$ -Regelung bei  $(U_{CE}/I_C) = (1000\text{ V}/2400\text{ A})$  und  $R_G = 0,5\ \Omega$

lustleistung. Die Wirkung der  $di_C/dt$ -Regelung und ihr Einfluss auf die Schaltverlustleistung nimmt dabei mit steigendem Schalterstrom zu.

Dies spiegelt sich ebenfalls in der Einschaltverlustenergie  $W_{ON}$  wider, die in Abbildung 5.12 aufgetragen ist und gemäß Gleichung (5.2) berechnet wird.

$$W_{ON} = \int_{t_1}^{t_2} p_{ON}(t) dt \quad (5.2)$$

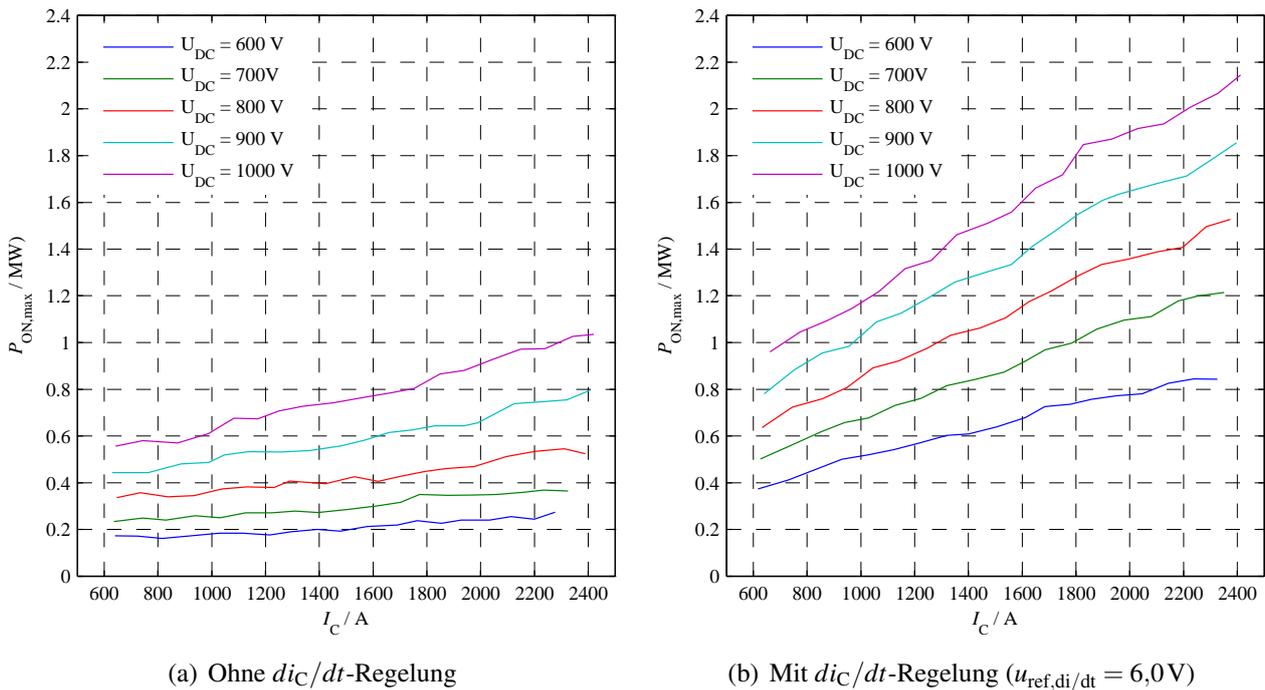
Hier beträgt z.B. die Zunahme der Einschaltverlustenergie in dem genannten Arbeitspunkt  $(U_{CE}/I_C) = (1000\text{ V}/2400\text{ A})$  ca. 360% gegenüber dem unregulierten Fall.

Die positive Wirkung der  $di_C/dt$ -Regelung offenbart sich erst bei der Auswertung der Verlustparameter  $P_{D,max}$  und  $W_D$  der Freilaufdiode. In Abbildung 5.13 ist dafür die maximale Diodenausschaltverlustleistung  $P_{D,max}$ , die sich gemäß Gleichung (5.3) berechnet, gezeigt<sup>7</sup>.

$$P_{D,max} = \max(p_D(t)) = \max(i_D \cdot u_D) \quad (5.3)$$

Die maximale Diodenausschaltverlustleistung  $P_{D,max}$  sinkt durch die Einführung einer  $di_C/dt$ -Regelung und einer damit verbundenen kontrollierten Reduzierung der Kollektorstromänderungsgeschwin-

<sup>7</sup> Für den Arbeitspunkt  $(U_{CE}/I_C) = (1000\text{ V}/2400\text{ A})$  sind beispielhaft die Zeitverläufe der Diodenausschaltverlustleistung und die Diodenausschaltverlustenergie Abbildung 5.7 zu entnehmen.



**Abbildung 5.11:** Maximale Einschaltverlustleistung  $P_{ON,max}$  des Infineon FZ2400R17KF6CB2 bei  $R_G = 0,5\Omega$  und verschiedenen Zwischenkreisspannungen  $U_{DC}$

digkeit. Somit wird die maximale Diodenausschaltverlustleistung je nach Arbeitspunkt auf 20...40% des ursprünglichen Wertes reduziert. Die unregulierte maximale Diodenausschaltverlustleistung zeigt eine extreme Abhängigkeit von der Zwischenkreisspannung  $U_{DC}$ . Mit der  $di_C/dt$ -Regelung ergibt sich jedoch ein fast konstanter Wert von  $P_{D,max} \approx 0,4MW$ .

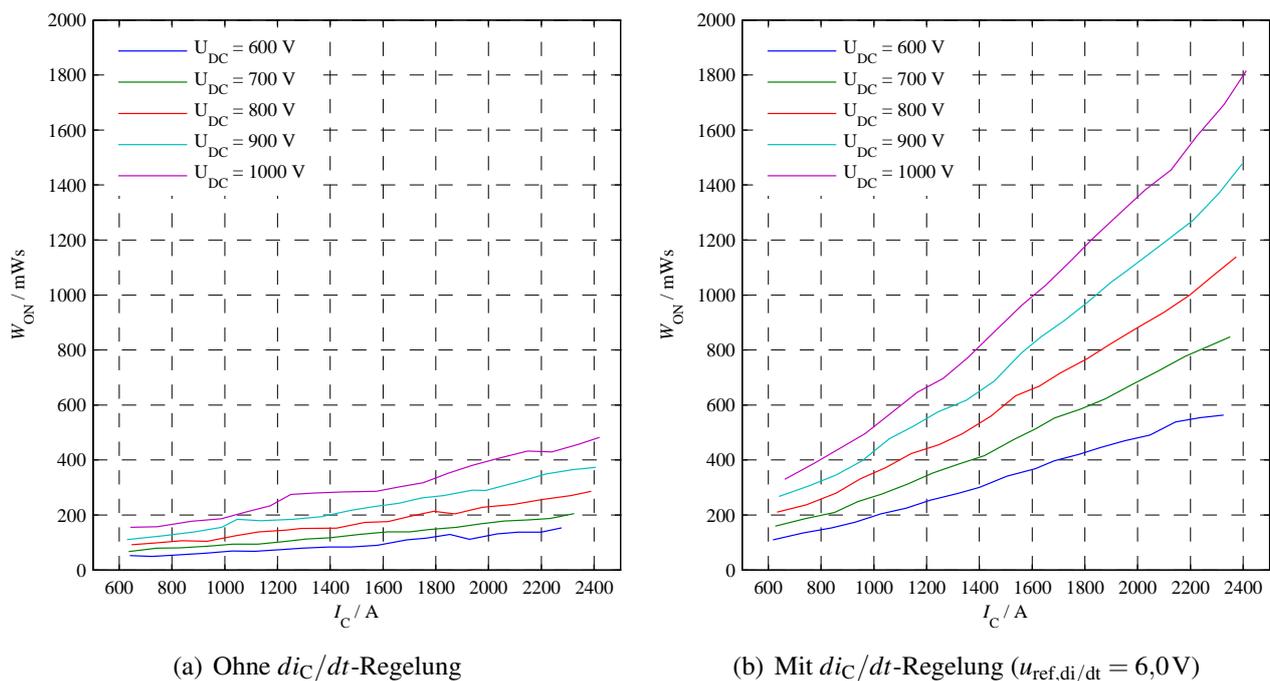
In Abbildung 5.14 ist die Diodenausschaltverlustenergie  $W_D$  für den geregelten und den unregulierten Fall dargestellt. Diese berechnet sich gemäß Gleichung (5.4).

$$W_D = \int_{t_1}^{t_2} p_D(t) dt \quad (5.4)$$

Auch hier zeigt sich eine deutliche Verlustreduktion bei der Diode durch Einführen einer  $di_C/dt$ -Regelung. Die Schaltverlustenergie wird ungefähr halbiert. Die Regelung führt zu Verlusten in einem Bereich von ca. 80...100mWs und reduziert ebenfalls den Einfluss der Zwischenkreisspannung.

Auf die Gesamtverlustbilanz hat diese Tatsache jedoch nur geringen Einfluss, da beim Einschaltvorgang die Einschaltverluste des IGBTs weit über den Ausschaltverlusten der Diode liegen. Abbildung 5.15 zeigt die Verläufe der Gesamtschaltverlustenergie  $W_{ges}$  dieser natürlichen Kommutierung als Funktion des Schalterstromes  $I_C$  mit der Zwischenkreisspannung  $U_{DC}$  als Parameter. Die Gesamtschaltverlustenergie wird dabei mit Gleichung (5.5) ermittelt.

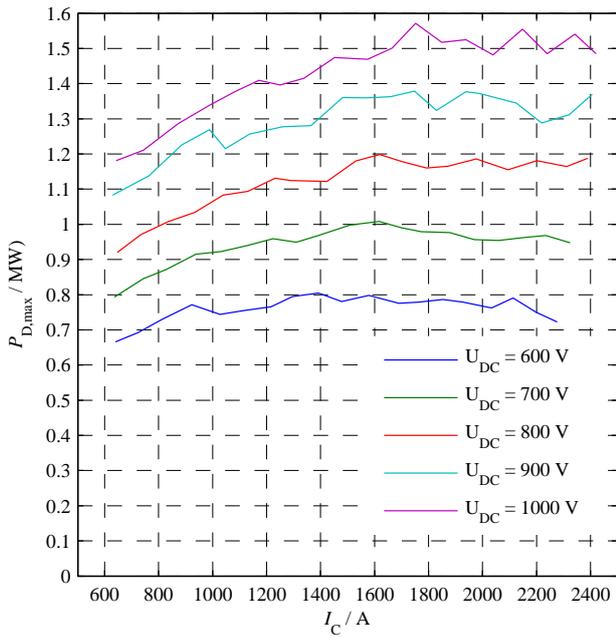
$$W_{ges} = W_{ON} + W_D \quad (5.5)$$



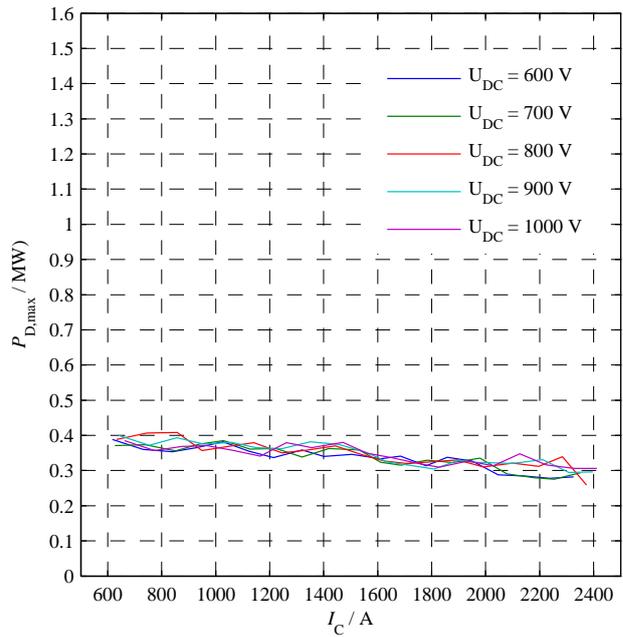
**Abbildung 5.12:** Einschaltverlustenergie  $W_{ON}$  des Infineon FZ2400R17KF6CB2 bei  $R_G = 0,5 \Omega$  und verschiedenen Zwischenkreisspannungen  $U_{DC}$

Der größte Anteil der Verluste wird vom IGBT (vgl. Abbildung 5.12 mit 5.14) erzeugt, so dass insgesamt durch den Einsatz der  $di_C/dt$ -Regelung die Verluste je Kommutierung erhöht werden. Für den Arbeitspunkt  $(U_{CE}/I_C) = (1000\text{V}/2400\text{A})$  werden so beispielsweise ca. 270% der Verluste ohne  $di_C/dt$ -Regelung pro Kommutierung erzeugt.

Zusammenfassend kann festgestellt werden, dass die vorgestellte  $di_C/dt$ -Regelung für IGBT-Module in der Lage ist, die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  zu regeln. Dadurch werden mehr Einschaltverluste im IGBT, jedoch geringere Ausschaltverluste in der Freilaufdiode erzeugt. Da die IGBT-Verluste den Großteil der Verluste verursachen, werden einerseits durch einen Einsatz dieser  $di_C/dt$ -Regelung mehr Schaltverluste erzeugt. Andererseits ist die Reduktion des Diodenstress ein wesentlicher Vorteil einer  $di_C/dt$ -Regelung, der vor allem bei Dioden großer Spannung ein wichtiges Auslegungskriterium darstellt. Insbesondere bei HV-IGBT-Modulen (z.B. 6,5 kV-IGBTs) ist zu prüfen, ob die Anwendung einer  $di_C/dt$ -Regelung eine attraktive Lösung darstellt. Bei dieser Argumentation wurden die Aspekte einer verbesserten EMV außer Acht gelassen, die einen weiteren Grund zur Anwendung einer  $di_C/dt$ -Regelung darstellen könnten.

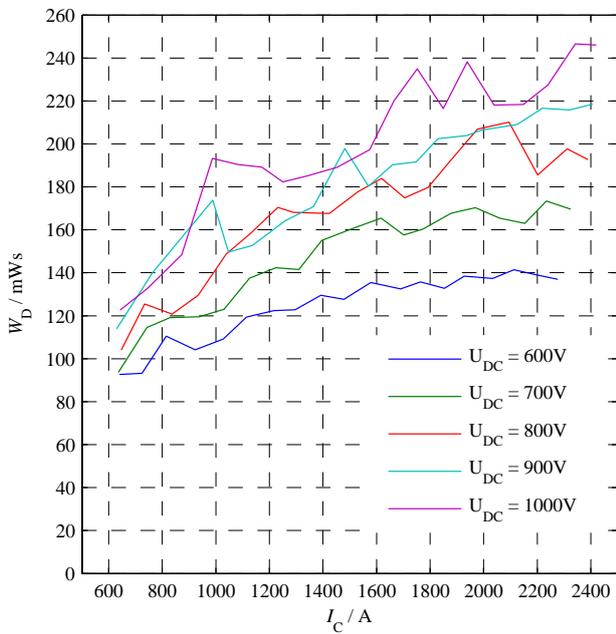


(a) Ohne  $di_C/dt$ -Regelung

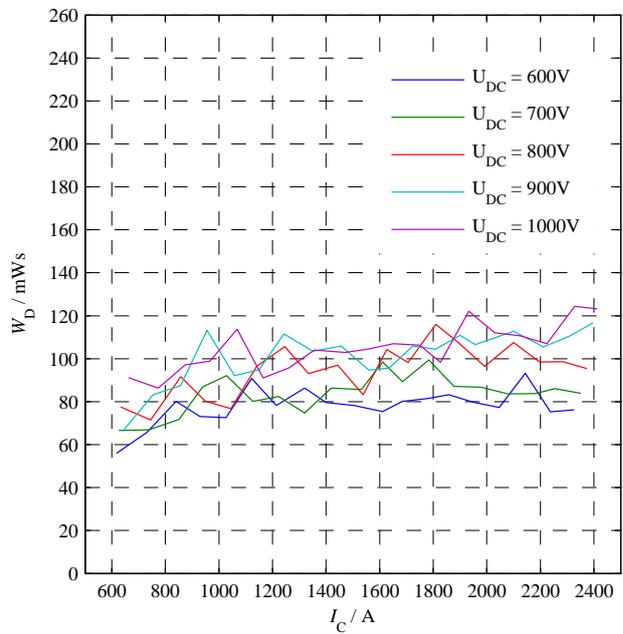


(b) Mit  $di_C/dt$ -Regelung ( $u_{ref,di/dt} = 6,0V$ )

**Abbildung 5.13:** Maximale Dioden-Ausschaltverlustleistung  $P_{D,max}$  des *Infineon FZ2400R17KF6CB2* bei  $R_G = 0,5\Omega$  und verschiedenen Zwischenkreisspannungen  $U_{DC}$

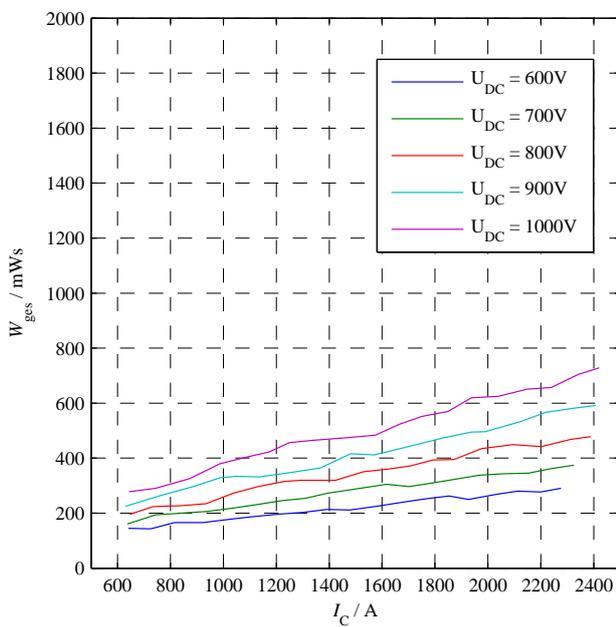
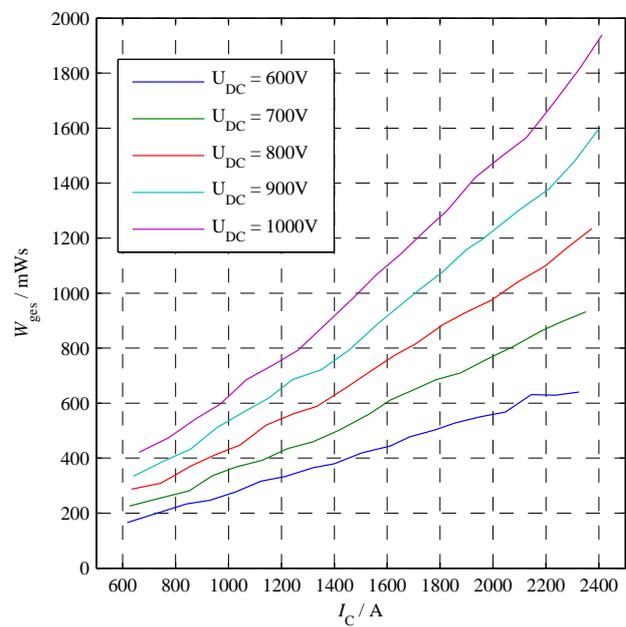


(a) Ohne  $di_C/dt$ -Regelung



(b) Mit  $di_C/dt$ -Regelung ( $u_{ref,di/dt} = 6,0V$ )

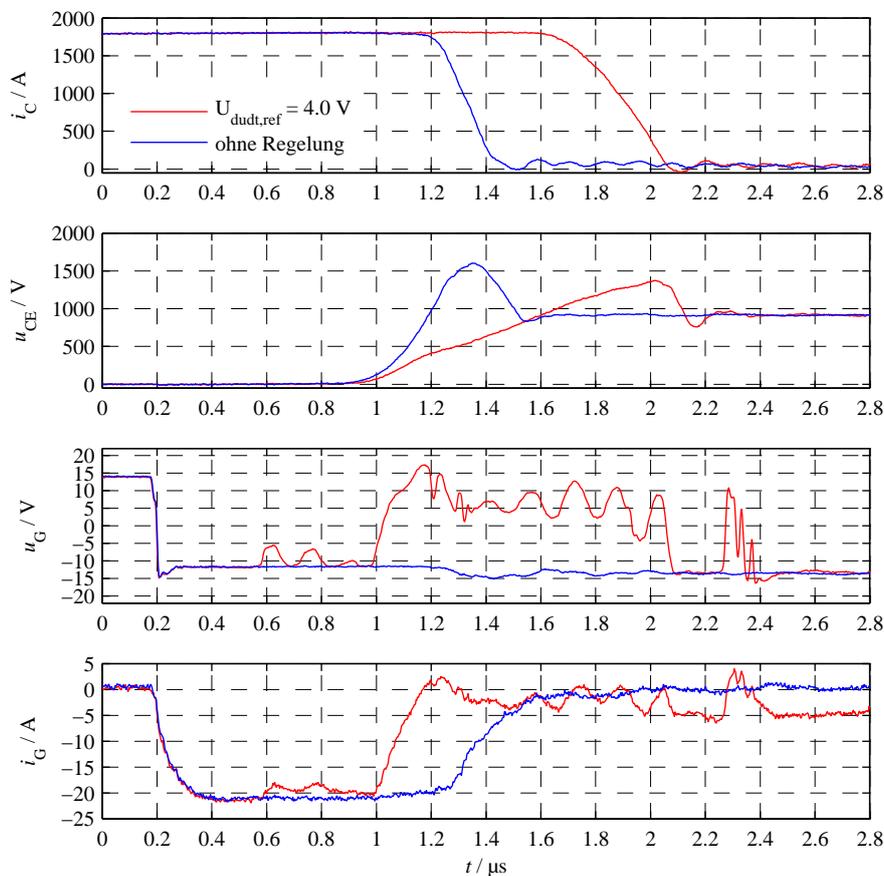
**Abbildung 5.14:** Dioden-Ausschaltverlustenergie  $W_D$  des *Infineon FZ2400R17KF6CB2* bei  $R_G = 0,5\Omega$  und verschiedenen Zwischenkreisspannungen  $U_{DC}$

(a) Ohne  $di_C/dt$ -Regelung(b) Mit  $di_C/dt$ -Regelung ( $u_{\text{ref},di/dt} = 6,0\text{V}$ )

**Abbildung 5.15:** Gesamtausschaltverlustenergie  $W_{\text{ges}}$  des *Infineon FZ2400R17KF6CB2* bei  $R_G = 0,5\ \Omega$  und verschiedenen Zwischenkreisspannungen  $U_{\text{DC}}$

### 5.3.2 Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit

Im Abschnitt 4.2 wurde das Konzept einer Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  vorgestellt. Dieses wurde dann gemäß den Ausführungen in Unterkapitel 5.2 dimensioniert und aufgebaut. An dieser Stelle kann die Funktionsweise dieser Baugruppe auf Basis des in Abbildung 5.16 dargestellten Oszillogramms beschrieben werden. Der IGBT *Infineon FZ2400R17KF6CB2* wird hierbei bei  $(U_{CE}/I_C) = (900\text{V}/1800\text{A})$  über einen Gatevorwiderstand von  $R_G = 0,5\Omega$  ausgeschaltet. Es kann hier für den Vergleich kein höherer Schalterstrom gezeigt werden, da durch die Überspannungsspitze im unregulierten Fall die maximale Sperrspannung überschritten werden würde. In Blau sind die Zeitverläufe der unregulierten Ansteuerung, die den IGBT resistiv mit  $\pm 15\text{V}$  über den Gatevorwiderstand schaltet, eingezeichnet. Die rot dargestellten Verläufe zeigen die Funktion der  $du_{CE}/dt$ -Regelung mit einer Amplitude der Referenzspannung von  $U_{\text{ref},du/dt} = 4\text{V}$ .



**Abbildung 5.16:** Vergleich der Zeitverläufe am *Infineon FZ2400R17KF6CB2* mit und ohne  $du_{CE}/dt$ -Regelung bei  $(U_{CE}/I_C) = (900\text{V}/1800\text{A})$  und  $R_G = 0,5\Omega$ ,  $L_\sigma \approx 75\text{ nH}$  und  $\vartheta_j = 25^\circ\text{C}$

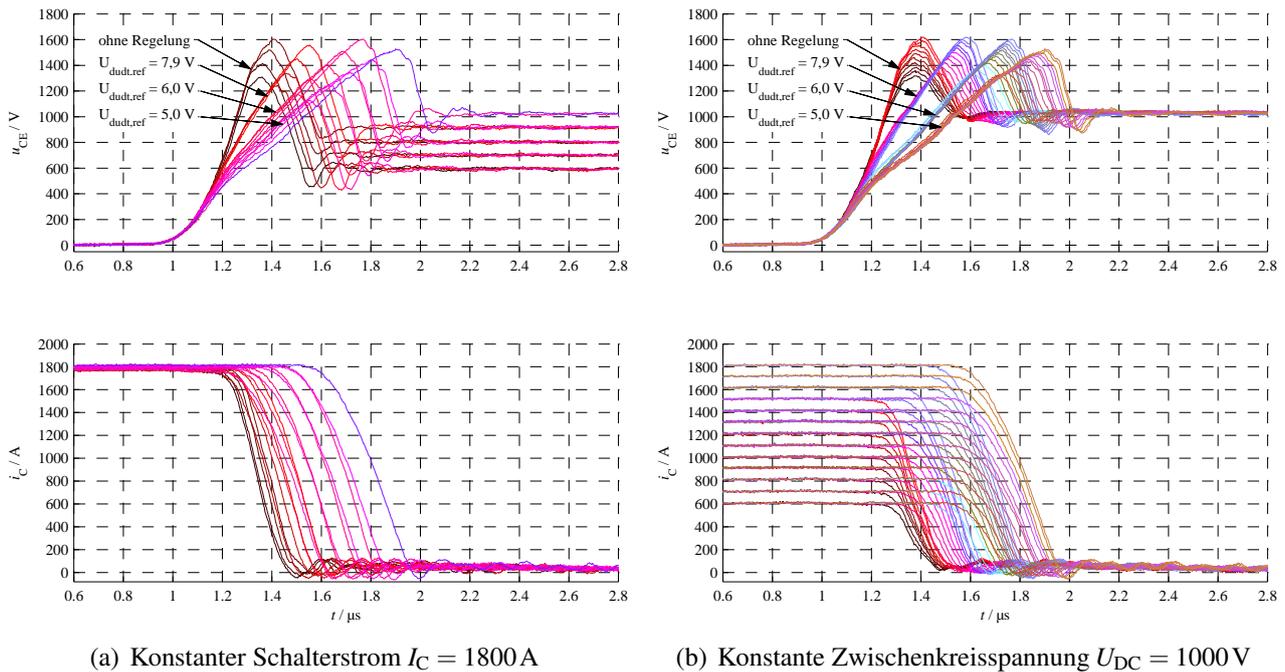
Es ist zu erkennen, wie der  $du_{CE}/dt$ -Regler den Anstieg der Kollektor-Emitter-Spannung reduziert und konstant hält. Dies wird durch eine dynamische Änderung des Gatestromes, sobald eine Änderung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit zu messen ist (hier ab ca.  $1\mu\text{s}$ ), realisiert. Für das gewünschte  $du_{CE}/dt$  muss während des Anstiegs der Kollektor-Emitter-Spannung ein Gatestrom von ca.  $-2 \dots 3\text{A}$  fließen. Dies bedeutet, dass der Gatestrom bei  $t \approx 1\mu\text{s}$  sehr schnell

von  $-20\text{ A}$  auf diesen Wert springen muss. Die Ansteuerung benötigt für diese Gatestromänderung ca.  $160\text{ ns}$ . Infolgedessen ist ab  $t \geq 1,1\text{ }\mu\text{s}$  in der Kollektor-Emitter-Spannung eine Reduktion der Steigung auf den gewünschten Wert zu sehen. Ab diesem Zeitpunkt wirkt die  $du_{\text{CE}}/dt$ -Regelung vollständig. Die Zeitverzögerung des Reglereingriffs ist wie schon beim  $di_{\text{C}}/dt$ -Regler durch die Streuinduktivität der Gateanschlussleitung sowie die Bahnwiderstände der Ausgangs-MOSFETs begründet. Der Zeitverlauf der Steuerspannung  $u_{\text{G}}$  mit  $du_{\text{CE}}/dt$ -Regelung zeigt, dass der Differenzierer sehr empfindlich eingestellt ist, so dass schon vor Beginn des Spannungsanstieges Signale ausgegeben werden. Dies liegt daran, dass der Regler vorhandene Störimpulse mit dem hier sehr klein gewählten Referenzwert von  $U_{\text{ref},du/dt} = 4\text{ V}$  vergleicht und deren Differenz verstärkt ausgibt. Werden höhere Referenzwerte eingestellt, verschwindet diese Erscheinung. Sollte andererseits ein geringer Anstieg der Kollektor-Emitter-Spannung wie in Abbildung 5.16 gewünscht sein, so müsste vor dem Differenzierer ein Filter implementiert werden, der die hochfrequenten Störungen eliminiert.

Die Struktur des Reglers, der nur auf Änderungen der Kollektor-Emitter-Spannung reagiert, ist so lange aktiv, wie ein positives  $du_{\text{CE}}/dt$  ansteht. Daher wird der Spannungsanstieg, der für  $u_{\text{CE}} \geq U_{\text{DC}}$  durch die von der Streuinduktivität des Kommutierungskreises verursacht wird, ebenfalls geregelt und somit die Kollektorstromänderungsgeschwindigkeit  $di_{\text{C}}/dt$  beeinflusst. Hier könnte in einer Anwendung, bei der ein höheres  $di_{\text{C}}/dt$  wünschenswert ist, der in Abschnitt 5.3.1 vorgestellte  $di_{\text{C}}/dt$ -Regler parallel eingreifen. Die modulare Architektur der Regelung macht dies möglich. Mit dem hier gezeigten Verhalten wird jedoch neben der Begrenzung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit noch ein weiterer Vorteil der Regelung deutlich. Bei Kenntnis der Streuinduktivität im Kommutierungskreis kann hier auf ein *Active Clamping* verzichtet werden, da der  $du_{\text{CE}}/dt$ -Regler den Stromverlauf beeinflusst und dadurch die Überspannung reduziert.

Die Reaktion auf die Änderung des Referenzwertes lässt sich gut aus Abbildung 5.17 ablesen. Für die Referenzwerte  $u_{\text{ref},du/dt} = 7,9\text{ V}$ ,  $6,0\text{ V}$  und  $5,0\text{ V}$  werden die Zeitverläufe beim Ausschaltvorgang über  $R_{\text{G}} = 0,5\text{ }\Omega$  vorgestellt. Dabei werden in Abbildung 5.17(a) bei konstantem Schalterstrom von  $I_{\text{C}} = 1800\text{ A}$  die Zwischenkreisspannung zwischen  $600\text{ V}$  und  $1000\text{ V}$  und in Abbildung 5.17(b) bei einer konstanten Zwischenkreisspannung von  $U_{\text{DC}} = 1000\text{ V}$  die Schalterströme zwischen  $600\text{ A}$  und  $2400\text{ A}$  variiert. Eine zusätzliche Darstellung für einen konstanten Referenzwert  $u_{\text{ref},du/dt} = 6,0\text{ V}$  bei verschiedenen Arbeitspunkten ist Abbildung D.3 zu entnehmen.

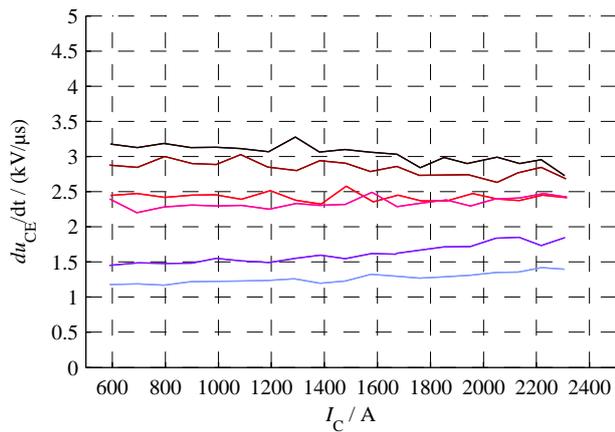
Es zeigt sich, dass das vorgeschlagene Reglerkonzept im gesamten betrachteten Arbeitsbereich des IGBTs *Infineon FZ2400R17KF6CB2* funktioniert. Der Maximalwert für das  $du_{\text{CE}}/dt$  ist dabei der unregelte Wert, also der Wert, der sich bei resistiver Ansteuerung für einen Arbeitspunkt gemäß Gatevorwiderstand einstellen würde. Alle Zeitverläufe beinhalten die bereits erwähnte Verzögerungszeit der Regelung von ca.  $160\text{ ns}$ , die sich dadurch bemerkbar macht, dass die Zeitverläufe der Kollektor-Emitter-Spannung bis zu dem Zeitpunkt  $t \approx 1,16\text{ }\mu\text{s}$  identisch verlaufen und erst danach den geregelten  $du_{\text{CE}}/dt$ -Wert annehmen. Somit werden Ausschaltvorgänge für kleine Zwischenkreisspannungswerte von  $U_{\text{DC}} \approx 600\text{ V}$  kaum geregelt.

(a) Konstanter Schalterstrom  $I_C = 1800\text{ A}$ (b) Konstante Zwischenkreisspannung  $U_{DC} = 1000\text{ V}$ 

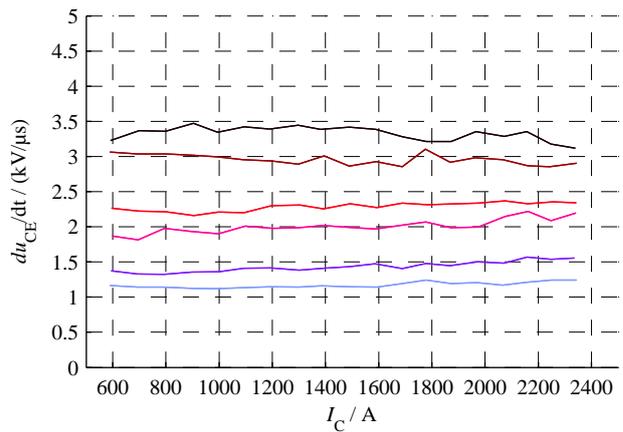
**Abbildung 5.17:** Zeitverläufe am Infineon FZ2400R17KF6CB2 mit verschiedenen Referenzwerten  $u_{\text{ref},du/dt}$  und verschiedenen Arbeitspunkten bei  $R_G = 0,5\ \Omega$ ,  $L_\sigma \approx 75\text{ nH}$  und  $\vartheta_j = 25\text{ }^\circ\text{C}$

In Abbildung 5.18 sind die resultierenden Werte für die Spannungsanstiegsgeschwindigkeit  $du_{CE}/dt$  für verschiedene Referenzwerte  $u_{\text{ref},du/dt}$  aufgetragen, die sich mit und ohne  $du_{CE}/dt$ -Regelung beim Ausschalten des IGBTs Infineon FZ2400R17KF6CB2 einstellen. In den Unterabbildungen 5.18(a) bis 5.18(e) wird die Zwischenkreisspannung als Parameter variiert. Die Zusammenstellung aller resultierenden Werte kann zusätzlich Abbildung D.4 im Anhang entnommen werden. Die schwarzen Linien stellen jeweils das unregulierte  $du_{CE}/dt$  einer resistiven Steuerung mit einem Gatevorwiderstand von  $R_G = 0,5\ \Omega$  dar. Es zeigt eine große Abhängigkeit von der Zwischenkreisspannung. Bei  $U_{DC} = 900\text{ V}$  und  $U_{DC} = 1000\text{ V}$  konnten nicht alle Arbeitspunkte gemessen werden, da die Überspannung beim Abschalten die maximale Sperrfähigkeit des IGBT überschritten hätte. Als Grenzen für einen sicheren Betrieb im Labor wurde  $U_{CE} = 1600\text{ V}$  gewählt. Es zeigt sich, dass die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  konstant gehalten wird und dabei der Sollwert einstellbar ist. Mit größer werdenden Referenzwert nimmt jedoch auch die Spreizung der Istwerte der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit mit der Zwischenkreisspannung zu. Diese Spreizung liegt aber z.B. bei einem Referenzwert von  $U_{\text{ref},du/dt} = 7,9\text{ V}$  bei nur  $0,5\text{ kV}/\mu\text{s}$ , wohingegen beim unregulierten Fall das  $du_{CE}/dt$  um ca.  $2\text{ kV}/\mu\text{s}$  differiert.

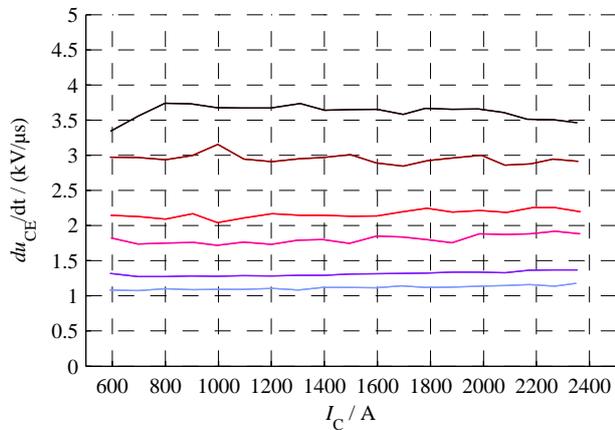
Die Reduzierung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  am IGBT beeinflusst die Schaltgeschwindigkeit des IGBTs und somit dessen Schaltverluste. Die Wirkung einer  $du_{CE}/dt$ -Regelung mit einem Referenzwert von  $U_{\text{ref},du/dt} = 6\text{ V}$  (rote Verläufe in Abbildung 5.18), die das  $du_{CE}/dt$  auf ca.  $2,2\text{ kV}/\mu\text{s}$  einstellt, verglichen mit einer unregulierten Ansteuerung bei gleichem Gatevorwiderstand wird im Folgenden dargestellt.



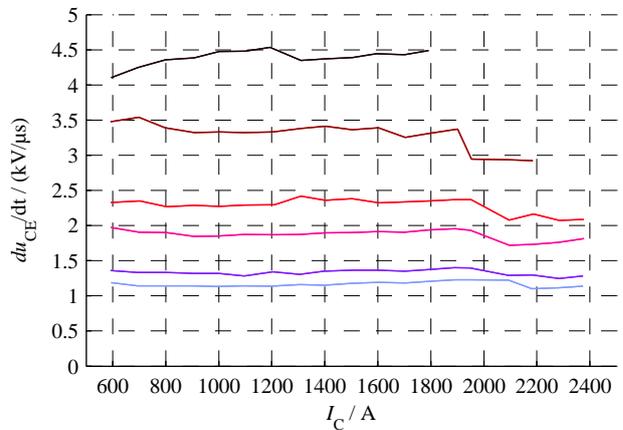
(a)  $U_{DC} = 600\text{ V}$



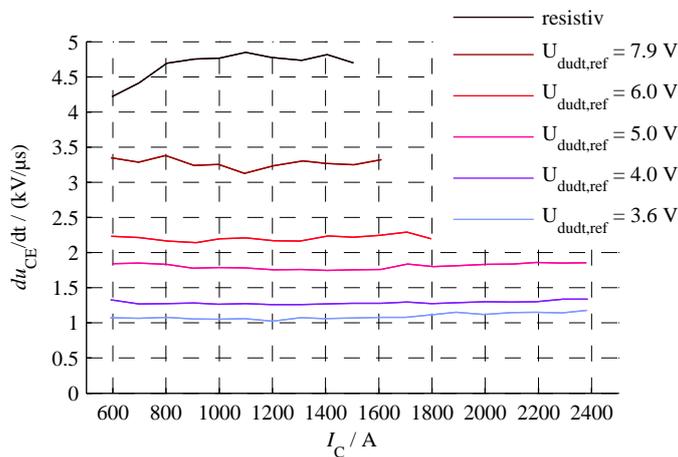
(b)  $U_{DC} = 700\text{ V}$



(c)  $U_{DC} = 800\text{ V}$



(d)  $U_{DC} = 900\text{ V}$



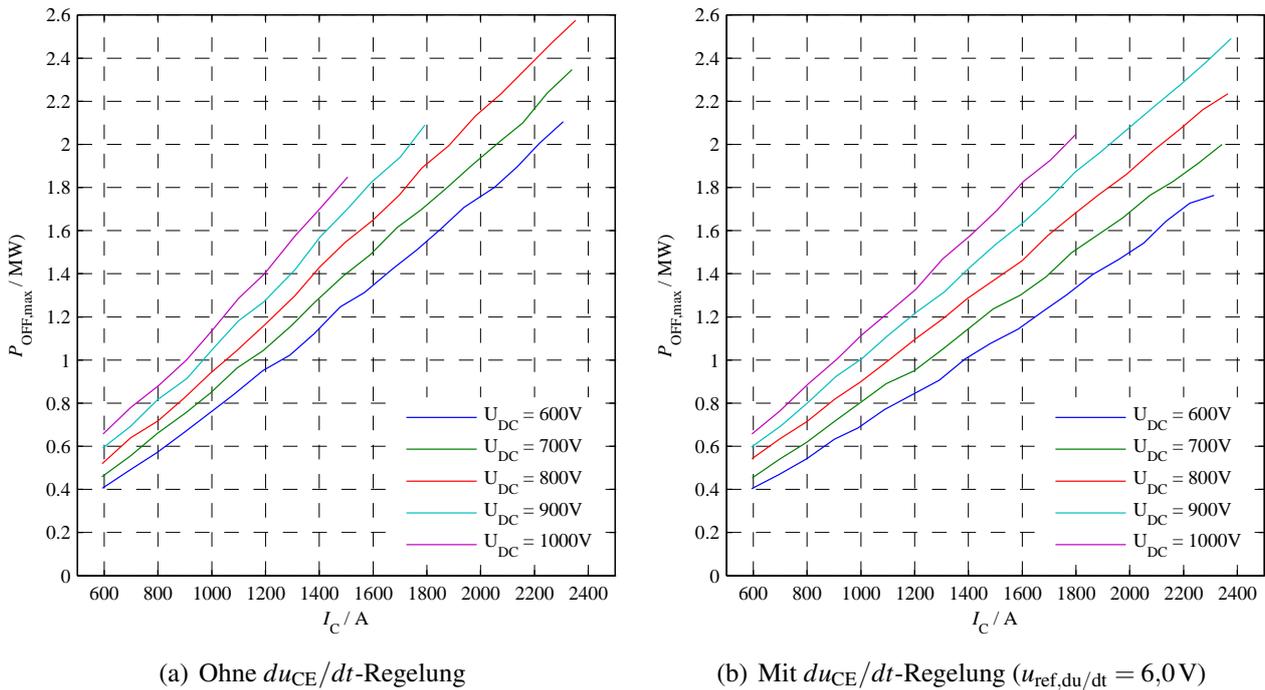
(e)  $U_{DC} = 1000\text{ V}$

**Abbildung 5.18:** Resultierende Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  aller Arbeitspunkte am IGBT *Infineon FZ2400R17KF6CB2* bei  $R_G = 0,5\ \Omega$ ,  $L_\sigma \approx 75\text{ nH}$  und  $\vartheta_j = 25^\circ\text{C}$

In Abbildung 5.19 werden die Werte für die maximale Ausschaltverlustleistung  $P_{\text{OFF,max}}$  über dem Schalterstrom  $I_C$  aufgetragen. Die maximale Ausschaltverlustleistung berechnet sich gemäß Gleichung (5.6).

$$P_{\text{OFF,max}} = \max(p_{\text{OFF}}(t)) = \max(i_C \cdot u_{\text{CE}}) \quad (5.6)$$

Im Arbeitspunkt  $(U_{\text{CE}}/I_C) = (800\text{V}/2400\text{A})$  zeigt sich beispielsweise, bedingt durch die aktive  $du_{\text{CE}}/dt$ -Regelung, eine Reduktion der maximalen Ausschaltverlustleistung um 20% im Vergleich zur resistiven Ansteuerung. Wie sich in Abbildung 5.16 erkennen lässt, wird durch die  $du_{\text{CE}}/dt$ -Regelung das Auftreten der Spannungsspitze der Kollektor-Emitter-Spannung verzögert und abgeflacht. Dies erklärt die Verminderung der maximalen Schaltverlustleistung.

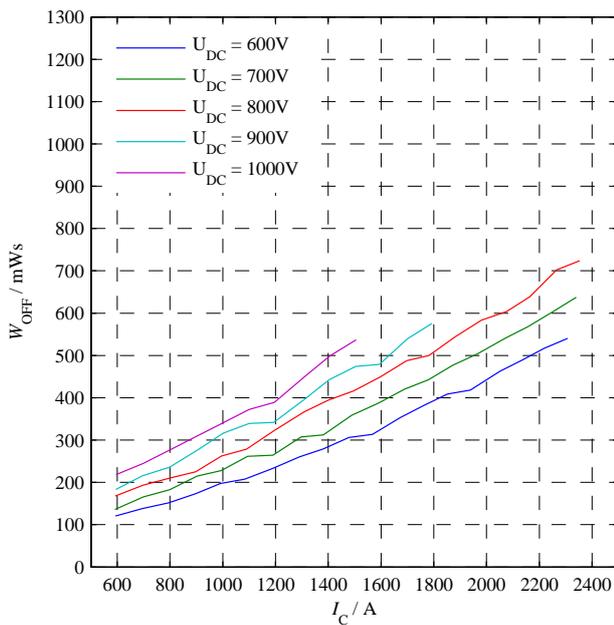
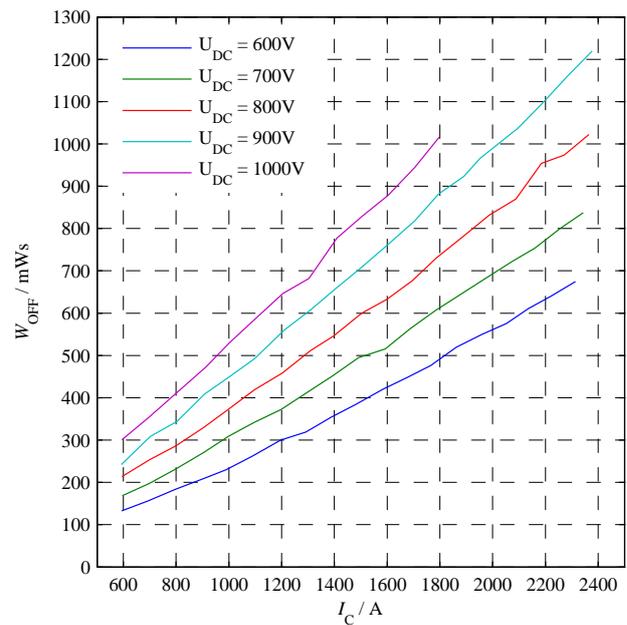


**Abbildung 5.19:** Maximale Ausschaltverlustleistung  $P_{\text{OFF,max}}$  des Infineon FZ2400R17KF6CB2 bei  $R_G = 0,5\Omega$  und verschiedenen Zwischenkreisspannungen  $U_{\text{DC}}$

Die Ausschaltverlustenergie  $W_{\text{OFF}}$ , die in Abbildung 5.20 über dem Schalterstrom  $I_C$  aufgetragen ist, wird allerdings größer durch den Einsatz der  $du_{\text{CE}}/dt$ -Regelung. Sie wird gemäß Gleichung (5.7) ermittelt:

$$W_{\text{OFF}} = \int_{t_1}^{t_2} p_{\text{OFF}}(t) dt. \quad (5.7)$$

So ergeben sich beispielsweise bei  $(U_{\text{CE}}/I_C) = (800\text{V}/2400\text{A})$  um ca. 40% vergrößerte Ausschaltverlustenergien bezogen auf die unregelte Ansteuerung.

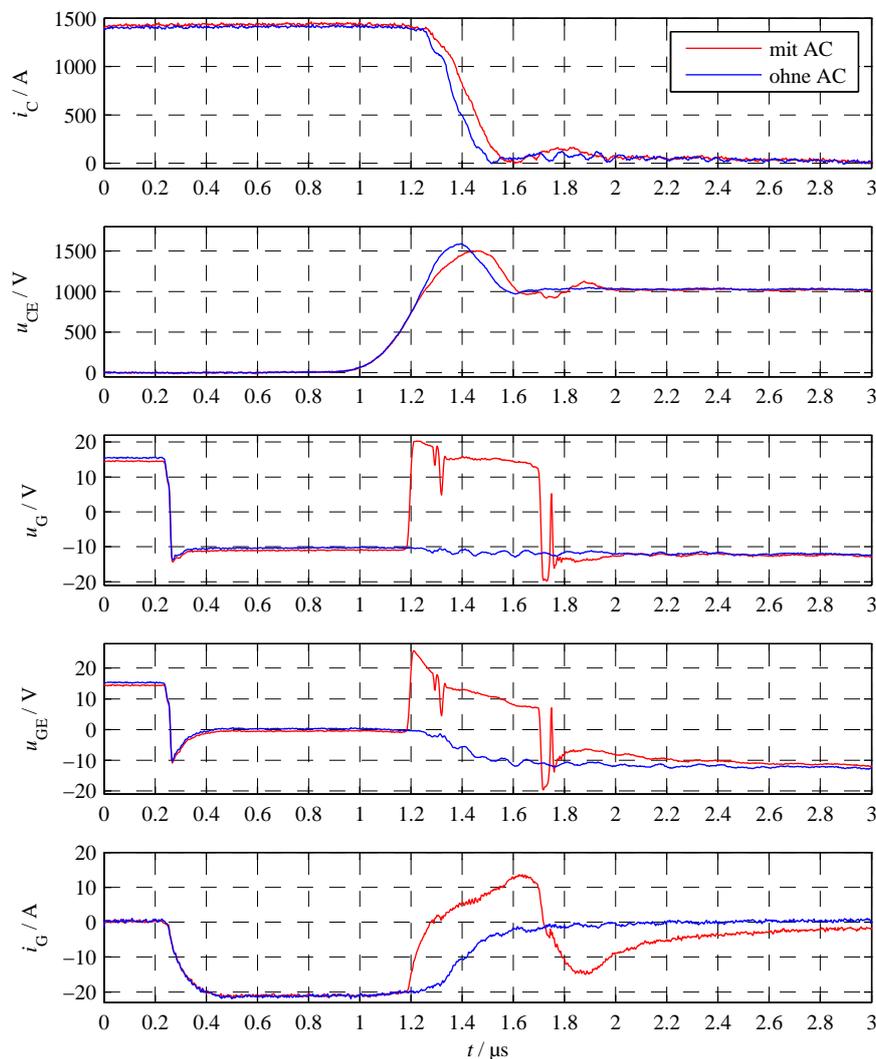
(a) Ohne  $du_{CE}/dt$ -Regelung(b) Mit  $du_{CE}/dt$ -Regelung ( $u_{ref,du/dt} = 6,0V$ )

**Abbildung 5.20:** Ausschaltverlustenergie  $W_{OFF}$  des *Infineon FZ2400R17KF6CB2* bei  $R_G = 0,5\Omega$  und verschiedenen Zwischenkreisspannungen  $U_{DC}$

Zusammenfassend kann festgestellt werden, dass die vorgestellte  $du_{CE}/dt$ -Regelung für IGBT-Module in der Lage ist, die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  zu regeln. Dadurch werden höhere Ausschaltverluste im IGBT erzeugt und der Stress für den IGBT wird vermindert. Die präsentierte  $du_{CE}/dt$ -Regelung stellt somit eine technische Möglichkeit dar, deren Anwendung und Attraktivität von dem Aufwand für EMV-Filter, du/dt-Filter bzw. der Alterung von Isolationsystemen abhängig ist.

### 5.3.3 Active Clamping

Das in Abschnitt 4.3 vorgestellte Konzept für eine aktive Überspannungsbegrenzung wurde gemäß Unterkapitel 5.2 aufgebaut. Die Funktion der entstandenen Baugruppe kann mit Hilfe von Abbildung 5.21 gut beschrieben werden. Hier wird der IGBT *Infineon FZ2400R17KF6CB2* bei  $(U_{CE}/I_C) = (1000\text{V}/1400\text{A})$  über einen Gatevorwiderstand von  $R_G = 0,5\ \Omega$  ausgeschaltet. Es kann für den Vergleich kein höherer Schalterstrom gezeigt werden, da durch die Überspannungsspitze im unbegrenzten Fall die maximale Blockierspannung überschritten würde. In Blau sind die Zeitverläufe der Ansteuerung ohne *Active Clamping* eingezeichnet, die den IGBT resistiv mit  $\pm 15\text{V}$  über den Gatevorwiderstand schaltet. Die rot dargestellten Verläufe zeigen den Schaltvorgang mit aktiver Überspannungsbegrenzung.



**Abbildung 5.21:** Vergleich der Zeitverläufe am *Infineon FZ2400R17KF6CB2* mit und ohne *Active Clamping* bei  $(U_{CE}/I_C) = (1000\text{V}/1400\text{A})$  und  $R_G = 0,5\ \Omega$

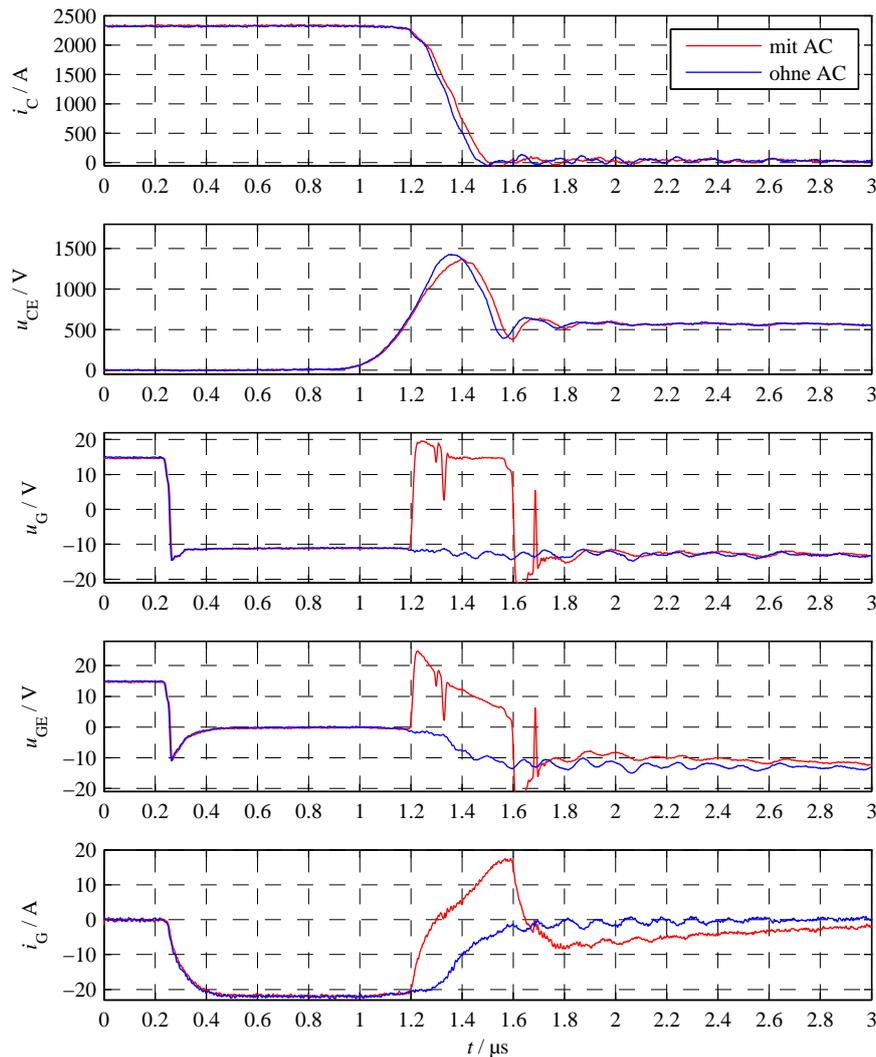
Das *Active Clamping* hat die Aufgabe, nur im Moment einer Überspannung aktiv zu werden und sonst den normalen Schaltvorgang nicht zu verändern. Dieses Verhalten lässt sich deutlich im Verlauf der Steuerspannung  $u_G$  erkennen, die bis  $t \approx 1,2 \mu\text{s}$  dem blau dargestellten Verlauf der resistiven Ansteuerung folgt, um dann sehr schnell auf die positive Versorgungsspannung  $U_{B+} = 15 \text{ V}$  zu springen. Die Ursache für die Überspannung der Steuerspannung, die fast den Wert  $20 \text{ V}$  erreicht, stellt die Induktivität der Gateleitung dar, die der hochdynamischen Gatestromänderung entgegenwirkt. Die Gatestromänderung ist notwendig, da der Prozess des Active Clamping erst beginnen kann, wenn der Gatestrom von seinem Ausgangswert von  $-20 \text{ A}$  den Wert  $0 \text{ A}$  erreicht hat. Durch die induktivitäts-behaftete Gateanbindung entsteht hier wiederum eine Verzögerung von ca.  $100 \text{ ns}$ , die durch ein frühzeitiges Aufsteuern mit einer hohen Schleifenverstärkung durch das *Active Clamping* ausgeglichen werden muss. Somit entspricht das Verhalten der Steuerspannung  $u_G$  fast dem eines Komparators. Durch das Aufsteuern des Gates wird während des Auftretens einer Überspannung der Gatestrom auf fast  $12 \text{ A}$  erhöht, um damit die Überspannung auf einen Wert kleiner  $1500 \text{ V}$  zu begrenzen.

Nach dem Abbau der Überspannung in der Kollektor-Emitter-Spannung bei  $t \approx 1,7 \mu\text{s}$  sinkt der Gatestrom wieder auf einen negativen Wert und der Ausschaltvorgang wird normal weitergeführt. Durch die bereits erwähnte hohe Schleifenverstärkung kommt es durch eine EMV-Störung nach dem eigentlichen Abschluss der Überspannungsbegrenzung zu einem zweiten Aufsteuerimpuls durch die Ansteuerung. Dieses nicht optimale Verhalten kann ebenfalls durch eine niederinduktive Verbindung zwischen IGBT-Gate und Ansteuerung sowie mit einer damit verbundenen Senkung der Schleifenverstärkung behoben werden. In dem rot dargestellten Verlauf des Kollektorstromes  $i_C$  lässt sich beobachten, dass das *Active Clamping* während des Auftretens einer Überspannung wie eine  $di_C/dt$ -Regelung die Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  reduziert und konstant hält.

Für einen Arbeitspunkt mit großer Schalterstromstärke und niedriger Zwischenkreisspannung, wie er in Abbildung 5.22 bei  $(U_{CE}/I_C) = (600 \text{ V}/2400 \text{ A})$  gezeigt wird, wirkt die aktive Überspannungsbegrenzung weniger stark als bei hohen Zwischenkreisspannungen. Durch die jedoch vorhandene hohe Schleifenverstärkung des Active-Clamping-Reglers steuert dieser die Gatespannung auf, obwohl die Kollektor-Emitter-Spannung die Auslöseschwelle von  $U_{CE} = 1500 \text{ V}$  noch nicht erreicht hat. Die Auswirkung des Reglereingriffs auf die Kollektorstromänderungsgeschwindigkeit und somit die Überspannung bleibt jedoch gering.

Das Verhalten der aktiven Überspannungsbegrenzung im Arbeitspunkt  $(U_{CE}/I_C) = (1000 \text{ V}/2400 \text{ A})$ , der ohne *Active Clamping* nicht geschaltet werden kann, ist in Abbildung 5.23 dargestellt. Hier wird deutlich, dass die Überspannungsspitze beim Abschalten des IGBTs abgeflacht wird. Der Maximalwert der Kollektor-Emitter-Spannung wird auf ca.  $U_{CE} = 1500 \text{ V}$  begrenzt. Da die Spannungszeitfläche der Überspannung gleich bleibt, verbreitert sich die Überspannungsspitze zu einem Plateau.

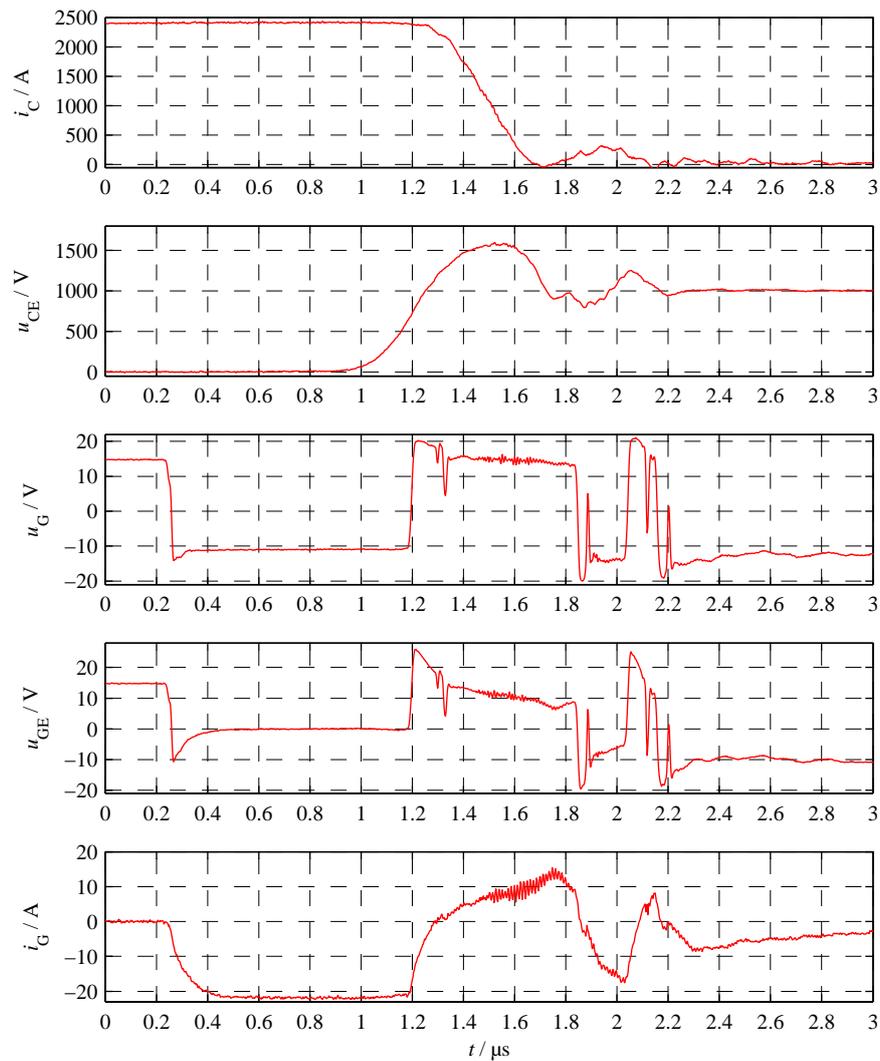
Durch das verwendete *Active Clamping* war es möglich, bei gegebener Konfiguration mit einer Kommutierungsstreuinduktivität von  $L_\sigma \approx 75 \text{ nH}$  ( $C_{DC} = 4,8 \text{ mF}$ ) den Arbeitsbereich des IGBT beim Ausschalten auszuweiten. Dies dokumentiert die Abbildung 5.24, die in Grün den gemessenen Arbeitsbereich mit *Active Clamping* und in Grau den Bereich ohne *Active Clamping* anzeigt. Als Spannungsschwelle für die maximale Kollektor-Emitter-Spannung wurde dabei ein Wert von  $u_{CE} \leq 1600 \text{ V}$  festgelegt. Dies begründet auch die Motivation für den Einsatz einer aktiven Überspannungsbegrenzung, da durch sie weder der Arbeitsbereich des IGBTs, also der maximal abschaltbare Strom, noch der Gatewiderstand angepasst werden muss. Im grauen Bereich, wo das *Active Clamping* nur am Rand aktiv ist, kann so ein möglichst kleiner Gatevorwiderstand verwendet werden, um die Schaltverluste klein zu halten. Der grüne Bereich, der nur mit *Active Clamping* möglich ist, lässt sich nach oben bis zum Überlastfall und sogar bis zum Kurzschlussstrom ausweiten. Dies konnte jedoch am gegebenen



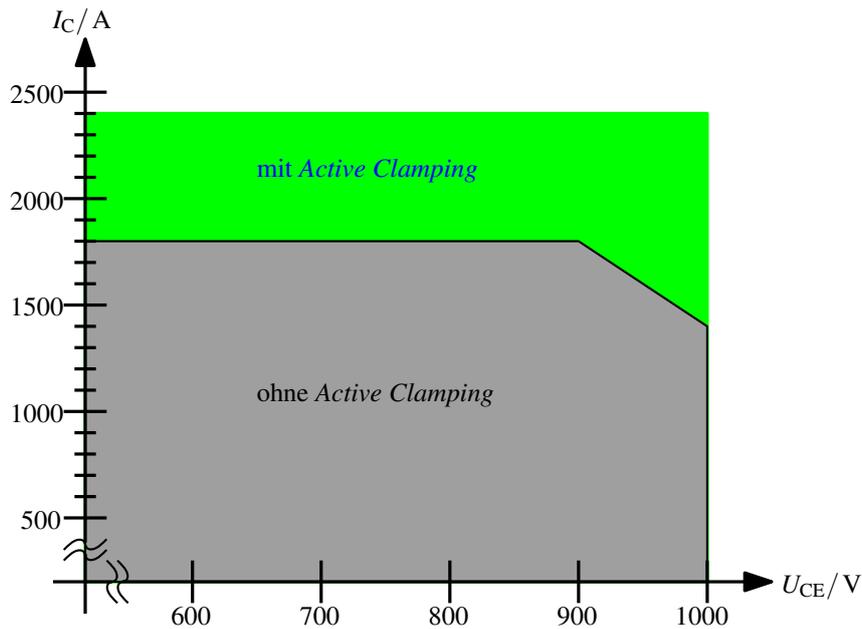
**Abbildung 5.22:** Vergleich der Zeitverläufe am Infineon FZ2400R17KF6CB2 mit und ohne Active Clamping bei  $(U_{CE}/I_C) = (600\text{ V}/2400\text{ A})$  und  $R_G = 0,5\ \Omega$

Teststand aufgrund der verwendeten Zwischenkreiskondensatoren nicht getestet werden. Bei einem Kurzschluss ersetzt somit das Active Clamping ganz automatisch das so genannte *Soft Turn-Off*, dass den Kurzschlussstrom *weicher*, also mit einem niedrigen  $di_C/dt$  abschalten soll.

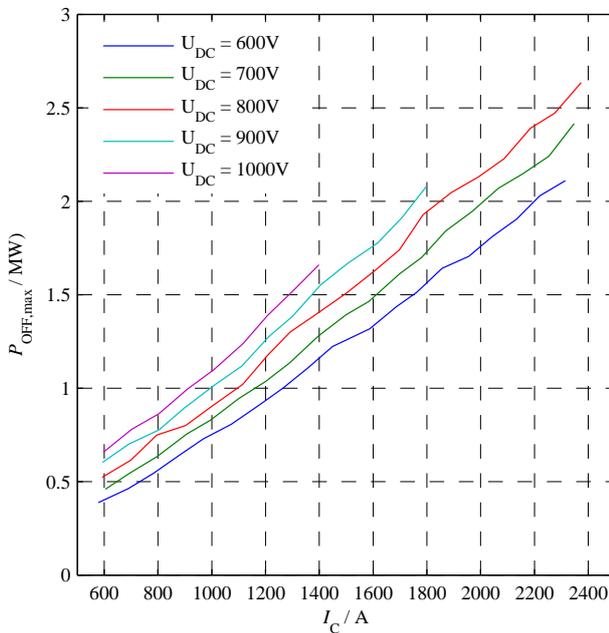
Die Begrenzung der Überspannung, bei der zwar die Spannungszeitfläche der Überspannung gleich bleibt (siehe dazu Abbildung 5.21), jedoch das Maximum reduziert wird, verkleinert das Maximum der Ausschaltverlustleistung. Dies lässt sich ähnlich wie bei der  $du_{CE}/dt$ -Regelung am Diagramm  $P_{OFF,max} = f(I_C)$  in Abbildung 5.25 für  $U_{DC} \geq 800\text{ V}$  und  $I_C \geq 1800\text{ A}$  ablesen. Die maximale Ausschaltverlustleistung wird gemäß Gleichung (5.6) berechnet. Bei den Ergebnissen ohne Active Clamping in Abbildung 5.25(a) fehlen bei  $U_{DC} = 900\text{ V}$  die Schalterströme  $I_C > 1800\text{ A}$  sowie bei  $U_{DC} = 1000\text{ V}$  die Schalterströme  $I_C > 1400\text{ A}$ , da diese die Blockierfähigkeit des IGBTs überschritten hätten. Somit kann für diesen Arbeitspunkt kein Referenzwert angegeben werden.



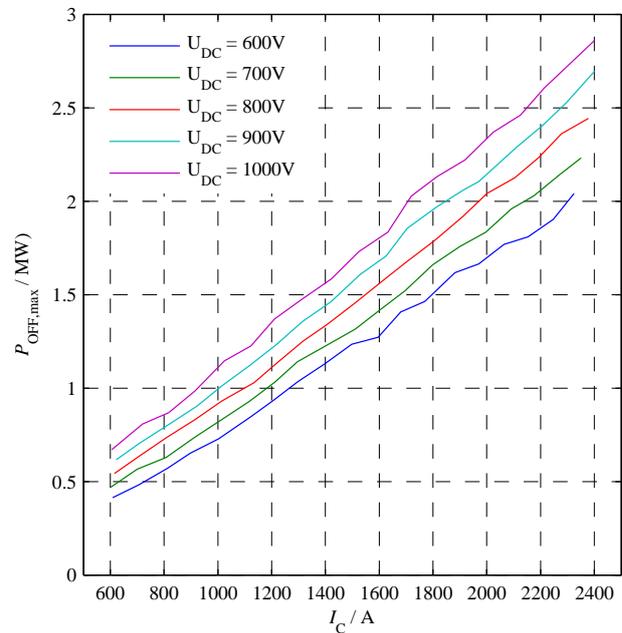
**Abbildung 5.23:** Zeitverläufe am *Infineon FZ2400R17KF6CB2* mit *Active Clamping* bei  $(U_{CE}/I_C) = (1000\text{ V}/2400\text{ A})$  und  $R_G = 0,5\Omega$



**Abbildung 5.24:** Gemessener Arbeitsbereich des Infineon FZ2400R17KF6CB2 mit  $R_G = 0,5 \Omega$ , mit und ohne Active Clamping



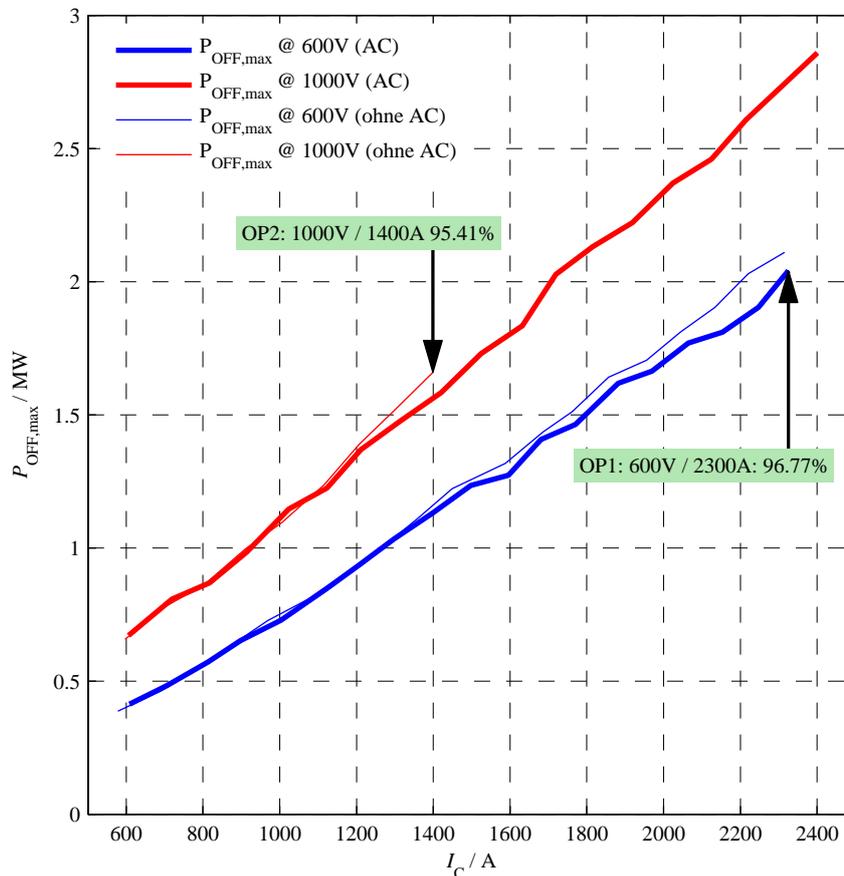
(a) Ohne Active Clamping



(b) Mit Active Clamping

**Abbildung 5.25:** Maximale Ausschaltverlustleistung  $P_{\text{OFF,max}}$  des Infineon FZ2400R17KF6CB2 bei  $R_G = 0,5 \Omega$  und verschiedenen Zwischenkreisspannungen  $U_{\text{DC}}$

Für die minimale Zwischenkreisspannung von  $U_{DC} = 600\text{ V}$  und die maximale Zwischenkreisspannung von  $U_{DC} = 1000\text{ V}$  wird in Abbildung 5.26 ein direkter Vergleich der Kennlinien der maximalen Ausschaltverlustleistung  $P_{OFF,max}$  für die Ansteuerung mit und ohne *Active Clamping* mit einem Gatevorwiderstand von  $R_G = 0,5\ \Omega$  gegeben. Dabei ist erkennbar, dass die Überspannungsbegrenzung die

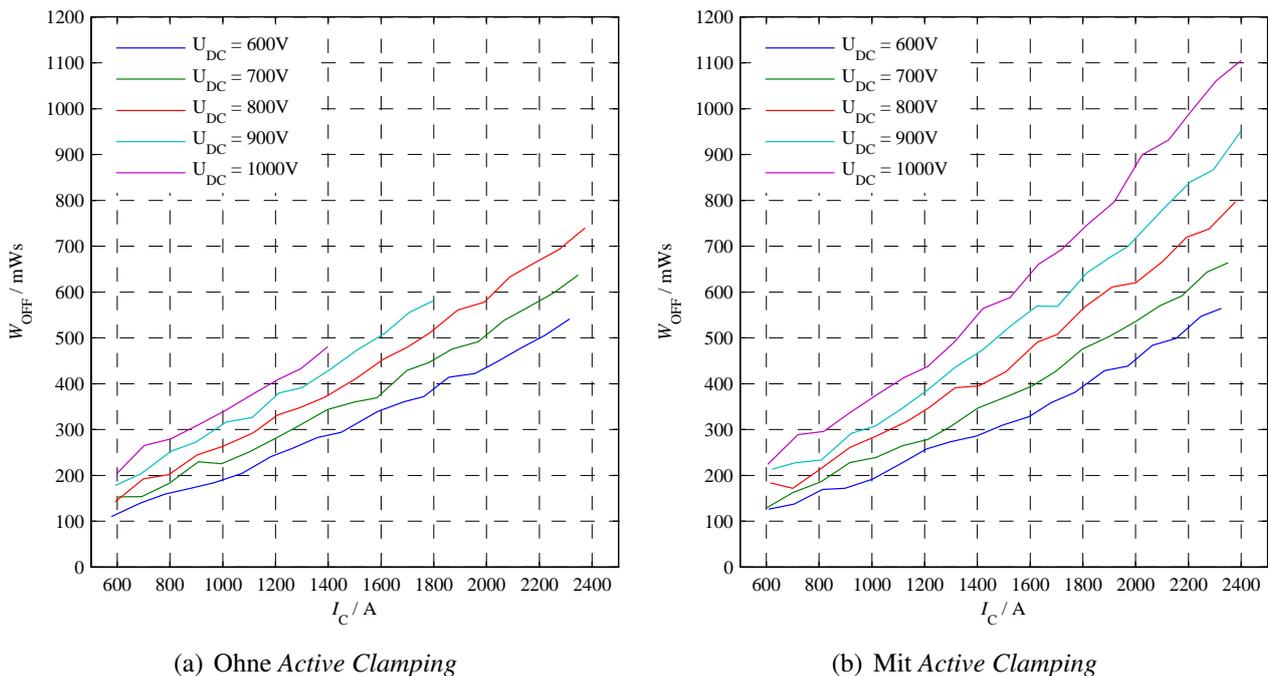


**Abbildung 5.26:** Vergleich der maximalen Ausschaltverlustleistung  $P_{OFF,max}$  des Infineon FZ2400R17KF6CB2 bei  $U_{DC} = 600\text{ V}$  und  $U_{DC} = 1000\text{ V}$  mit und ohne *Active Clamping* ( $R_G = 0,5\ \Omega$ )

maximale Ausschaltverlustleistung bei  $U_{DC} = 600\text{ V}$  und dem Schalterstrom  $I_C = 2300\text{ A}$  um lediglich ca. 3% verringert. Bei der maximalen Zwischenkreisspannung  $U_{DC} = 1000\text{ V}$  erhält man bereits bei  $I_C = 1400\text{ A}$  eine Reduzierung der maximalen Ausschaltverlustleistung um ca. 5%.

Obwohl die maximale Ausschaltverlustleistung durch das *Active Clamping* reduziert wird, steigt die Ausschaltverlustenergie  $W_{OFF}$ , berechnet nach Gleichung (5.7), an. Dies lässt sich vor allem bei Schalterströmen  $I_C > 1700\text{ A}$ , bei denen das *Active Clamping* aktiv wird, erkennen und kann in Abbildung 5.27 abgelesen werden.

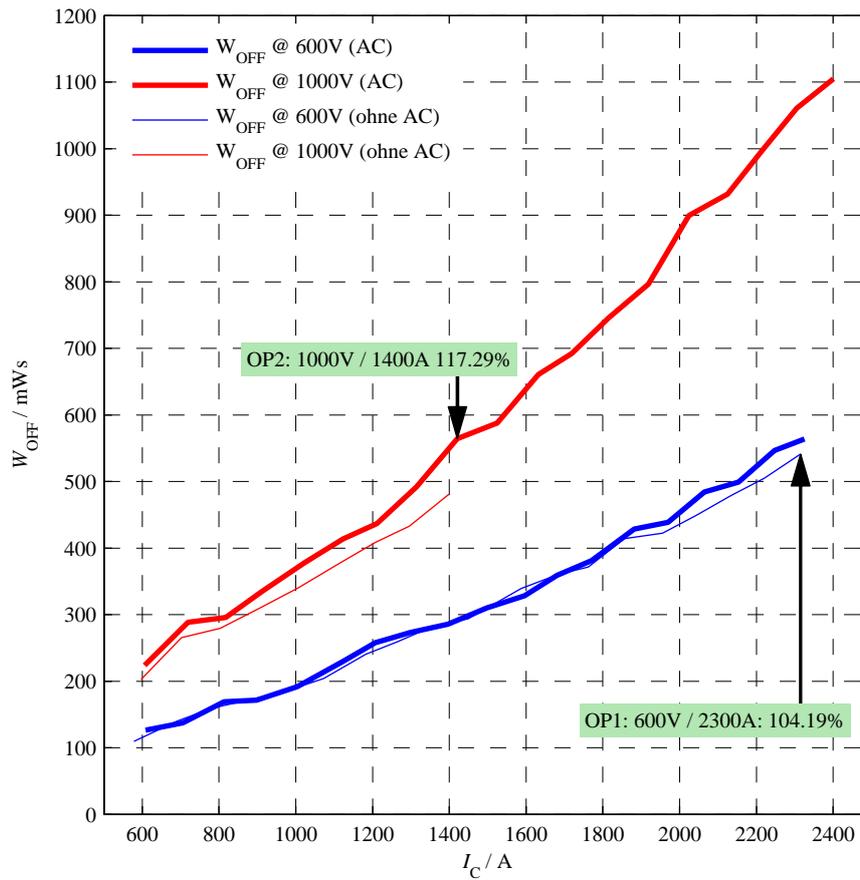
Für die minimale Zwischenkreisspannung von  $U_{DC} = 600\text{ V}$  und die maximale Zwischenkreisspannung von  $U_{DC} = 1000\text{ V}$  wird in Abbildung 5.28 ein direkter Vergleich der Kennlinien der Ausschaltverlustenergie  $W_{OFF}$  für die Ansteuerung mit und ohne *Active Clamping* mit einem Gatevorwiderstand von  $R_G = 0,5\ \Omega$  gegeben.



**Abbildung 5.27:** Ausschaltverlustenergie  $W_{\text{OFF}}$  des Infineon FZ2400R17KF6CB2 bei  $R_G = 0,5\Omega$  und verschiedenen Zwischenkreisspannungen  $U_{\text{DC}}$

Hier ist zu sehen, in welchem Umfang mit zusätzlichen Verlusten zu rechnen ist, wenn *Active Clamping* eingesetzt wird. Da das *Active Clamping* verstärkt bei hohen Zwischenkreisspannungen aktiv ist, fallen dort die zusätzlich durch das *Active Clamping* erzeugten Verluste größer aus. Beim Arbeitspunkt  $(U_{\text{CE}}/I_{\text{C}}) = (1000\text{V}/1400\text{A})$  werden durch das *Active Clamping* 17% höhere Schaltverluste generiert. Bei niedriger Zwischenkreisspannung, z.B.  $(U_{\text{CE}}/I_{\text{C}}) = (600\text{V}/2400\text{A})$ , wird lediglich 4% zusätzliche Ausschaltverlustenergie durch das *Active Clamping* erzeugt.

Daraus ergibt sich auch hier wieder die Notwendigkeit, je nach Anwendung zu entscheiden, ob und inwieweit die Anwendung von *Active Clamping* sinnvoll ist. Einerseits erweitert sich gemäß Abbildung 5.24 der Arbeitsbereich des IGBTs, ohne dass der Gatevorwiderstand bei einer resistiven Ansteuerung angepasst werden muss, andererseits entstehen dadurch höhere Schaltverlustenergien bei den Arbeitspunkten hoher Leistung. Die bereits erwähnte Eigenschaft eines automatischen Soft Turn-Offs bei der Abschaltung von Kurzschlussströmen, die das *Active Clamping* aufweist, ist jedoch ein wesentlicher Vorteil, der vor allem bei Umrichtern höherer Leistung, deren Kommutierungsinduktivitäten konstruktiv bedingt größer sind, sehr attraktiv ist.



**Abbildung 5.28:** Vergleich der Ausschaltverlustenergie  $W_{\text{OFF}}$  des *Infineon FZ2400R17KF6CB2* bei  $U_{\text{DC}} = 600\text{V}$  und  $U_{\text{DC}} = 1000\text{V}$  mit und ohne *Active Clamping* ( $R_G = 0,5\Omega$ )

### 5.3.4 Kombination von $du_{CE}/dt$ -Regelung und *Active Clamping*

Wie in Abschnitt 4.4 bereits erwähnt, ist es möglich, die vorgestellten Ansteuerkonzepte miteinander zu kombinieren. So kann für den Einschaltvorgang eine  $di_C/dt$ -Regelung und für den Ausschaltvorgang eine Kombination der  $du_{CE}/dt$ -Regelung mit einer aktiven Überspannungsbegrenzung verwendet werden.

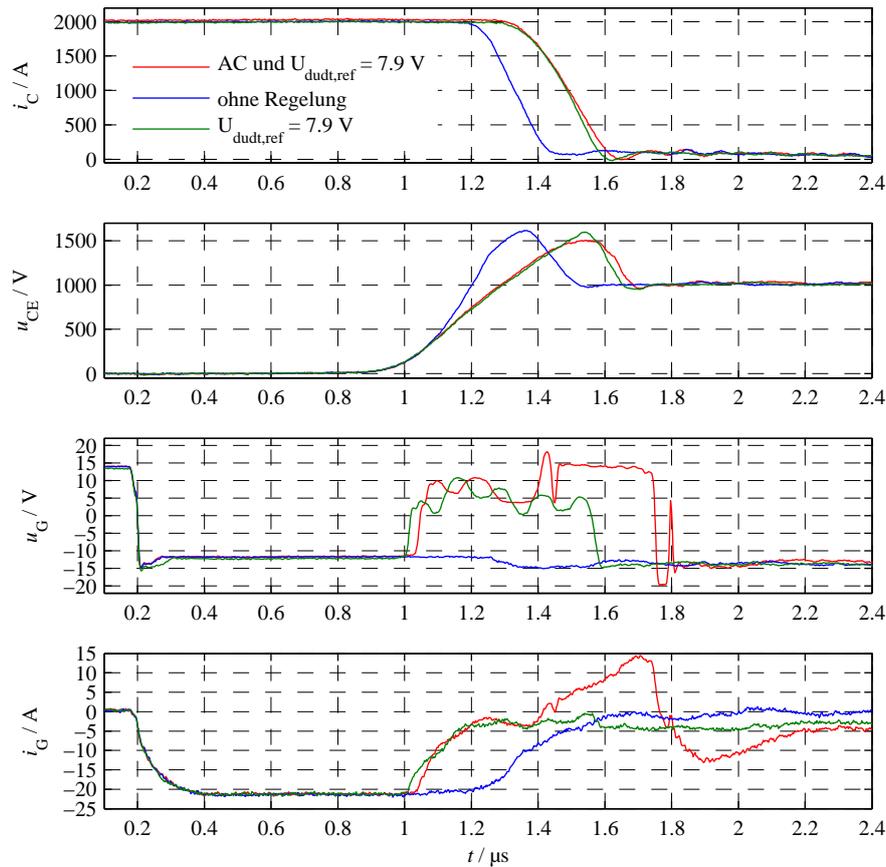
Eine Kombination von Ansteuerverfahren, die jeweils nur beim Ein- bzw. Ausschaltvorgang aktiv sind, ist dabei ohne das Einfügen von zusätzlichen Umschaltzeitpunkten möglich. Bei einer Kombination der  $di_C/dt$ -Regelung für den Einschaltvorgang und der  $du_{CE}/dt$ -Regelung für den Ausschaltvorgang kann die Rechteckspannung für die Referenzwertbildung (siehe u.a. Abbildung 4.5) so angepasst werden, dass z.B. der positive Wert für das Einschalten mit  $di_C/dt$ -Regelung und der negative Wert für das Ausschalten mit  $du_{CE}/dt$ -Regelung verwendet wird.

Problematisch ist daher nur der Fall, wenn zwei Regler gleichzeitig den Knotenpunkt vor der Endstufe der Ansteuerung speisen. Dort könnte es möglich sein, dass beide Regler gegenläufig arbeiten und der eine eine Störgröße für den anderen darstellt. Die in Abbildung 4.15 dargestellte Struktur des  $du_{CE}/dt$ -Reglers mit *Active Clamping* für den Ausschaltvorgang stellt einen solchen Fall dar.

Um diesen zu untersuchen, wurden in Schaltversuchen mit dem *Demonstrator 2* (realisiert gemäß Unterkapitel 5.2) die  $du_{CE}/dt$ -Regelung mit dem *Active Clamping* gemeinsam betrieben. In Abbildung 5.29 werden die Schaltverläufe eines Ausschaltvorganges bei  $(U_{CE}/I_C) = (1000\text{ V}/2000\text{ A})$ ,  $L_\sigma \approx 60\text{ nH}$  ( $C_{DC} = 9,6\text{ mF}$ ) und  $R_G = 0,5\ \Omega$  gezeigt. Dabei sind in Blau die Größen einer völlig unregelmäßigen resistiven Ansteuerung, in Grün die Größen der  $du_{CE}/dt$ -geregelter Ansteuerung ( $U_{\text{ref},du/dt} = 7,9\text{ V}$ ) und in Rot die Zeitverläufe einer Ansteuerung mit  $du_{CE}/dt$ -Regelung und *Active Clamping* gezeigt.

Aus den rot dargestellten Zeitverläufen ist zu entnehmen, dass die Kombination aus  $du_{CE}/dt$ -Regler und *Active Clamping* analog zu der bereits beschriebenen Funktion des  $du_{CE}/dt$ -Reglers in Unterkapitel 5.3.2 arbeitet, bis die Kollektor-Emitter-Spannung  $u_{CE}$  die Ansprechschwelle des *Active Clamping*  $U_{CE} = 1500\text{ V}$  erreicht. Ab  $t \approx 1,4\ \mu\text{s}$  wird das *Active Clamping* zusätzlich zum  $du_{CE}/dt$ -Regler aktiviert und begrenzt die Überspannung auf  $U_{CE} \approx 1500\text{ V}$ . Bei diesem Versuch stellt sich heraus, dass die  $du_{CE}/dt$ -Regelung eine sehr gute Ergänzung zum *Active Clamping* darstellt, da beide Regler zum einen die gleiche Wirkrichtung haben und zum anderen sich die Zeitabschnitte ihrer Aktivität nur kurz überlappen. Besonders deutlich ist dies in den Zeitverläufen der Steuerspannung  $u_G$  zu sehen, die für die Kombination von  $du_{CE}/dt$ -Regler und *Active Clamping* ab  $t \approx 1\ \mu\text{s}$  erst dem Verlauf der  $du_{CE}/dt$ -Regelung folgt und dann ab  $t \approx 1,4\ \mu\text{s}$  das *Active Clamping* durchführt.

Der große Vorteil dieser Kombination besteht darin, dass durch die  $du_{CE}/dt$ -Regelung der Gatestrom bereits auf einen Wert nahe null gebracht wurde, so dass die Endstufe beim Einsetzen des *Active Clamping* sofort mit der Überspannungsbegrenzung beginnen kann und nicht erst den Gatestrom mit einer Verzögerung von ca.  $160\text{ ns}$  (siehe auch Abbildung 5.21) auf  $0\text{ A}$  bringen muss. Dies wirkt sich darauf aus, dass die Schleifenverstärkung des *Active-Clamping*-Reglers bei Betrieb mit dem  $du_{CE}/dt$ -Reglers gesenkt und dessen Schwingungsneigung somit reduziert werden kann.



**Abbildung 5.29:** Vergleich der Zeitverläufe am *Infineon FZ2400R17KF6CB2* mit  $du_{CE}/dt$ -Regelung und *Active Clamping*, ohne Regelung und nur mit  $du_{CE}/dt$ -Regelung bei  $(U_{CE}/I_C) = (1000\text{ V}/2000\text{ A})$ ,  $L_\sigma \approx 60\text{ nH}$  ( $C_{DC} = 9,6\text{ mF}$ ) und  $R_G = 0,5\ \Omega$

Die Kombination der  $du_{CE}/dt$ -Regelung mit einer *Active-Clamping*-Funktion erweist sich somit als ein attraktives Ansteuerungskonzept für den Ausschaltvorgang von IGBTs, mit dem die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit geregelt und ein Maximalwert der Kollektor-Emitter-Spannung eingestellt werden kann. Wie bereits zuvor erwähnt, entstehen durch dieses Ansteuerkonzept unter Umständen zusätzliche Schaltverlustenergien im Vergleich zu einer resistiven Ansteuerung.



# Kapitel 6

## Zusammenfassung

Im Rahmen dieser Arbeit wurden drei neuartige Verfahren zur geregelten Ansteuerung von IGBTs vorgestellt, untersucht, aufgebaut und erprobt. Dabei wurden eine Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$ , der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  und eine Methode zur Überspannungsbegrenzung, das so genannten *Active Clamping*, behandelt. Das *Active Clamping* begrenzt die durch Streuinduktivitäten im Kommutierungskreis entstehende Überspannung beim Ausschaltvorgang. Die Regelung der Kollektorstromänderungsgeschwindigkeit sorgt für ein definiertes  $di_C/dt$ , welches zum sicheren Betrieb von HV-Freilaufdioden notwendig ist. Eine  $du_{CE}/dt$ -Regelung, die die Kollektor-Emitter-Spannungsänderungsgeschwindigkeit einstellt, vermindert Alterungserscheinungen an den am Umrichter angeschlossenen Isolationssystemen sowie elektromagnetische Störungen für die Umgebung. Einleitend wird dazu in Kapitel 2 der Aufbau und die Funktionsweise des IGBTs erläutert. Dabei werden die verschiedenen aktuellen Bauformen von IGBT-Chips vorgestellt. Nach einer Marktübersicht der kommerziell erwerbbaaren HV-IGBT-Module wird deren Anwendung in Mittelspannungsumrichtern (2L-VSC, 3L-NPC und FLC, 4L-FLC und 9L-SCHC) gezeigt. Anschließend werden die für die Ansteuerung eines IGBTs notwendigen Zusammenhänge bei statischem und dynamischem Verhalten analysiert. Es zeigt sich dabei, dass der Verlauf des Gatestromes  $i_G$  zu unterschiedlichen Zeitabschnitten der Schalttransiente verantwortlich für das resultierende  $di_C/dt$  und  $du_{CE}/dt$  ist. Eine kurze Erläuterung des Verhaltens des IGBTs während eines Kurzschlusses rundet diesen Abschnitt ab. Hierbei werden der Kurzschluss Typ I und Typ II vorgestellt.

Da bei einem leistungselektronischen System bestehend aus IGBT-Modul und Ansteuerung die Verwendung eines Simulationswerkzeuges zur Untersuchung von Ansteuerprinzipien vorteilhaft ist, wird im Abschnitt 2.4 nach einer Vorstellung der bekannten Simulationsmodelle für IGBTs das in den nachfolgenden Untersuchungen verwendete Simulationsmodell vorgestellt. Dieses besteht aus einer Kombination von PSpice<sup>®</sup>-Modellen für die Ansteuerelektronik und die IGBT-Chips sowie einer in *FastHenry* erzeugten RLC-Matrix zur Modellierung des modulinternen Aufbaus.

Kapitel 3 stellt in einer ausführlichen Literaturübersicht den aktuellen Stand der Technik zum Thema Ansteuerungen für IGBTs dar. Nach den einfachen Grundschaltungen wird auf die möglichen Verbesserungsmaßnahmen für die Schalteigenschaften eingegangen. Dabei zeigt sich, dass in der aktuellen Literatur die Ansteuerverfahren für Hochleistungs-IGBT-Module nur marginal untersucht werden. Für die hier vorliegenden hohen  $di_C/dt$ - und  $du_{CE}/dt$ -Werte benötigen diese Ansteuerungen eine hochdynamische Endstufe, die in der Lage ist, hohe Gateströme (z.B.  $i_G = \pm 20$  A) liefern zu können. Dies ist bei den in der Literatur vorgestellten Verfahren häufig nicht der Fall.

In Kapitel 4 werden vier neue Verfahren vorgestellt, die in der Lage sind, das Schaltverhalten von Multichip-IGBTs zu verbessern. Zwei Verfahren zur Beeinflussung und Regelung der Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  werden vorgestellt. Das erste Verfahren stellt mit den Messgrößen der Gate-Emitter-Spannung und der Kollektor-Emitter-Spannung auf Basis der Transfercharakteristik des IGBTs das  $di_C/dt$ . Dies setzt eine Erkennung des Zustands innerhalb einer Schalttransiente und die Kenntnis der dynamischen Transferkennlinie des IGBTs voraus. Das zweite Verfahren verwendet als Eingangsgröße nur den Spannungsabfall über der Bonddrahtinduktivität und generiert einen Sollwert aus dem Schaltsignal. Die Regelung erfolgt unabhängig von einer Schaltzustandserkennung mit einer sehr einfachen Struktur, die direkt mit Hilfe von Operationsverstärkerschaltungen realisiert werden kann. Diese Schaltungsstruktur wird ebenfalls für die Entwicklung der Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  (in Abschnitt 4.2) sowie einer aktiven Überspannungsbegrenzung (in Abschnitt 4.3) genutzt, wobei auf eine Kombinierbarkeit der Verfahren Wert gelegt wird. Dieses Kapitel weist außerdem die Funktionsweise aller Verfahren mit Hilfe von Simulationen nach.

Drei der vorgestellten Verfahren sind in Kapitel 5 als Baugruppe realisiert und untersucht worden. Hierfür wird der Teststand, der Schaltmessungen in einer Tiefsetzsteller-Schaltung für Zwischenkreisspannungen bis  $U_{DC} \leq 3000\text{ V}$  und Schalterströme bis  $I_C \leq 7000\text{ A}$  bei einer maximalen Zwischenkreiskapazität von  $C_{DC} = 9,6\text{ mF}$  ( $L_\sigma \approx 60\text{ nH}$ ) bei  $\vartheta_{\text{amb}} = 25^\circ\text{C}$  ermöglicht, vorgestellt. Die Dimensionierungskriterien und die Auslegung für die Umsetzung der relevanten Schaltungsteile, wie Endstufe, Spannungsteiler und der jeweilige Regler, werden anschließend erläutert.

In ausgiebigen Untersuchungen zum Schaltverhalten wird das 1700 V/2400 A-IGBT-Modul *Infineon FZ2400R17KF6CB2* in einem Arbeitsbereich von  $(U_{CE}/I_C) = (600 \dots 1000\text{ V}/600 \dots 2400\text{ A})$  geschaltet und daraufhin die transienten Vorgänge erklärt sowie bezüglich der entstehenden Schaltverluste analysiert. Im Rahmen der experimentellen Verifikation wird die Funktion der  $di_C/dt$ -Regelung, die den Spannungsabfall über der Bonddrahtinduktivität als Istwert verwendet, während des Einschaltvorganges für Kollektorstromänderungsgeschwindigkeiten von  $2\text{ kA}/\mu\text{s} \geq di_C/dt \geq 7\text{ kA}/\mu\text{s}$  nachgewiesen. Für die vorgeschlagene  $du_{CE}/dt$ -Regelung kann das Wirkprinzip in einem Bereich der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit von  $1\text{ kV}/\mu\text{s} \geq du_{CE}/dt \geq 3,5\text{ kV}/\mu\text{s}$  dargestellt werden. Die Funktion der aktiven Überspannungsbegrenzung (*Active Clamping*) kann ebenfalls erfolgreich nachgewiesen werden. Die vorgestellten Verfahren (*Active Clamping* sowie  $di_C/dt$ - und  $du_{CE}/dt$ -Regelung) sind für den Betrieb an einem Multichip-IGBT-Modul geeignet. Durch eine nicht optimale Anbindung des IGBT-Gateanschlusses an die Ansteuerung entsteht aufgrund der Induktivität der Gateanschlussleitung eine Verzögerungszeit der Regelung von ca. 160 ns. Die Schaltverlustenergien steigen beim Einsatz der Verfahren, die im Allgemeinen die Schaltgeschwindigkeit senken, erwartungsgemäß an.

Die vorgestellte Architektur aller Regler verarbeitet als gemeinsames Merkmal die zugeführten Signale auf Basis von Spannungssignalen auf Basis von schnellen Operationsverstärkern. Dies ermöglicht zum einen eine gute Kombinierbarkeit der Reglerausgänge der  $di_C/dt$ - und der  $du_{CE}/dt$ -Regelung sowie der aktiven Überspannungsbegrenzung mittels einfacher Addierer-Schaltungen. Zum anderen ist die Parametrierung der Schaltung, die sich auf die Einstellung von Sollwerten, Verstärkungsfaktoren und (nur beim  $du_{CE}/dt$ -Regler) einer Zeitkonstante beschränkt, somit nachvollziehbar.

Damit ist auch eine zukünftige Nutzung der Architektur in einer gemischten digital-analogen Ansteuerung möglich, in der die Sollwerte, Verstärkungsfaktoren und Zeitkonstanten digital gespeichert werden und mittels programmierbarer Widerstände oder auch Potentiometer mit digitaler Schnittstelle (z.B. I<sup>2</sup>C) an die analogen Verstärkerschaltungen weitergegeben werden.

# Anhang A

## Herstellung eines (PT-)IGBT-Chips

Die im Folgenden geschilderte Herstellung eines IGBT-Chips [Khanna 2003] beginnt kollektorseitig mit dem Substrat gemäß Abbildung 2.1(a). Die einzelnen Prozessschritte werden dabei durchnummeriert. Die angegebenen Werte für Schichtdicken und Konzentrationen dienen nur der Veranschaulichung und differieren selbstverständlich je nach IGBT-Hersteller und -Typ. Die Beschreibung bezieht sich auf eine Zelle, von denen ca.  $10^5$  gleichzeitig auf einem Wafer hergestellt werden.

1. Als  $p^+$ -Substrat für den IGBT wird eine Schicht von  $300\ \mu\text{m}$  hochdotiertem ( $N_A = 1 \cdot 10^{19}\ \text{cm}^{-3}$ ) Siliziums verwendet, das anschließend gereinigt und poliert wird<sup>1</sup>.
2. Der  $n^+$ -Buffer-Layer wird per Epitaxie mit einer Schichtdicke von  $10\ \mu\text{m}$  und einer Dotierung von  $N_D = 1 \cdot 10^{16}\ \text{cm}^{-3}$  aufgebracht. Dabei lässt man bei  $1150 \dots 1300\ ^\circ\text{C}$  das gasförmige Siliziumtetrachlorid ( $\text{SiCl}_4$ ) mit Wasserstoffgas ( $\text{H}_2$ ) reagieren, so dass sich festes Silizium abscheidet. Die entstehende gasförmige Salzsäure ( $\text{HCl}$ ) wird abgeleitet. Soll der aufwachsende Siliziumkristall dotiert werden, so wird dem  $\text{SiCl}_4$ -Gas noch Anteile von gasförmigen Hydriden – z.B. Diboran ( $\text{B}_2\text{H}_6$ ) für einen p-dotierten Halbleiter oder Monophosphan ( $\text{PH}_3$ ) für einen n-dotierten Halbleiter – zugefügt.
3. Ebenfalls per Epitaxie wird die große  $n^-$ -Basis mit einer Schichtdicke von  $100\ \mu\text{m}$  und mit einer Dotierung von  $N_D = 1 \cdot 10^{14}\ \text{cm}^{-3}$  hergestellt, die durch ihre Schichtdicke und Leitfähigkeit die mögliche Sperrspannung des IGBT maßgeblich bestimmt.
4. Das so genannte *Feldoxid* mit einer Dicke von ca.  $1\ \mu\text{m}$  wird thermisch<sup>2</sup>, trocken und nass hergestellt. Es dient zum einen als Strukturschicht für die folgende Fotolithografie der  $p^+$ -Wannen am Emitter und zum anderen wird daraus der so genannte Feldring für den Hochspannungsabschluss des Chiprandes gebildet.
5. Für die emitterseitigen  $p^+$ -Wannen wird erstmals die Fotolithografie (Maske I) mit anschließendem Ätzen der  $\text{SiO}_2$ -Flächen angewendet. Als Ätzmittel wird meist Fluorwasserstoffsäure (HF-Säure) oder Kaliumhydroxid (KOH) verwendet. Hierbei werden von oben gesehen die Flächen, die in den nächsten Prozessschritten dotiert werden sollen, vom Siliziumdioxid befreit. Weiterhin wird der schon erwähnte Feldring stehen gelassen.

---

<sup>1</sup> Zum Vergleich: Die Eigenleitungsdichte  $n_i$  von Silizium bei Zimmertemperatur beträgt ca.  $10^{10}\ \text{cm}^{-3}$ . Wohingegen ein Metall  $10^{22}\ \text{cm}^{-3}$  aufweisen kann.

<sup>2</sup> Die thermische Oxidation der obersten Silizium-Schicht erfolgt bei einer Temperatur von  $900 \dots 1200\ ^\circ\text{C}$ . Für die *trockene* Oxidation wird dabei Sauerstoff und für die *nasse* Wasserdampf verwendet. In beiden Fällen bildet sich  $\text{SiO}_2$ .

6. Um den Ionenstrahl im nächsten Implantationsschritt gleichmäßiger zu verteilen, also zu streuen, wird ein so genanntes *Streuoxid* mit einer Schichtdicke von nur 300 Å aufgebracht<sup>3</sup>. Da das Maximum der Störstellenkonzentration sich immer ein paar hundert Å unter der Oberfläche befindet, verschiebt man außerdem durch das Entfernen des Oxids nach dem Bestrahlen das Maximum wieder direkt an die Oberfläche.
7. Die freien Stellen, die nicht vom SiO<sub>2</sub> bedeckt sind, werden nun mit einem Bor-Ionenstrahl bestrahlt und erzeugen die p<sup>+</sup>-dotierten Bereiche. Dabei bestimmt die Dosis, d.h. die Anzahl der Ionen pro Fläche in cm<sup>-2</sup>, die spätere Dotierungsdichte und die Beschleunigungsenergie des Ionenstrahls (in keV) die Tiefe des Dotierungsbereiches.
8. Das *Streuoxid* wird nun wieder weggeätzt. Anschließend wird in einem Schritt der Halbleiter getempert und die Oberfläche 0,7 µm dick oxidiert. Das Tempern sorgt für eine Vergleichmäßigung der Verteilung der Dotierungsatome sowie für eine Ausweitung des dotierten Bereiches. Letztendlich entsteht dabei eine p<sup>+</sup>-Wanne mit einer Tiefe von ca. 6 µm.
9. Über der p<sup>+</sup>-Schicht wird jetzt per Fotolithografie (Maske II) der so genannte *Aktive Bereich*, d.h. der Bereich, in dem sich die Gatemimik befindet, definiert. Anschließendes Ätzen entfernt das SiO<sub>2</sub> von diesem Bereich.
10. Das Gateoxid wird mit einer Schichtdicke von ca. 100 nm durch eine Oxidation des Siliziums erzeugt. Daraufhin wird per Dampfabscheidung n<sup>+</sup>-Polysilizium für das Gate mit einer sehr hohen Dotierungsdichte von  $N_D = 1 \cdot 10^{20} \text{ cm}^{-3}$  mit einer Dicke von 500 nm aufgebracht.
11. Eine erneute Fotolithografie (Maske III) mit anschließendem Ätzvorgang definiert die p<sup>-</sup>-Region.
12. Erneut wird ein Streuoxid für die folgenden Borimplantation erzeugt.
13. Die p<sup>-</sup>-Region wird mittels Borimplantation durch Ionenbestrahlung dotiert.
14. Das Streuoxid wird durch Ätzung entfernt.
15. Tempern bei gleichzeitiger Oxidation schafft eine 4 µm tiefe p<sup>-</sup>-Wanne sowie eine 0,5 µm dicke Oxidschicht auf der Oberfläche.
16. Die anschließende Fotolithografie (Maske IV) mit dem dazugehörigen Ätzvorgang definiert die Fläche der n<sup>+</sup>-Wanne des Emitters.
17. Oxidieren erzeugt ein Streuoxid für den nachfolgenden Phosphor-Ionenstrahl.
18. Die n<sup>+</sup>-Region wird mittels Phosphorimplantation durch Ionenbestrahlung dotiert.
19. Das Streuoxid wird durch Ätzung entfernt.
20. Tempern bei gleichzeitiger Oxidation schafft eine 1 µm tiefe n<sup>+</sup>-Wanne sowie eine 0,9 µm dicke Oxidschicht auf der Oberfläche. Diese stellt die elektrische Isolierung zwischen dem Gate aus Polysilizium und der folgenden Metallisierung an der Chipoberfläche dar.
21. Eine erneute Fotolithografie (Maske V) mit dem dazugehörigen Ätzvorgang definiert die Anschlusskontakte von Emitter und Gate.
22. Die Emitter- und Gatekontakte werden mittels Aluminium-Dampfabscheidung hergestellt. Eine anschließende Fotolithografie inklusive Ätzvorgang sorgt für eine klarere Abgrenzung der Al-Strukturen.
23. Als letzter Schritt wird die Rückseite, also der Kollektor metallisiert. Dabei wird eine Kombination von Metallen, z.B. Titan-Nickel-Gold (Ti-Ni-Au), in mehreren Schichten (*Multi-Layer*) aufgebracht. Das Titan verhindert das Diffundieren von Metall in das Silizium und beseitigt überschüssiges Siliziumdioxid an der Unterseite. Das Nickel erzeugt eine lötbare Oberfläche und das Gold versiegelt schließlich die Metallisierung gegenüber Umwelteinflüssen.

<sup>3</sup> Å = 1 · 10<sup>-1</sup> nm = 0,1 nm

# Anhang B

## Quellcode

Im Folgenden wird der Quellcode der notwendigen Modelle für die Simulation der Ansteuerprinzipien in PSpice®/SIMetrix® aufgelistet. Abschnitt B.1 beinhaltet Modelle des IGBT-Moduls *Infineon FZ2400R17KF6CB2* sowie der Ansteuerungen, die die vorgestellten Ansteuerkonzepte nachbilden. Abschnitt B.2 enthält beispielhaft die Modellierung einer Anschlusslasche aus dem internen Aufbau eines IGBTs in FastHenry. In Abschnitt B.3 ist beispielhaft eine Simulationsschaltung für SIMetrix® zu finden.

### B.1 PSpice®-Modelle

#### B.1.1 IGBT-Modul *Infineon FZ2400R17KF6CB2*

Der hier gelistete Quellcode ermöglicht die Modellierung des IGBT-Moduls für 1700 V/2400 A *Infineon FZ2400R17KF6CB2* in PSpice®. Für eine kürzere Simulationsdauer sind hier nur Systemen bestückt, an die IGBT-Chips angeschlossen werden. Für Systeme mit Diodenchips ist dies analog möglich.

```
1 .subckt FZ2400R17KF2_igbt kollektor gate emitter hilfskollektor hilfsemmitter
2 * Spice-Modell des IGBT-Moduls Infineon FZ2400R17KF2
3 * letzte Aenderung: 22.01.2008, fi
4 Xsystem1 k1 g1 e1 hk1 he1 system_fz2400r17_igbt
5 Xsystem2 k2 g2 e2 hk2 he2 system_fz2400r17_igbt
6 Xsystem3 k3 g3 e3 hk3 he3 system_fz2400r17_igbt
7 Xsystem4 k4 g4 e4 hk4 he4 system_fz2400r17_igbt
8 Xsystem5 k5 g5 e5 hk5 he5 system_fz2400r17_igbt
9 Xsystem6 k6 g6 e6 hk6 he6 system_fz2400r17_igbt
10
11 Xlasche1 main1 sys11 sys12 lasche
12 Xlasche2 main2 sys21 sys22 lasche
13 Xlasche3 main3 sys31 sys32 lasche
14 Xlasche4 main4 sys41 sys42 lasche
15 Xlasche5 main5 sys51 sys52 lasche
16 Xlasche6 main6 sys61 sys62 lasche
17
18 * Aeussere Kollektoranschluesse:
```

```
19 RCaux1 kollektor main1 0
20 RCaux2 kollektor main3 0
21 RCaus3 kollektor main5 0
22
23 * Aeussere Emitteranschluesse:
24 REaux1 emitter main2 0
25 REaux2 emitter main4 0
26 REaux3 emitter main6 0
27
28 * Kollektoren von System 1 und 2 an Lasche 1:
29 Rc1 k1 sys11 0
30 Rc2 k2 sys12 0
31 * Kollektoren von System 3 und 4 an Lasche 3:
32 Rc3 k3 sys31 0
33 Rc4 k4 sys32 0
34 * Kollektoren von System 5 und 6 an Lasche 5:
35 Rc5 k5 sys51 0
36 Rc6 k6 sys52 0
37
38 * Emitter von System 1 und 2 an Lasche 2:
39 Re1 e1 sys21 0
40 Re2 e2 sys22 0
41 * Emitter von System 3 und 4 an Lasche 4:
42 Re3 e3 sys41 0
43 Re4 e4 sys42 0
44 * Emitter von System 5 und 6 an Lasche 6:
45 Re5 e5 sys61 0
46 Re6 e6 sys62 0
47
48 * Gate-Anschluesse:
49 Rg1 g1 gate 0
50 Rg2 g2 gate 0
51 Rg3 g3 gate 0
52 Rg4 g4 gate 0
53 Rg5 g5 gate 0
54 Rg6 g6 gate 0
55
56 * Hilfsemmitter-Anschluesse:
57 Rhe1 he1 hilfsemmitter 0
58 Rhe2 he2 hilfsemmitter 0
59 Rhe3 he3 hilfsemmitter 0
60 Rhe4 he4 hilfsemmitter 0
61 Rhe5 he5 hilfsemmitter 0
62 Rhe6 he6 hilfsemmitter 0
63
64 * Hilfsemmitter-Anschluesse:
65 Rhc1 hk1 hilfskollektor 0
66 Rhc2 hk2 hilfskollektor 0
67 Rhc3 hk3 hilfskollektor 0
68 Rhc4 hk4 hilfskollektor 0
69 Rhc5 hk5 hilfskollektor 0
70 Rhc6 hk6 hilfskollektor 0
71
72 .ends FZ2400R17KF2_igbt
```

### B.1.2 Subsystem in einem IGBT-Modul *Infineon FZ2400R17KF6CB2*

Der hier gelistete Quellcode ermöglicht die Modellierung eines der sechs Systeme im IGBT-Modul *Infineon FZ2400R17KF6CB2*. Für eine kürzere Simulationsdauer sind hier nur die IGBT-Chips `igbt_1700V_100A` bestückt. Für Diodenchips ist dies analog möglich.

```

1 .subckt system_fz2400r17_igbt s_koll s_gate s_emi hilf_k hilf_e
2
3 Xintern koll emi gate g1 g2 g3 g4 e1 e2 e3 e4 k1 k2 k3 k4 ano1 ano2 ano3 ano4
4     ano5 ano6 kat1 kat2 kat3 kat4 kat5 kat6 h_koll h_emi baseplate
5
6 Xigbt1  koll1 gate1 emi1 igbt_1700V_100A
7 Xigbt2  koll2 gate2 emi2 igbt_1700V_100A
8 Xigbt3  koll3 gate3 emi3 igbt_1700V_100A
9 Xigbt4  koll4 gate4 emi4 igbt_1700V_100A
10
11 * Verbindungen IGBT-Chips:
12 Rg1 g1 gate1 0
13 Rg2 g2 gate2 0
14 Rg3 g3 gate3 0
15 Rg4 g4 gate4 0
16 Re1 e1 emi1 0
17 Re2 e2 emi2 0
18 Re3 e3 emi3 0
19 Re4 e4 emi4 0
20 Rc1 k1 koll1 0
21 Rc2 k2 koll2 0
22 Rc3 k3 koll3 0
23 Rc4 k4 koll4 0
24
25 * Aussenverbindungen:
26 Rc5 koll  s_koll 0
27 Rc6 h_koll hilf_k 0
28 Rg5 gate  s_gate 0
29 Re5 emi  s_emi 0
30 Re6 h_emi hilf_e 0
31
32 .ends system_fz2400r17_igbt

```

### B.1.3 IGBT-Chip für 1700 V/100 A

Der hier gelistete Quellcode ermöglicht die Modellierung eines IGBT-Chips für 1700 V/100 A.

```

1 .SUBCKT igbt_1700V_100A ano gate kat PARAMS: TJ = 27
2 XIGBT ano gate kat chip1700V100A PARAMS: TJ={TJ}
3     Atotal={Atotal_fink*(1.858/1.858)} A={A_fink*(1.497/1.497)} Rg={5*5/5}
4 .ENDS igbt_1700V_100A
5
6 *****
7 .SUBCKT chip1700V100A ano gate kat PARAMS: TJ=27 Atotal=1.5 A=1.2
8 .PARAM

```

```

9 +q      = 1.6E-19
10 +eps0   = 8.85E-14
11 +epsi   = 11.8
12 +eox    = 2.8
13 +t0     = 273
14 +k      = 1.381e-23
15 +un     = {3400 * 1350/1350}
16 +up     = {450 * 450/450}
17 +u_surf = {600 * 600/600}
18 +ni0    = 1.45e10
19 +vlimit = 70e6
20 +pi     = 3.1416
21 *****
22 .PARAM tox      = {100e-7 * 100e-7/100e-7}
23 *****
24 .PARAM lchann3 = {2.5e-6 * 2.5e-6/2.5e-6}
25 *****
26 .PARAM
27 +Nak      = 1.7e17
28 +Nbuf     = 1e15
29 +Nb       = 2.9E13
30 +taub     = .6u
31 +ETAUB   = 2.5
32 +EMU     = -2
33 +BV_FW   = {2400*1800/1800}
34 +BV_RW   = 28
35 *****
36 .PARAM nzell = {A*2.0661e5}
37 .PARAM Ads  = {nzell*532.9n}
38 *****
39 .PARAM wb0 = wb0_fink
40 .PARAM wb  = wb_fink
41 *****
42 .PARAM CgdMOS = {1p * 1p/1p}
43 *****
44 .PARAM Cox_d = {nzell*cox_d_fink}
45 *****
46 .PARAM Lspec = {91.359u * 91.359u/91.359u}
47 *****
48 .PARAM vsw = -.5
49 *****
50 .PARAM Rs = 0.896m
51 *****
52 .PARAM wchann = {nzell*29.2u}
53 *****
54 .PARAM Cox1  = {nzell*7.7363e-14}
55 *-----
56 .PARAM Cox2  = {nzell*7.4960e-15}
57 .PARAM Cox_g = {(Atotal - A)*(coxg_fink * (24.78n/24.78n))}
58 .PARAM Cox_fp = {(Cox1 + Cox2 + Cox_g)}
59 *-----
60 .PARAM Cgs   = {nzell*1.921e-14*(1.921e-14/1.921e-14)}
61 *****
62 .PARAM Agd_d = {Cox_d*4.0355e7}
63 *****

```

```

64 .PARAM Agd_fp = {Atotal - Ads + nzell*1.872u}
65 .PARAM A_j    = {nzell*1.21u}
66 .PARAM D      = 17.55
67 .PARAM L      = 3.245m
68 *****
69 .PARAM Ise0   = {A*27.65p}
70 .PARAM Isbs2  = {A*7.8339p}
71 .PARAM Isbs2_g = {A*5e-15}
72 .PARAM Isbs1  = {A*16.751u}
73 .PARAM Isbs1_g = {A*2.136e-19}
74 .PARAM Q0     = {A*75.727n}
75 *****
76 MFET dx g s s MOS W={wchann},L={lchann3},IC=0
77 GMFET_T dn kat VALUE={LIMIT(I(VIMOS)*((TJ+t0)/300)**EMU,-1e6,1e6)}
78 GDE1 ano e1 VALUE =
79 + {LIMIT(TANH(1e3*I(VDE1))*((Isx1(TJ,V(xj1,0))**((t0 + TJ)/(t0 + 27)))
80 + /Isx1(27,V(xj1,0))**((t0 + 27)/(t0 + TJ))
81 + * ABS(I(VDE1))**((t0 + 27)/(t0 + TJ)) - ABS(I(VDE1))),-1e6,1e6)}
82 GDE2 ano e1 VALUE =
83 + {LIMIT(TANH(1e3*I(VDE2))*((Isx2(TJ)**((t0 + TJ)/(t0 + 27)))/Isx2(27))
84 + **((t0 + 27)/(t0 + TJ)) * ABS(I(VDE2))**((t0 + 27)/(t0 + TJ))
85 + - ABS(I(VDE2))),-1e6,1e6)}
86 GJCAP d kat VALUE = {1e6*I(VIJCT)}
87 VDE1 ano anx1 0
88 VDE2 ano anx2 0
89 DE1 anx1 e1 D11
90 DE2 anx2 e1 D12
91 DS kat d D2
92 *****
93 .MODEL MOS NMOS (LEVEL=3,nsb={Nak},tox={tox/100},vmax={vlimit},
94 uo={u_surf},cgso={1p*(1p/1p)},cgdo={CgdMOS},
95 theta = 0.06)
96 *****
97 .MODEL D11 D (IS = {Isbs1}, N = 2)
98 .MODEL D12 D (IS = {Isbs2}, N = 1.2)
99 .MODEL D2 D (IS={ISE0},BV={BV_FW})
100 RG1 g_t g {(Rg + .25)/((TJ + t0)/300)**EMU}
101 RS s kat {Rs/A}
102 ETHERM gate g_t VALUE = {DVt(TJ)}
103 EVGCOX vgcox 0 VALUE { V(ox_d,kat)-{vsw} }
104 *****
105 GICOX_fp g ox_fp VALUE = {LIMIT(((Cox_fp)/100 + 99*Cox_fp*(1+
106 + tanh(100*V(vgcox)))/200)* 1e9*I(VDUGD_fp),-100,100)}
107 GICOX_d g ox_d VALUE = {LIMIT(((Cox_d)/100 + 99*Cox_d*(1+
108 + tanh(100*V(vgcox,0)))/200)* 1e9*I(VDUGD_d),-100,100)}
109 GICGS g s VALUE = {LIMIT((Cgs + 99*(Cox_fp + Cox_d))*(1+
110 + tanh(-100*V(vgcox)))/200)* 1e9*I(VDUGS),-100,100)}
111 *****
112 ECOX_fp cox_fp 0 VALUE = {(Cox_fp)/100 + 99*Cox_fp*(1+
113 + tanh(100*V(vgcox,0)))/200}
114 ECOX_d cox_d 0 VALUE = {(Cox_d)/100 + 99*Cox_d*(1+
115 + tanh(100*V(vgcox,0)))/200}
116 ECGS cgs 0 VALUE = {Cgs + 99*(Cox_fp+Cox_d)*(1 +
117 + tanh(-100*V(vgcox,0)))/200}
118 *****

```

```

119 VIA      e1      e      0
120 *****
121 EDEP_fp d      ox_fp  VALUE = {MAX(Vdep_fp(V(d,g),V(xj1,0)),0)}
122 EDEP_d  d      ox_d   VALUE = {MAX(Vdep_d(V(d,g),V(xj1,0)),0)}
123 EGIA    e      d      VALUE = {I(VIA)*Rb(V(b,0),TJ,V(xj1,0))}
124 *****
125 VINC    d      dn     0
126 *****
127 EAUX1   dxv     kat    VALUE = {V(d,s)}
128 *****
129 VIMOS   dxv     dx     0
130 *****
131 GIC     ds      s      VALUE = {LIMIT(IPC(I(VINC),V(b,0),V(xj1,0),
132                I(VDXJ),TJ),-1e6,1e6)}
133 *****
134 VIPC    d      ds     0
135 *****
136 CQB     b      0      1u
137 *****
138 RHELP   b 0     1meg
139 GRQB    b 0     VALUE  {LIMIT(1u*V(b,0)*(1/(TAU_X(TJ,V(xj1,0))),-1e6,1e6)}
140 GINC    0 b     VALUE  {LIMIT(I(VINC),-1e6,1e6)}
141 GINE    b 0     VALUE  {LIMIT(INE(I(VINC),V(b,0),V(xj1,0),I(VDXJ),TJ),-1e6,1e6)}
142 EXJ     xj1 0   VALUE  {LIMIT(xj(V(d,kat),I(VIPC),MAX(V(xj1,0),.1e-4)),
143                1e-4,wb-1e-4)}
144 *****
145 CXJ     xj     0      1n
146 *****
147 VDXJ    xj1 xj  0
148 *****
149 EDUGS   du1    0      VALUE {V(g,s)}
150 *****
151 VDUGS   du1    du1c   0
152 *****
153 CDUGS   du1c   0      1n
154 *****
155 EDUGD_d du2    0      VALUE {V(g,ox_d)}
156 *****
157 VDUGD_d du2    du2c   0
158 *****
159 CDUGD_d du2c   0      1n
160 *****
161 EDUGD_fp du3    0      VALUE {V(g,ox_fp)}
162 VDUGD_fp du3    du3c   0
163 CDUGD_fp du3c   0      1n
164 EJUNCT  jct 0   VALUE = {MAX(QTOT(V(xj1,0)),0)}
165 *****
166 VIJCT   jct cp  0
167 *****
168 CJCT    0     cp  {1u*(1u/1u)}
169 *****
170 *****
171 .FUNC   N1(X)   {(2*Nb + Nbuf)*pi*X}
172 .FUNC   N2(X)   {Nbuf*Lspec*log(1+((X-wb0)/Lspec)**2)}
173 *****

```

```

174 .FUNC N3(X) {2*Nbuf*atan((-X+wb0)/Lspec)*(wb0-X)}
175 .FUNC QTOT(X) {q*A_j/2/pi*(N1(X)-N2(X)+N3(X)+Nbuf*(Lspec*log((Lspec**2+wb0**2)
176 + /Lspec**2)-2*wb0*atan(wb0/Lspec))}
177 .FUNC QCOX(X) {q/2/pi*(N1(X)-N2(X)+N3(X)+Nbuf*(Lspec*log((Lspec**2+wb0**2)
178 + /Lspec**2)-2*wb0*atan(wb0/Lspec))}
179 .FUNC TAU_X(T,V) {(Taub*((T+t0)/300)**{ETAUB})/(1+1*Nbuf/Nb*(0.5+1/pi
180 + *atan((V-wb0)/Lspec))}
181 .FUNC TAU_X(T,V) {(Taub*((T+t0)/300)**{ETAUB})/(1+1*Nbuf/Nb*(0.5+1/pi
182 + *atan((V-wb0)/Lspec))}
183 *****
184 .FUNC VXX(T) {psi2(T) + tox*sqrt(2*eps0*epsi*q*Nak*psi2(T))/eps0/eox}
185 .FUNC EG(T) {1.16 - 7.02e-4*(T+t0)**2/(T+t0 + 1108)}
186 .FUNC ni(T) {ni0*((T+t0)/300)**1.5*exp(1/(2*8.61e-5)*(-300*EG(T)+(t0+T)
187 + *EG(300)))/(T+t0)/300)}
188 .FUNC psi2(T) {2*k/q*(T + t0)*log(Nak/ni(T))}
189 .FUNC DVt(T) {psi2(T) - psi2(27) + tox*(sqrt(2*eps0*epsi*q*Nak*psi2(T)
190 + - sqrt(2*eps0*epsi*q*Nak*psi2(27)))/eps0/eox}
191 .FUNC VTX(T) {psi2(T) + tox*sqrt(2*eps0*epsi*q*Nak*psi2(T))/eps0/eox}
192 .FUNC DA(T) {2*k*un*up/q/(un + up)*(T + t0)*((T + t0)/300)**EMU}
193 .FUNC LA(T,V) {sqrt(DA(T) * TAU_X(T,V))}
194 .FUNC Isx2(T) {LIMIT(Isbs2_g*k*(t0+T)*(up + un)*((T + t0)/300)**EMU
195 + *ni(T)*ni(T),-1e6,1e6)}
196 .FUNC Isx1(T,V) {LIMIT(Isbs1_g * sqrt(DA(T)/(TAU_X(T,V)))*ni(T),-1e6,1e6)}
197 .FUNC Vdep_fp(V,X) {LIMIT(V - Agd_fp/Cox_fp*QCOX(X),-1e6,1e6)}
198 .FUNC Vdep_d(V,X) {LIMIT(V - Agd_d/Cox_d*QCOX(X),-1e6,1e6)}
199 *****
200 .FUNC ATX1(X) {(MAX(X,.1m)**2 - wb0**2 +Lspec**2)*atan((-MAX(X,.1m)+wb0)
201 + /Lspec) - (Lspec**2 - wb0**2)*atan(wb0/Lspec)}
202 *****
203 .FUNC ATX2(X) {Lspec*MAX(X,.1m) + Lspec*wb0*log((Lspec**2 + (MAX(X,.1m)
204 + -wb0)**2)/(Lspec**2 +wb0**2))}
205 .FUNC xj(V,Y2,X) {0.5*(MAX(X,.1m) + (2*eps0*epsi*MAX(V,0)/q/MAX(X,.1m)+Nbuf
206 + /pi/MAX(X,.01m)*(ATX1(X) + ATX2(X)))/
207 + (Nb + MAX(Y2,0)/q/A/vlimit + Nbuf/2))}
208 .FUNC Rb(X,T,Y) {(wb-Y)*(wb-Y)/(un*(Q0)*((T + t0)/300)**EMU)
209 + +(un + up)*MAX(X,1m*Q0)*1e-6*((T + t0)/300)**EMU)}
210 .FUNC FDX(V,X,T) {TANH(MAX(wb-V,.1m)*1e9*MAX(X,0)/(24*DA(T)))}
211 .FUNC Td(V,X,T) {LIMIT((0.1/DA(T))*MAX(wb-V,.1m)*MAX(wb-V,.1m)
212 + *(1-FDX(V,X,T)),-1e6,1e6)}
213 .FUNC F1(V,T) {LIMIT(TAU_X(T,V)*(COSH(MAX(wb-V,.1m)
214 + /LA(T,V))-1),-1e6,1e6)}
215 .FUNC F2(V,X,T) {LIMIT(0.5*(1+2*FDX(V,X,T)/(1+FDX(V,X,T)*FDX(V,X,T)))
216 + ,-1e6,1e6)}
217 .FUNC F3(V,X,T) {LIMIT(1+Td(V,X,T)/(TAU_X(T,V)),-1e6,1e6)}
218 .FUNC QS0(V,T) {LIMIT(q*A*LA(T,V)*ni(T)*TANH(0.5*MAX(wb-V,.1m)/LA(T,V))
219 + ,0,1e6)}
220 .FUNC Qbd(Y,Z,V,X,T) {LIMIT(MAX(Z,1m*Q0)*1e-6+Td(V,X,T)*Y,-1e6,1e6)}
221 .FUNC Qb0(Y,Z,V,X,T) {LIMIT(2*Qbd(Y,Z,V,X,T)/(F3(V,X,T)+SQRT(F3(V,X,T)
222 + *F3(V,X,T)+Td(V,X,T)*3*IQR(V,T)*Qbd(Y,Z,V,X,T)
223 + /QS0(V,T)),-1e6,1e6)}
224 .FUNC INE(Y,Z,V,X,T) {LIMIT(0.75*IQR(V,T)*Qb0(Y,Z,V,X,T)**2/QS0(V,T)
225 + ,-1e6,1e6)}
226 .FUNC IPC(Y,Z,V,X,T) {LIMIT((1/3)*Y+(4/3)*(Qb0(Y,Z,V,X,T)/F1(V,T)
227 + +MAX(Qb0(Y,Z,V,X,T)/TAU_X(T,V)+INE(Y,Z,V,X,T)-Y,0)
228 + *F2(V,X,T)),-1e6,1e6)}

```

```

229 .FUNC   IQR(V,T)           {Isx2(T)/QS0(V,T)}
230 .ENDS   chip1700V100A

```

## B.1.4 Diodenchip für 1700 V/66 A

Der hier gelistete Quellcode ermöglicht die Modellierung eines Diodenchips für 1700 V/66 A.

```

1 .SUBCKT diode_66A_1700V ano kat PARAMS: TJ = 100
2 XDIO ano kat chip1700V66A PARAMS: TJ = {TJ} A = 0.6939 N_ideal = 1.05
3 .ENDS diode_66A_1700V
4
5 *****
6 .SUBCKT chip1700V66A anode kath PARAMS: TJ=27 A=1 N_ideal=1
7 *****
8 .PARAM q = 1.602e-19
9 .PARAM eps0 = 8.85e-14
10 .PARAM epsi = 11.8
11 .PARAM kb = 1.38e-23
12 .PARAM T0 = 273
13 .PARAM ni0 = 1.45e10
14 .PARAM un = 1350
15 .PARAM up = 450
16 .PARAM tau = 5u
17 .PARAM w0 = {150e-4 * 115e-4/115e-4}
18 .PARAM vlimit = 70e6
19 .PARAM BV = {1800 * 1400/1400}
20 .PARAM Nd = 1e14
21 .PARAM Vdiff = {595u * 595u/595u}
22 .PARAM Ut = {25.8m * 25.8m/25.8m}
23 .PARAM D = 17.44
24 .PARAM L = 9.34m
25 .PARAM Ise0 = {A*652p}
26 .PARAM Ise_g = {A*0.56p}
27 .PARAM Ism0 = {A*8.67u}
28 .PARAM Ism_g = {A*3.204e-19}
29 .PARAM CJ0 = {A* 3.46n * 3.46n/3.46n}
30 .PARAM QN = {A* 0.184u * 0.184u/0.184u}
31 .PARAM XF = {3610 * 3610/3610}
32 .PARAM VPT = {1000 * 1000/1000}
33 .PARAM a0 = {(-0.544) * (-0.544)/(-0.544)}
34 .PARAM a1 = {0.3*(1 + a0)/(1 - a0)}
35 .PARAM a2 = {0.1/(1 - 0.5*(1 - a1*a1)*(1 - a0))}
36 .PARAM Rd0 = {0.53/A * 0.53/0.53}
37 .PARAM Ra = {1.23m/A}
38 *****
39 *****
40 RSERIE anode ano {Ra}
41 GDE ano mi VALUE = {((ISE(TJ)**((t0 + TJ)/(t0 + 27)))/ISE(27))
42 + **((t0 + 27)/(t0 + TJ))*MAX(I(VDE),0)**((t0 + 27)/(t0 + TJ)) - MAX(I(VDE),0)}
43 GD0 ano mil VALUE = {((ISM(TJ)**((t0 + TJ)/(t0 + 27)))/ISM(27))
44 + **((t0 + 27)/(t0 + TJ))*MAX(I(VD0),0)**((t0 + 27)/(t0 + TJ)) - MAX(I(VD0),0)}
45 *****

```

```

46 VDE      ano      ano1     0
47 *****
48 DE       ano1     mi        D1
49 D0       ano2     mi1       D2
50 *****
51 VD0      ano      ano2     {vd0_fink *(0.02/0.02)}
52 *****
53 .MODEL   D1       D          (is={Ise0}, N= {N_ideal})
54 .MODEL   D2       D          (is={Ism0}, N=2)
55 *****
56 VID0     mi1      mi        0
57 *****
58 VITOT    kat      kathv    0
59 *****
60 EVDIFF   kathv    kath     VALUE = {(TJ + t0) * Vdiff}
61 EGIR     mi       kat      VALUE = {I (VITOT) *Rd(V(q, 0), TJ)}
62 GID      ano      mi       VALUE = {IQ(V(xj, 0), I (VID0), V(q, 0), I (VDXJ), TJ) - I (VIJCT)}
63 *****
64 CQB      q         0        1u
65 *****
66 RHELP    q         0        lmeg
67 GRQB     q         0        VALUE = {1u*V(q) / (Tau*((TJ + t0)/300)**2) }
68 GIQ      0         q        VALUE = {MAX(I (VID0), 0) + IQ(V(xj, 0), I (VID0), V(q, 0),
69          + I (VDXJ), TJ)}
70 EXJ      xj1 0     VALUE   {xj(V(ano,mi), MIN(I (VITOT), 1e8))}
71 *****
72 CXJ      xj 0     {cxj_fink *(0.7n/0.7n)}
73 *****
74 VDXJ     xj1 xj 0
75 *****
76 EJUNCT   jct 0     VALUE = {LIMIT(V(kat, ano), 0, VPT)}
77 *****
78 VIJCT    jct cp 0
79 *****
80 DJCT     0      cp  DXXX
81 .MODEL   DXXX    D (is = 1p, CJO= {CJ0})
82 *****
83 *****
84 .FUNC    EG(T)    {1.16 - 7.02e-4*(T + t0)**2/(T + t0 + 1108)}
85 .FUNC    DA(T)   {2*kb*un*up/q/(un + up)*(T + t0)*(((T + t0)/300
86          + **-1.5)}
87 .FUNC    ISE(T)  {(T + t0)*un*(((T + t0)/300)**-1.5)*((ise_g*(ni0
88          + *((T + t0)/300)**1.5*exp(1/(2*8.61e-5)
89          + *(-300*EG(T)+(t0 + T)*EG(27)))/(T + t0)/300)))
90          + *(kb*(ni0*((T + t0)/300)**1.5*exp(1/(2*8.61e-5)
91          + *(-300*EG(T)+(t0 + T)*EG(27)))/(T + t0)/300)))}
92 .FUNC    ISM(T)  {Ism_g*(ni0*((T + t0)/300)**1.5*exp(1/(2*8.61e-5)
93          + *(-300*EG(T)+(t0 + T)*EG(27)))/(T + t0)/300)
94          + *sqrt(DA(T)/(Tau*((T + t0)/300)**2))}
95 .FUNC    xj(V, Y2) { (XF*SQRT(1-limit(V, -VPT, 0)))/SQRT(Nd + MAX(up*(-Y2)
96          + /(un + up), 0)/A/q/vlimit)}
97 .FUNC    w(V)    {MIN(MAX(w0-V*(1 + a1), 1e-4), w0-1e-4)}
98 .FUNC    Rd(Z, T) {w0*w0/(un*QN*(((T + t0)/300)**-1.5) + (un + up)
99          + *MAX(Z, 0)*1e-6*(((T + t0)/300)**-1.5))}
100 .FUNC    Td(V, U, T) {a2*w(V) *w(V)/DA(T)/(1 + w(V)*LIMIT(1e9*U, 0, 1e8)}

```

```

101                                     + /4/DA(T)) }
102 .FUNC IQ(V,Y,Z,U,T) { ((Tau*((T + t0)/300)**2)*Y - MAX(Z,0)*1e-6)/(Td(V,U,T)) }
103 .ends chip1700V66A

```

## B.1.5 IGBT-Ansteuerung mit indirekter Steuerung der Kollektorstromänderungsgeschwindigkeit

Der hier gelistete Quellcode ermöglicht die Modellierung einer IGBT-Ansteuerung mit indirekter  $di_C/dt$ -Regelung gemäß Unterkapitel 4.1.1.

```

1 .SUBCKT GUrodrigo a1 a2 e1 e2 e3 e4
2 * a1 = Ausgang 1 (massebezogen)
3 * a2 = Ausgang 2 (massebezogen)
4 * e1 = Eingang 1 (u_GE, massebezogen)
5 * e2 = Eingang 1 (u_ctr, massebezogen)
6 * e3 = Eingang 2 (u_CE, massebezogen)
7 * e4 = Eingang 2 (Masse, massebezogen)
8 * =====
9 .param a = 7.5316
10 .param b = 32.0901
11 .param U = 500;
12 .param Uth = 6.4;
13 .param Ulim = 25
14 .param Cge = 13.196e-9
15 .param didt = {0.2*1e9}
16
17 * Spannungsquelle +15V/-15V (normales Schalten) mit RC-Filter
18 Esignal1 sig1 0 VALUE = {if(V(e2),15,-15)}
19 Rsignal sig1a a1 0.1
20 Csignal a1 0 1n
21
22 * Stromquelle fuer di/dt-Steuerung direkt am Ausgang:
23 Gctrl sig2 0 VALUE = {if(V(c1),{-Cge*didt*(1/(2*a*(V(e1)-Uth)+b))},0)}
24 Rctr sig2 a1 0
25
26 * Fallunterscheidung fuer die Umschaltung der Quellen:
27 Ecase c1 0 VALUE = {if((V(e1) > Uth) & (V(e3) > (U-Ulim))
28 + & (V(e3) < (U-10)), 1, 0)}
29 Rcase c1 a2 0
30
31 * Schalter zum Trennen der Spannungsquelle:
32 EswU c2 0 VALUE = {if(V(c1),0,1)}
33 Svolt sig1a sig1 c2 0 Schalter
34 .MODEL Schalter VSWITCH RON=1e-5 ROFF=1e6
35 .ends

```

## B.1.6 IGBT-Ansteuerung mit Regelung der Kollektorstromänderungsgeschwindigkeit

Der hier gelistete Quellcode ermöglicht die Modellierung einer IGBT-Ansteuerung mit  $di_C/dt$ -Regelung auf Basis der Messung des Spannungsabfalles über der Bonddrahtinduktivität  $L_{\text{Bond}}$  gemäß Unterkapitel 4.1.2.

```

1 .SUBCKT GUdidt a1 a2 e1 e2 e3 dia1 dia2
2 * GU mit di/dt-Regelung
3 * Belegung der Ein- und Ausgaenge
4 * Gate-Anschluss IGBT [G]
5 * | Emitter-Anschluss IGBT [E] (GU-GND)
6 * | | positiver Schaltsignaleingang [SigP]
7 * | | | negativer Schaltsignaleingang [SigN]
8 * | | | | Bondspannung (-) -> meist Earth [E2]
9 * | | | | | Diagnoseausgang (+) [diagP]
10 * | | | | | | Diagnoseausgang (-) [diagN]
11 * | | | | | | |
12 * a1 a2 e1 e2 e3 dia1 dia2
13 *
14 * ---
15 * Eingabeparameter:
16 * ref ... Sollwert des Stromanstieges (Werte: 2 ... 15)
17 * A ... Verstaerkung des Reglers (P-Glied)
18 * damp ... Daempfung des Messsignals
19 .param ref = {didtref}
20 .param damp = 8
21 .param A = 10
22
23 * e2 auf GND legen:
24 Rgnd e2 0 0
25
26 * aus 0/1 wird +1/-1 gemacht (OFFSET-Bereinigung):
27 Eoffset o1 0 VALUE = {(V(e1)-0.5)*2}
28
29 * Messung der Bonddrahtspannung mit damp-Faktor:
30 * (v_bond hat schon negatives Vorzeichen)
31 Emeas m1 0 VALUE = {V(a2,e3) / damp}
32
33 * Referenzwert mit +ref/-ref wird erzeugt:
34 Eref r1 0 VALUE = {V(o1) * ref}
35
36 * P-regler = Reglerabweichung*P
37 Ectr ctr 0 VALUE = {limit(((V(r1) - V(m1)) * A), -15,15)}
38
39 * Ausgangsspannung nur mit P-Regler:
40 Eout a1 a2 VALUE = {V(ctr)}
41 #####
42 * Diagnoseausgang:
43 R1 dia2 e3 0
44 Edia1 dia1 dia2 value={-V(ctr)}
45 .ends

```

## B.1.7 IGBT-Ansteuerung mit Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit

Der hier gelistete Quellcode ermöglicht die Modellierung einer IGBT-Ansteuerung mit  $du_{CE}/dt$ -Regelung gemäß Unterkapitel 4.2.

```

1  .SUBCKT GUdudt2 a1 a2 e1 e2 e3 dial dia2
2  * GU mit du/dt-Regelung
3  * letzte Aenderung: 24.04.09, fink
4  * #####
5  * Belegung der Ein- und Ausgaenge
6  * G = Gate-Anschluss IGBT
7  * | E = Emitter-Anschluss IGBT
8  * | | positiver Schaltsignaleingang
9  * | | | negativer Schaltsignaleingang
10 * | | | | C = Kollektoranschluss IGBT
11 * | | | | | Diagnoseausgang (1)
12 * | | | | | | Diagnoseausgang (2)
13 * | | | | | | |
14 * a1 a2 e1 e2 e3 dial dia2
15 * Eingabeparameter:
16 * ref ... Maximalwert der U_CE
17 * P ... Verstaerkung des P-Reglers
18 * damp ... Daempfung des Messsignals U_CE
19 * M ... Verstaerkung des Differenzierers
20 * #####
21 * Parameter:
22 .param ref = {dudtref}
23 .param P = {10*(10/10)}
24 .param M = {20*(9.5/9.5)}
25 .param damp = 10m
26 * #####
27 * Dig. Eingangssignal (0/1) wird zu +-1V gemacht
28 Rgnd e2 0 0
29 Eoffset o1 0 VALUE = {(V(e1)-0.5)*2}
30 * #####
31 * Messung der CE-Spannung:
32 *Emeas m1 0 e3 a2 damp
33 Emeas m1 0 e3 0 damp
34 * #####
35 * Auskoppeln von du/dt:
36 C_D m1 cr 10p IC=0
37 R_D cr 0 1k
38 E_D ed 0 VALUE = {V(cr)*M}
39 * #####
40 * Referenzwert erzeugung:
41 Eref r1 0 Value = {-V(o1)*ref}
42 * #####
43 * P-Anteil des Reglers
44 Ectr ctr 0 VALUE = {( V(r1)- V(ed) ) * (-P)}
45 * #####
46 * Ausgangsspannung nur mit P-Regler:
47 Eout a1 a2 VALUE = {limit(V(ctr),-15,15)}
48 * #####

```

```

49 * Diagnoseausgang:
50 Ediag1 dia1 0 VALUE={V(ed)}
51 Ediag2 dia2 0 VALUE={limit( DDT(V(m1))/2e7 * 3.7,-10,10)}
52 *#####
53 .ends

```

## B.1.8 IGBT-Ansteuerung mit *Active Clamping*

Der hier gelistete Quellcode ermöglicht die Modellierung einer IGBT-Ansteuerung mit *Active Clamping* gemäß Unterkapitel 4.3.

```

1 .SUBCKT GUac2 a1 a2 e1 e2 e3
2 * GU mit active clamping
3 * letzte Aenderung: 26.04.09, fink
4 * #####
5 * Belegung der Ein- und Ausgaenge
6 * G = Gate-Anschluss IGBT
7 * | E = Emitter-Anschluss IGBT
8 * | | positiver Schaltsignaleingang
9 * | | | negativer Schaltsignaleingang
10 * | | | | C = Kollektoremitterspannung
11 * | | | | |
12 * | | | | |
13 * a1 a2 e1 e2 e3
14 * ---
15 * Eingabeparameter:
16 * ref ... Maximalwert der U_CE
17 * P ... Verstaerkung des P-Reglers (P-Glied)
18 * damp ... Daempfung des Messsignals U_CE
19 .param ref = {acref}
20 .param P = {1 * (0.5/0.5)}
21 .param damp = 1
22 *#####
23 * Dig. Eingangssignal (0/1) wird zu +-15V gemacht
24 Rgnd e2 0 0
25 Eoffset o1 0 VALUE = {(V(e1)-0.5)*30}
26 *#####
27 * Messung der CE-Spannung:
28 Emeas m1 0 e3 a2 damp
29 *#####
30 * P-Anteil des Reglers (nur positiv)
31 Ectr ctr 0 VALUE = {limit(((V(m1) - ref) * P) , 0, 100)}
32 *#####
33 * Ausgangsspannung nur mit AC:
34 Eout a1 a2 VALUE = {limit((V(o1) + V(ctr)), -15,15)}
35 *#####
36 * Ausgangsspannung ohne AC:
37 *Eout a1 a2 VALUE = {V(o1)}
38 .ends

```

## B.2 FastHenry-Modell

### B.2.1 Anschlusslasche des IGBT-Moduls *Infineon FZ2400R17KF6CB2*

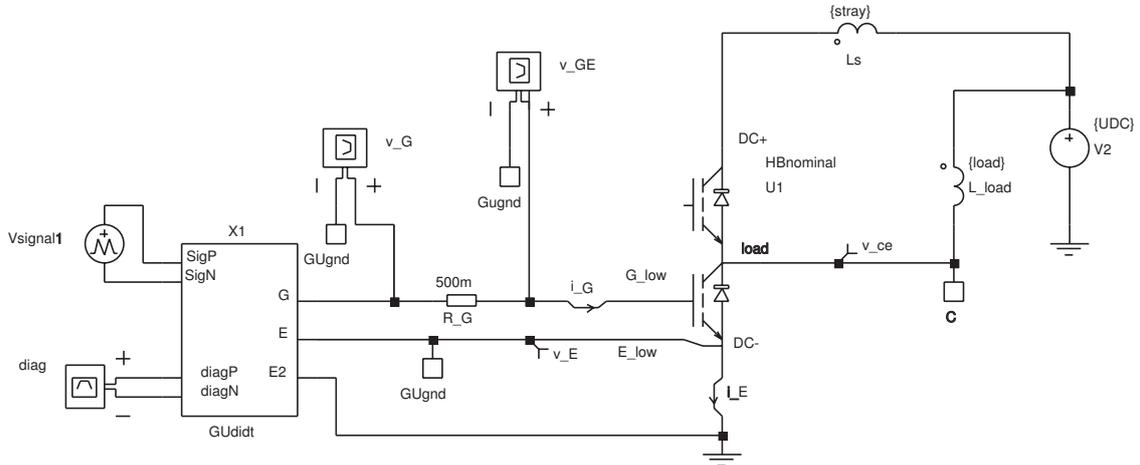
Der hier gelistete Quellcode ermöglicht die Modellierung einer Anschlusslasche des IGBTs *Infineon FZ2400R17KF6CB2* gemäß Unterkapitel 2.4.2.2.

```
1 **Geometrie der Lasche im Infineon FZ2400R17KE3**
2 * Autor: Fink
3 * geaendert: 10.01.2008
4 .Units MM
5 .Default z=0 h=0.3 sigma=5.8e4
6 *Anschlusslasche1:
7 NC11 x=-7.5 y=38
8 NA01 x=-7.5 y=38 z=4.5
9 EA01 NC11 NA01 w=1 h=1.7
10 NA02 x=-7.5 y=44.5 z=6.5
11 EA02 NA01 NA02 w=1 h=1.7
12 NA03 x=-7.5 y=31.5 z=6.5
13 EA03 NA01 NA03 w=1 h=1.7
14 NA04 x=-7.5 y=38 z=8.5
15 EA04 NA02 NA04 w=1 h=1.7
16 EA05 NA03 NA04 w=1 h=1.7
17 NA05 x=-7.5 y=38 z=13
18 EA06 NA04 NA05 w=1 h=1.7
19 *Anschlusslasche Hauptteil:
20 NA05a x=-7.5 y=38 z=17.25
21 .equiv NA05 NA05a
22 NA06 x=-7.5 y=47.6 z=17.25
23 EA07 NA05a NA06 w=1 h=8.5
24 NA07 x=-7.5 y=28.4 z=17.25
25 EA08 NA06 NA07 w=1 h=8.5
26 NA07a x=-7.5 y=28.4 z=14.1
27 .equiv NA07 NA07a
28 NA08 x=-7.5 y=13.9 z=14.1
29 EA09 NA07a NA08 w=1 h=14.8
30 NA08a x=-7.5 y=18.65 z=21.5
31 .equiv NA08 NA08a
32 NA09 x=-7.5 y=18.65 z=33.5
33 EA10 NA08a NA09 w=1 h=9.5
34 NA09a x=-7.5 y=13.4 z=33.5
35 NA09b x=-7.5 y=8.15 z=33.5
36 .equiv NA09 NA09a NA09b
37 NA10 x=8.5 y=13.4 z=33.5
38 EA11 NA09a NA10 w=20 h=1
39 NA11 x=19.5 y=13.4 z=33.5
40 EA12 NA10 NA11 w=20 h=1
41 NA12 x=-7.5 y=8.15 z=23.5
42 EA13 NA09b NA12 w=1 h=9.5
43 NA12a x=-7.5 y=12.9 z=15.1
44 .equiv NA12 NA12a
45 NA13 x=-7.5 y=-4.2 z=15.1
46 EA14 NA12a NA13 w=1 h=16.8
```

```
47 NA13a x=-7.5 y=-4.2 z=18.25
48 .equiv NA13 NA13a
49 NA14 x=-7.5 y=-12.8 z=18.25
50 EA15 NA13a NA14 w=1 h=10.5
51 NA15 x=-7.5 y=-20.9 z=18.25
52 EA16 NA14 NA15 w=1 h=10.5
53 *Anschlusslasche2:
54 NA200 x=-7.5 y=-12.8 z=0
55 NA201 x=-7.5 y=-12.8 z=4.5
56 .equiv NA14 NA201
57 EA201 NA200 NA201 w=1 h=1.7
58 NA202 x=-7.5 y=-6.3 z=6.5
59 EA202 NA201 NA202 w=1 h=1.7
60 NA203 x=-7.5 y=-18.8 z=6.5
61 EA203 NA201 NA203 w=1 h=1.7
62 NA204 x=-7.5 y=-12.8 z=8.5
63 EA204 NA202 NA204 w=1 h=1.7
64 EA205 NA203 NA204 w=1 h=1.7
65 NA205 x=-7.5 y=-12.8 z=13
66 EA206 NA204 NA205 w=1 h=1.7
67 *Definition der externen Anschlüsse:
68 *Kollektoranschluss          --> NA10
69 *Kollektorchipanschluss System 1 --> NC11
70 *Kollektorchipanschluss System 2 --> NA200
71 .external NC11 NA10 System1_to_Caux
72 .external NA200 NC11 System1_to_System2
73 .external NA200 NA10 System2_to_Caux
74 *Definiention der Extrakt-Frequenzen
75 .freq fmin=10e3 fmax=100e3 ndec=1
76 .end
```

### B.3 Simulationsschaltung in SIMetrix®

Abbildung B.1 zeigt am Beispiel einer Ansteuerung mit  $di_C/dt$ -Regelung die Umsetzung der Modellierung einer Tiefsetzstellerschaltung in der Simulationsumgebung SIMetrix®.



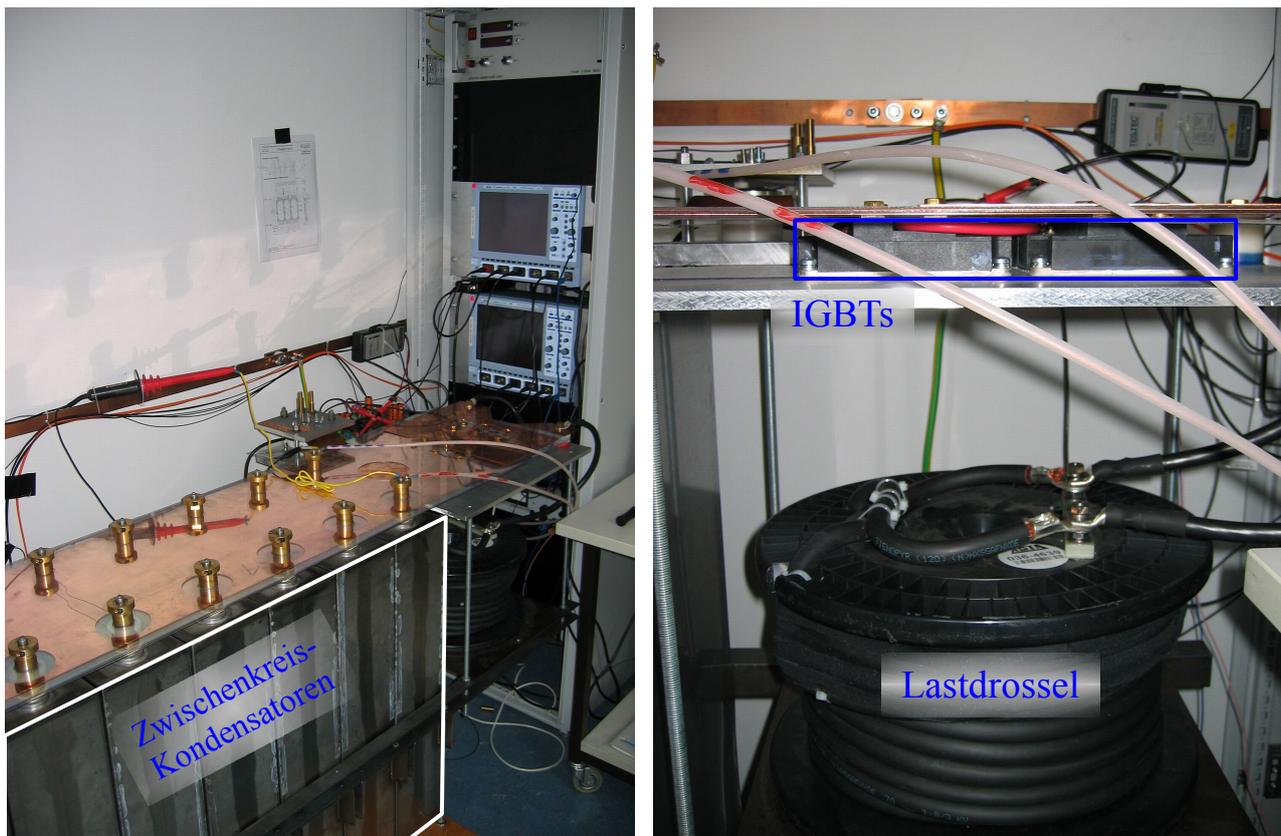
**Abbildung B.1:** Simulationsschaltung zur Untersuchung des Funktionsprinzips der  $di_C/dt$ -Regelung in SIMetrix®

# Anhang C

## Teststand und Messungen

### C.1 Teststand und Demonstratoren

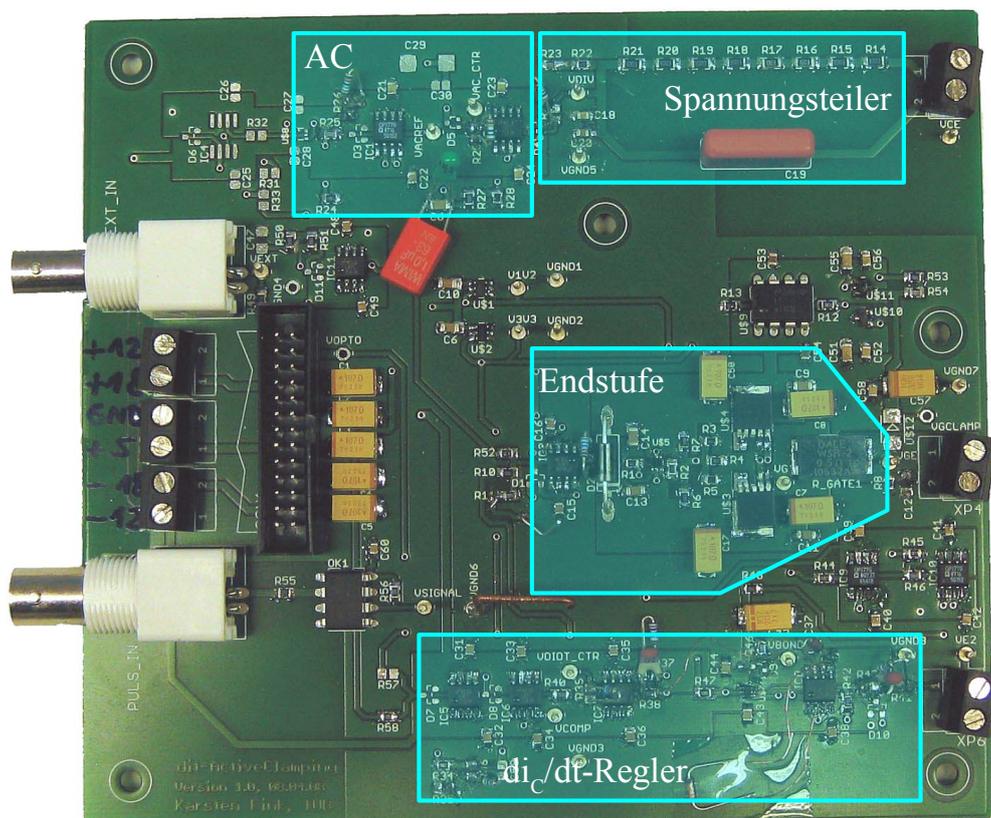
Im Folgenden sind Fotografien des Teststands für die Untersuchung des IGBT-Schaltverhaltens und der beiden Ansteuerdemonstratoren abgebildet.



(a) Gesamter Teststand

(b) IGBTs und Lastdrossel

**Abbildung C.1:** Fotografien vom Teststand zur Untersuchung des IGBT-Schaltverhaltens



**Abbildung C.2:** Fotografie des *Demonstrators 1* für eine Ansteuerung mit  $di_C/dt$ -Regelung und Active Clamping (siehe auch Unterkapitel 5.2)

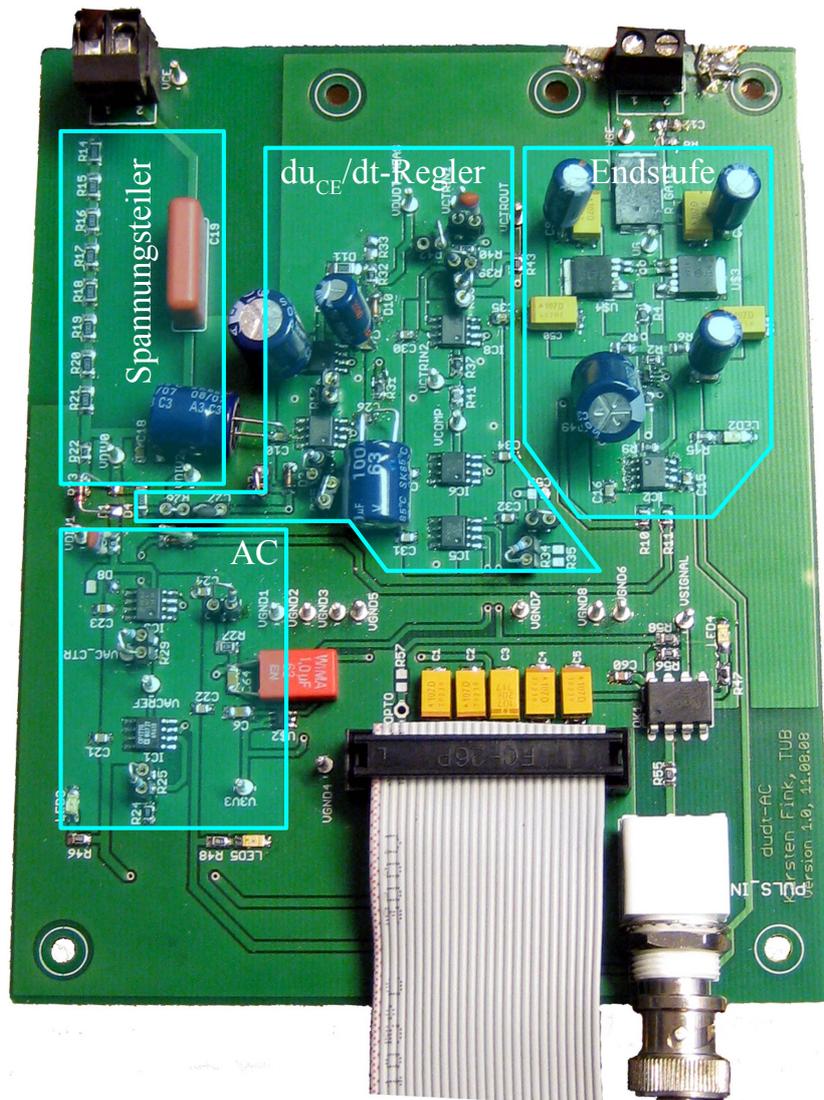


Abbildung C.3: Fotografie des *Demonstrators 2* für eine Ansteuerung mit  $du_{CE}/dt$ -Regelung und *Active Clamping* (siehe auch Unterkapitel 5.2)

## C.2 Durchgeführte Messungen

Tabelle C.1 sind die gemessenen Arbeitspunkte zur Untersuchung des Schaltverhaltens der neuartigen Ansteuerkonzepte zu entnehmen.

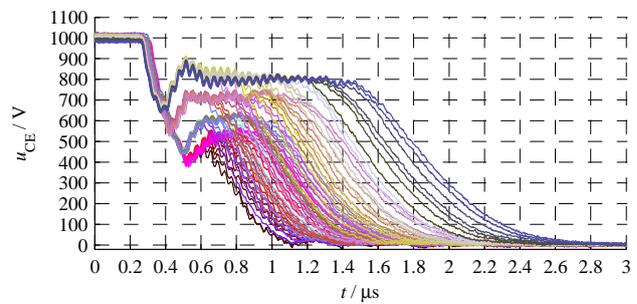
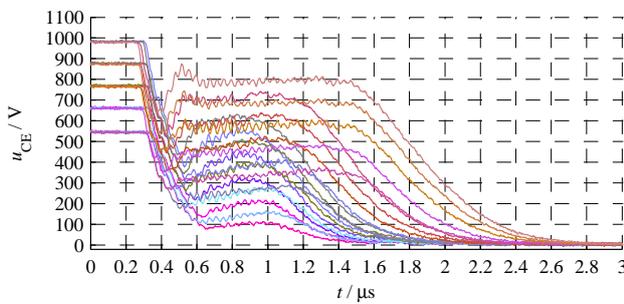
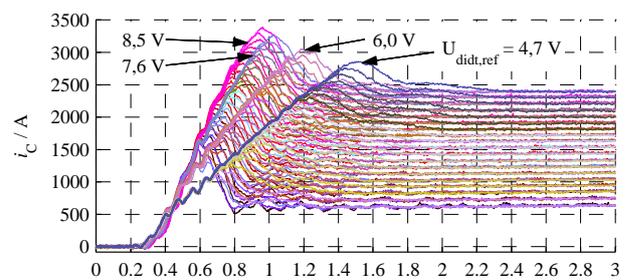
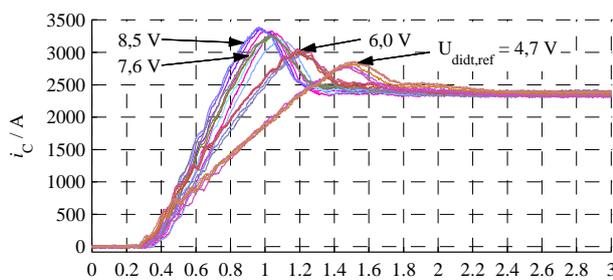
**Tabelle C.1:** Gemessene Arbeitspunkte für alle Untersuchungen des IGBT-Schaltverhaltens

$I_C$	DC-link voltage $U_{DC}$				
	600 V	700 V	800 V	900 V	1000 V
600 A	X	X	X	X	X
700 A	X	X	X	X	X
800 A	X	X	X	X	X
900 A	X	X	X	X	X
1000 A	X	X	X	X	X
1100 A	X	X	X	X	X
1200 A	X	X	X	X	X
1300 A	X	X	X	X	X
1400 A	X	X	X	X	X
1500 A	X	X	X	X	X
1600 A	X	X	X	X	X
1700 A	X	X	X	X	X
1800 A	X	X	X	X	X
1900 A	X	X	X	X	X
2000 A	X	X	X	X	X
2100 A	X	X	X	X	X
2200 A	X	X	X	X	X
2300 A	X	X	X	X	X
2400 A	X	X	X	X	X

# Anhang D

## Zusätzliche Messergebnisse

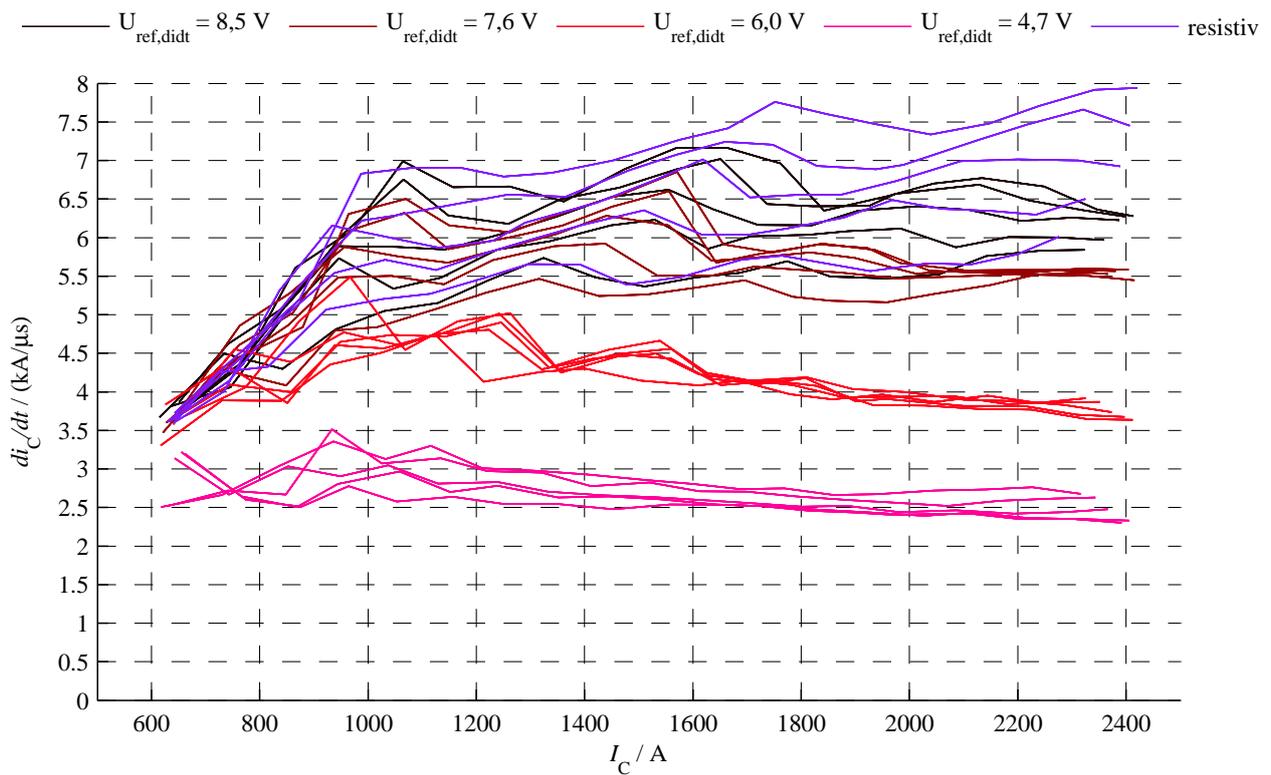
### D.1 Regelung der Kollektorstromänderungsgeschwindigkeit



(a) Konstanter Schalterstrom  $I_C = 2400 \text{ A}$

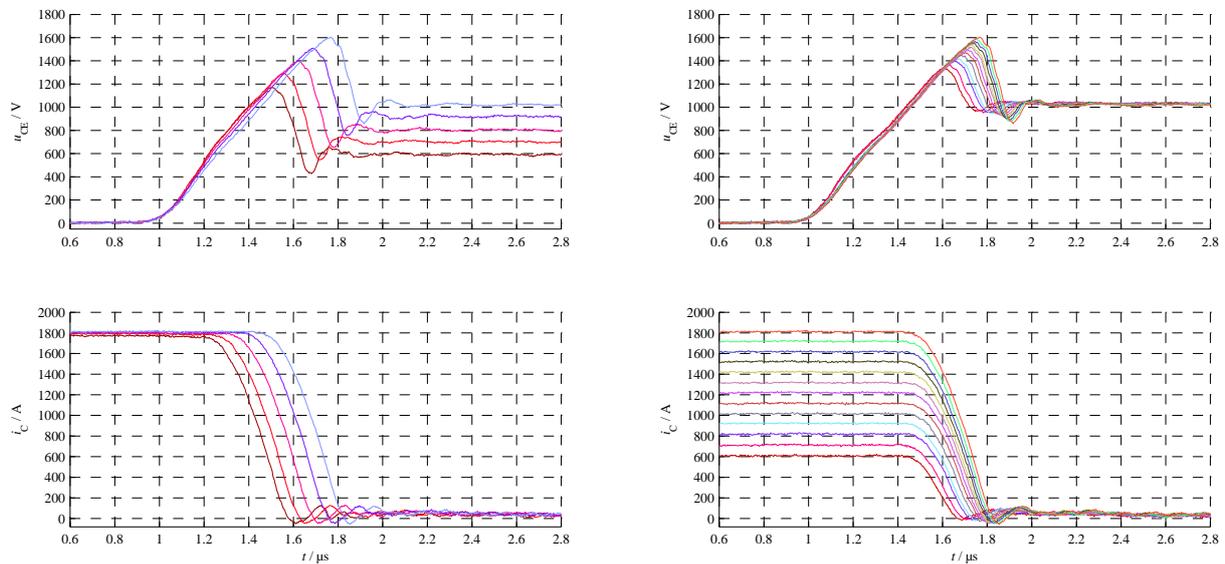
(b) Konstante Zwischenkreisspannung  $U_{DC} = 1000 \text{ V}$

**Abbildung D.1:** Zeitverläufe am *Infineon FZ2400R17KF6CB2* mit verschiedenen Referenzwerten  $u_{\text{ref},di/dt}$  und verschiedenen Arbeitspunkten bei  $R_G = 0,5 \Omega$ ,  $L_\sigma \approx 75 \text{ nH}$  und  $\vartheta_j = 25^\circ\text{C}$

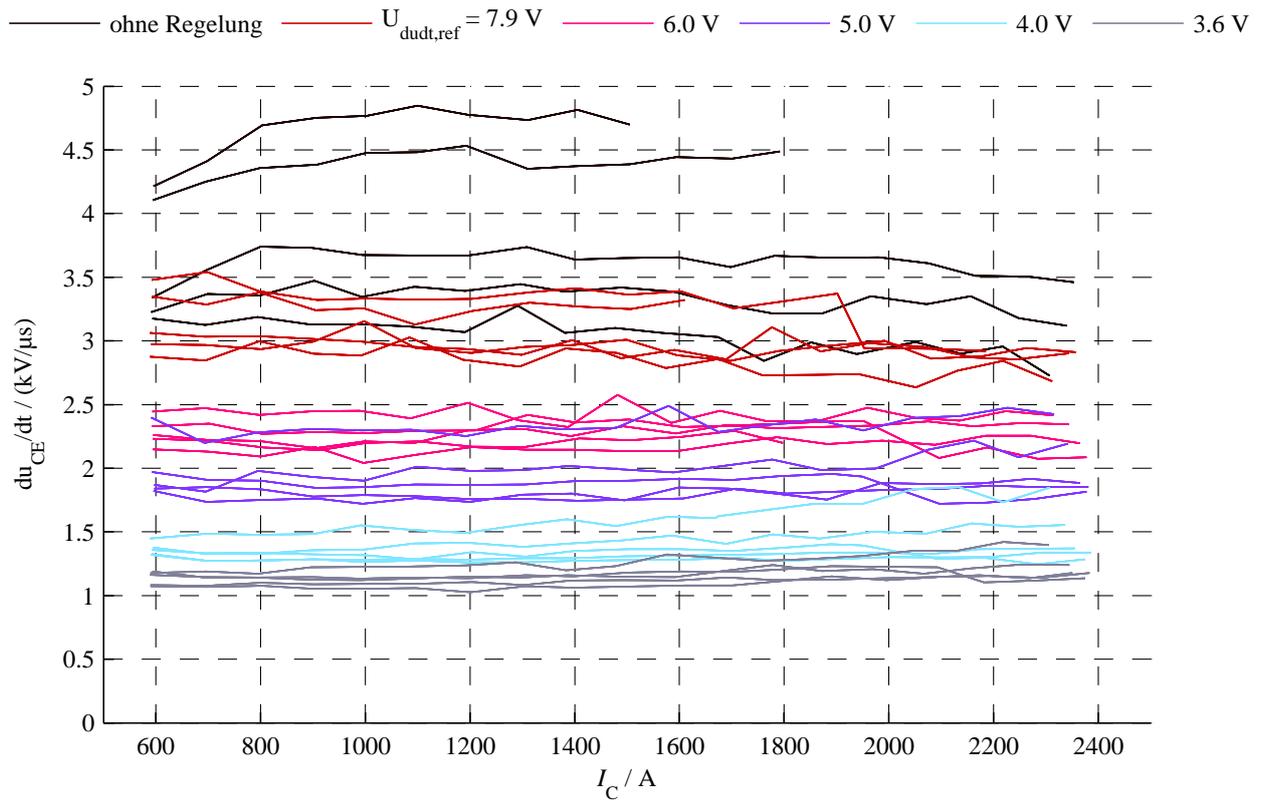


**Abbildung D.2:** Resultierende Kollektorstromänderungsgeschwindigkeit  $di_C/dt$  des *Infineon FZ2400R17KF6CB2* in Abhängigkeit vom Schalterstrom  $I_C$  für den gesamten Arbeitsbereich bei  $R_G = 0,5 \Omega$ ,  $L_\sigma \approx 75 \text{ nH}$  und  $\vartheta_j = 25^\circ\text{C}$

### D.1.1 Regelung der Kollektor-Emitter-Spannungsänderungsgeschwindigkeit

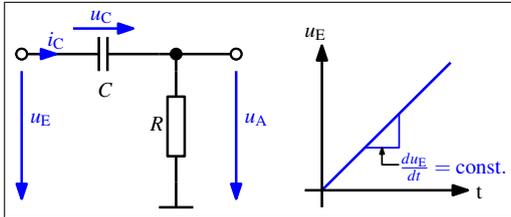
(a) Konstanter Schalterstrom  $I_C = 1800 A$ (b) Konstante Zwischenkreisspannung  $U_{DC} = 1000 V$ 

**Abbildung D.3:** Zeitverläufe mit  $du_{CE}/dt$ -Regelung am IGBT *Infineon FZ2400R17KF6CB2* mit  $u_{ref,du/dt} = 6,0 V$  und verschiedenen Arbeitspunkten bei  $R_G = 0,5 \Omega$ ,  $L_\sigma \approx 75 nH$  und  $\vartheta_j = 25^\circ C$



**Abbildung D.4:** Resultierende Kollektor-Emitter-Spannungsänderungsgeschwindigkeit  $du_{CE}/dt$  aller Arbeitspunkte am IGBT *Infineon FZ2400R17KF6CB2* bei  $R_G = 0,5\ \Omega$ ,  $L_\sigma \approx 75\ \text{nH}$  und  $\vartheta_j = 25^\circ\text{C}$

## D.2 Berechnung der Ausgangsspannung eines CR-Differenzierers



Ein Maschenumlauf im CR-Glied liefert Gleichung (D.1).

$$u_E = u_C + u_A = \frac{1}{C} \int i_C dt + i_C \cdot R \quad (\text{D.1})$$

Differenziert nach  $d/dt$  ergibt sich die Differentialgleichung (D.2).

$$\frac{d}{dt} u_E = \frac{1}{C} i_C + R \cdot \frac{d}{dt} i_C \quad / : R \quad \Rightarrow \quad \frac{d}{dt} i_C + \frac{1}{RC} \cdot i_C = \underbrace{\frac{1}{R} \cdot \frac{d}{dt} u_E}_{=K} \quad (\text{D.2})$$

Die partikuläre Lösung für  $(t \rightarrow \infty)$  kann mit Gleichung (D.3) berechnet werden.

$$\frac{d}{dt} i_{C,p} + \frac{1}{RC} \cdot i_{C,p} = K \quad \Rightarrow \quad i_{C,p} = C \cdot \frac{d}{dt} u_E \quad (\hat{=} i_C(t \rightarrow \infty)) \quad (\text{D.3})$$

Die homogene, also transiente Lösung kann mit  $\tau = R \cdot C$  gemäß Gleichung (D.4) ausgedrückt werden.

$$\frac{d}{dt} i_{C,h} + \frac{1}{RC} \cdot i_{C,h} = 0 \quad \Rightarrow \quad i_{C,h} = K_h \cdot e^{-\frac{t}{\tau}} \quad (\text{D.4})$$

Der Faktor  $K_h$  wird mit der Randbedingung  $i_C(0) = 0$  sowie den Gleichungen (D.3) und (D.4) berechnet.

$$i_C = i_{C,p} + i_{C,h} \quad (\text{D.5})$$

$$i_C = C \cdot \frac{d}{dt} u_E + K_h \cdot e^{-\frac{t}{\tau}}$$

$$\Rightarrow i_C(0) = 0 = C \cdot \frac{d}{dt} u_E + K_h$$

$$\Rightarrow K_h = -C \cdot \frac{d}{dt} u_E \quad (\text{D.6})$$

Damit und mit den Gleichungen (D.3), (D.4) und (D.5) ergibt sich die Lösung für den Kondensatorstrom  $i_C$  in Gleichung D.7.

$$i_C = C \cdot \frac{d}{dt} u_E - C \cdot \frac{d}{dt} u_E \cdot e^{-\frac{t}{\tau}}$$

$$i_C = C \cdot \frac{d}{dt} u_E \cdot \left(1 - e^{-\frac{t}{\tau}}\right) \quad (\text{D.7})$$

Multipliziert mit dem Widerstand  $R$  ergibt sich die Ausgangsspannung  $u_A$  des Differenzierers.

$$u_A = R \cdot i_C = \tau \cdot \frac{d}{dt} u_E \cdot \left(1 - e^{-\frac{t}{\tau}}\right) \quad (\text{D.8})$$

Die Gleichung (D.8) erläutert, dass die Ausgangsspannung des CR-Hochpasses die zeitliche Ableitung der Eingangsspannung  $u_E$  liefert. Allerdings ist dieser noch ein transienter Anteil in Form einer e-Funktion überlagert, der nach  $5 \cdot \tau$  verschwindet. Es sollte daher für einen Differenzierer die Zeitkonstante  $\tau$  so klein wie möglich gewählt werden, da erst nach Abklingen der e-Funktion richtige Ergebnisse geliefert werden. Damit verkleinert sich allerdings auch der Übertragungsfaktor des Differenzierers, da  $\tau$  ebenfalls als Faktor vor der Ableitung steht.



# **Anhang E**

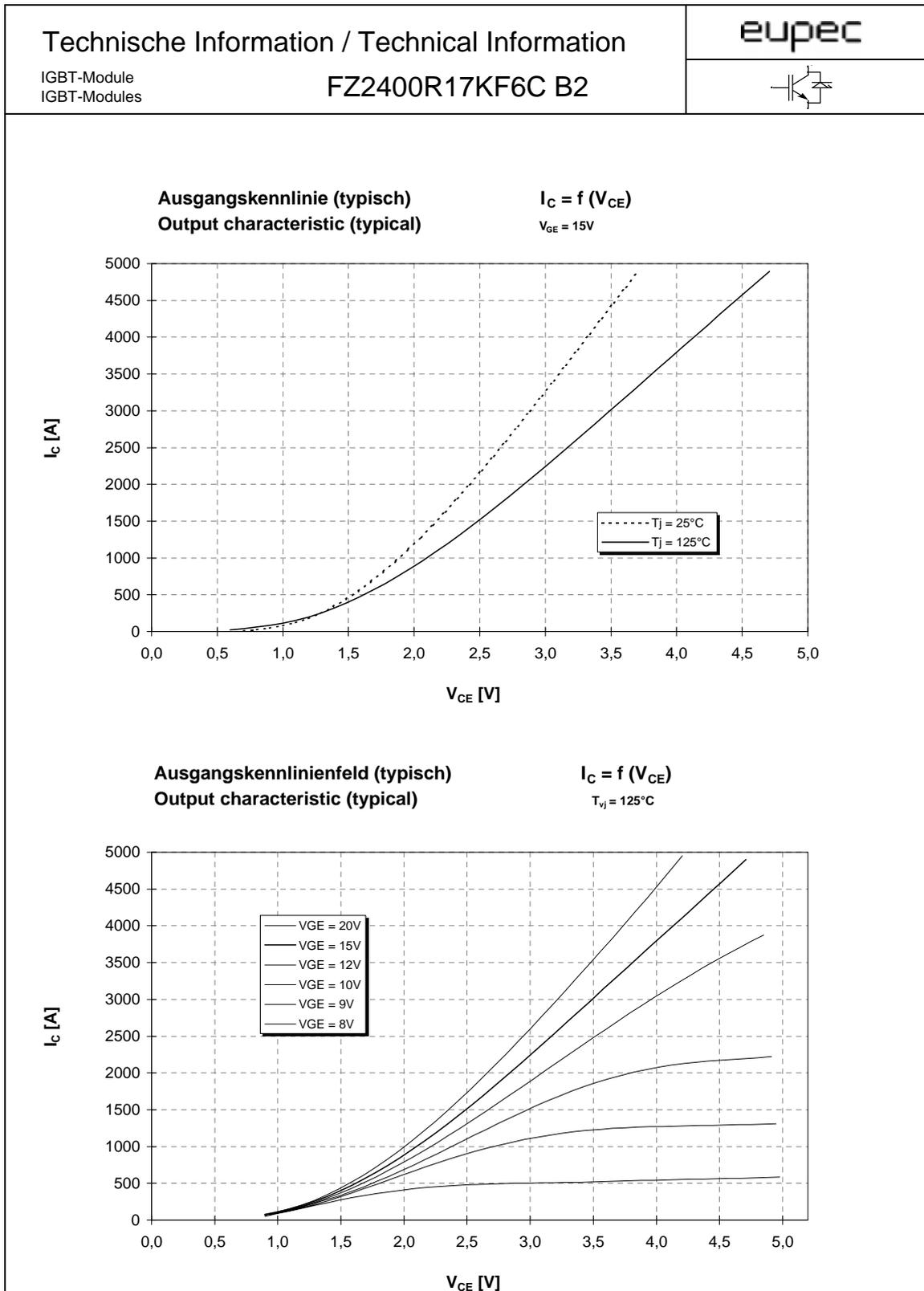
## **Datenblätter**

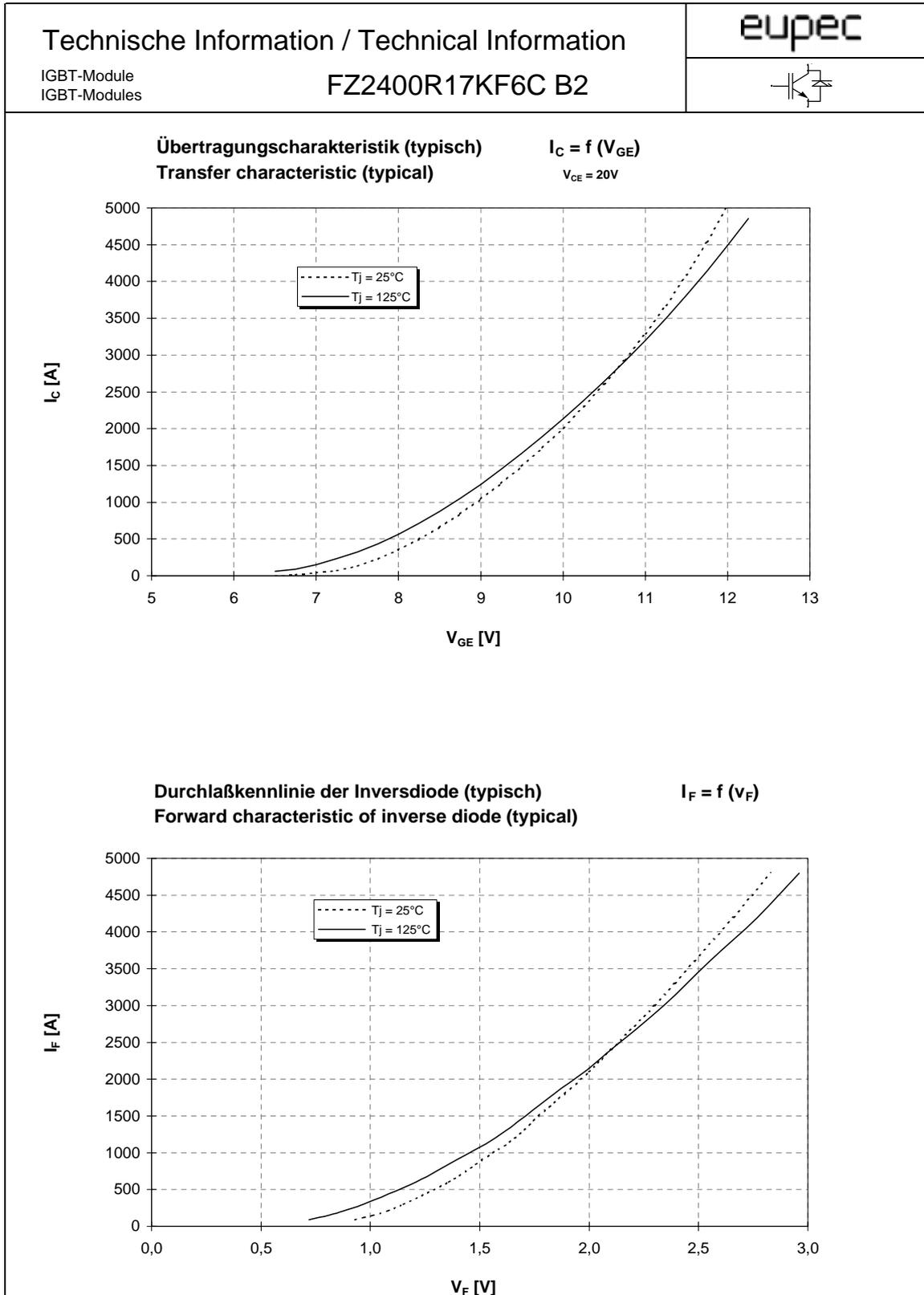
## E.1 IGBT-Modul *Infineon FZ2400R17KF6CB2*

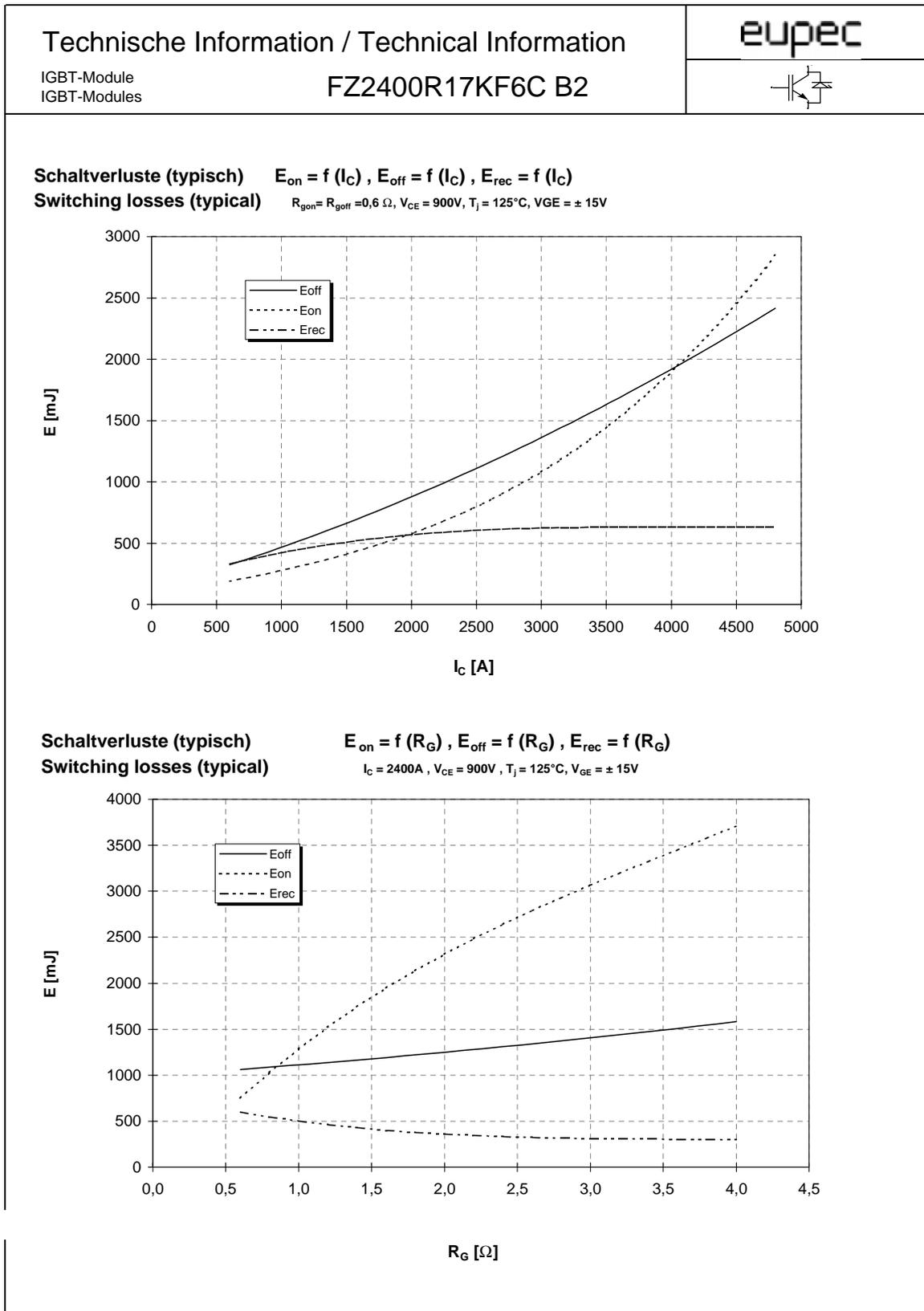
Technische Information / Technical Information		eupec				
IGBT-Module IGBT-Modules		FZ2400R17KF6C B2				
						
<b>Höchstzulässige Werte / Maximum rated values</b>						
<b>Elektrische Eigenschaften / Electrical properties</b>						
Kollektor-Emitter-Sperrspannung collector-emitter voltage		$V_{CES}$	1700	V		
Kollektor-Dauergleichstrom DC-collector current	$T_C = 80\text{ °C}$	$I_{C,nom.}$	2400	A		
	$T_C = 25\text{ °C}$	$I_C$	3800	A		
Periodischer Kollektor Spitzenstrom repetitive peak collector current	$t_p = 1\text{ ms}, T_C = 80\text{ °C}$	$I_{CRM}$	4800	A		
Gesamt-Verlustleistung total power dissipation	$T_C = 25\text{ °C}, \text{ Transistor}$	$P_{tot}$	19,2	kW		
Gate-Emitter-Spitzenspannung gate-emitter peak voltage		$V_{GES}$	+/- 20V	V		
Dauergleichstrom DC forward current		$I_F$	2400	A		
Periodischer Spitzenstrom repetitive peak forw. current	$t_p = 1\text{ ms}$	$I_{FRM}$	4800	A		
Grenzlastintegral der Diode $\int t$ - value, Diode	$V_R = 0V, t_p = 10\text{ms}, T_{vj} = 125\text{ °C}$	$\int t$	1500	$\text{kA}^2\text{s}$		
Isolations-Prüfspannung insulation test voltage	RMS, $f = 50\text{ Hz}, t = 1\text{ min.}$	$V_{ISOL}$	4	kV		
<b>Charakteristische Werte / Characteristic values</b>						
<b>Transistor / Transistor</b>		<b>min. typ. max.</b>				
Kollektor-Emitter Sättigungsspannung collector-emitter saturation voltage	$I_C = 2400A, V_{GE} = 15V, T_{vj} = 25\text{ °C}$	$V_{CE\text{ sat}}$	2,6	3,1	V	
	$I_C = 2400A, V_{GE} = 15V, T_{vj} = 125\text{ °C}$		3,1	3,6	V	
Gate-Schwellenspannung gate threshold voltage	$I_C = 190mA, V_{CE} = V_{GE}, T_{vj} = 25\text{ °C}$	$V_{GE(th)}$	4,5	5,5	6,5	V
Gateladung gate charge	$V_{GE} = -15V \dots +15V$	$Q_G$	29		$\mu\text{C}$	
Eingangskapazität input capacitance	$f = 1\text{MHz}, T_{vj} = 25\text{ °C}, V_{CE} = 25V, V_{GE} = 0V$	$C_{ies}$	160		nF	
Rückwirkungskapazität reverse transfer capacitance	$f = 1\text{MHz}, T_{vj} = 25\text{ °C}, V_{CE} = 25V, V_{GE} = 0V$	$C_{res}$	8		nF	
Kollektor-Emitter Reststrom collector-emitter cut-off current	$V_{CE} = 1700V, V_{GE} = 0V, T_{vj} = 25\text{ °C}$	$I_{CES}$	0,06	4,5	mA	
	$V_{CE} = 1700V, V_{GE} = 0V, T_{vj} = 125\text{ °C}$		30	240	mA	
Gate-Emitter Reststrom gate-emitter leakage current	$V_{CE} = 0V, V_{GE} = 20V, T_{vj} = 25\text{ °C}$	$I_{GES}$		400	nA	
prepared by: Alfons Wiesenthal	date of publication: 10.11.2000					
approved by: Christoph Lübke; 10.11.2000	revision: serie					

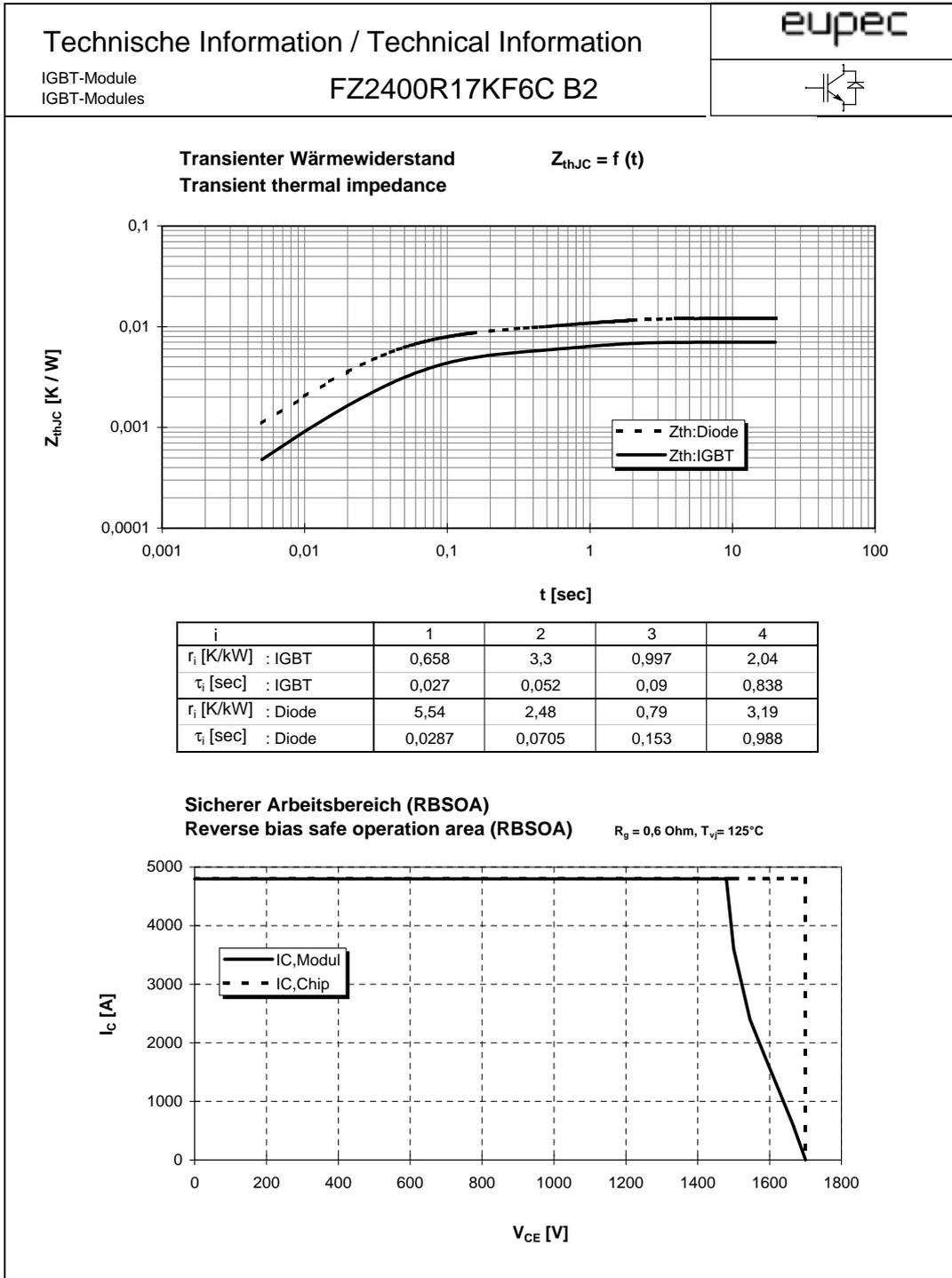
Technische Information / Technical Information		eupec			
IGBT-Module IGBT-Modules		FZ2400R17KF6C B2			
					
<b>Charakteristische Werte / Characteristic values</b>					
<b>Transistor / Transistor</b>					
			<b>min.</b>	<b>typ.</b>	<b>max.</b>
Einschaltverzögerungszeit (ind. Last) turn on delay time (inductive load)	$I_C = 2400, V_{CE} = 900V$	$t_{d,on}$			
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 25^\circ C$		0,3		$\mu s$
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 125^\circ C$			0,3	$\mu s$
Anstiegszeit (induktive Last) rise time (inductive load)	$I_C = 2400, V_{CE} = 900V$	$t_r$			
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 25^\circ C$		0,23		$\mu s$
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 125^\circ C$			0,23	$\mu s$
Abschaltverzögerungszeit (ind. Last) turn off delay time (inductive load)	$I_C = 2400, V_{CE} = 900V$	$t_{d,off}$			
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 25^\circ C$		1,5		$\mu s$
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 125^\circ C$			1,5	$\mu s$
Fallzeit (induktive Last) fall time (inductive load)	$I_C = 2400, V_{CE} = 900V$	$t_f$			
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 25^\circ C$		0,18		$\mu s$
	$V_{GE} = \pm 15V, R_G = 0,6\Omega, T_{vj} = 125^\circ C$			0,19	$\mu s$
Einschaltverlustenergie pro Puls turn-on energy loss per pulse	$I_C = 2400A, V_{CE} = 900V, V_{GE} = 15V$ $R_G = 0,6\Omega, T_{vj} = 125^\circ C, L_S = 50nH$	$E_{on}$		750	mWs
Abschaltverlustenergie pro Puls turn-off energy loss per pulse	$I_C = 2400A, V_{CE} = 900V, V_{GE} = 15V$ $R_G = 0,6\Omega, T_{vj} = 125^\circ C, L_S = 50nH$	$E_{off}$		1060	mWs
Kurzschlußverhalten SC Data	$t_p \leq 10\mu sec, V_{GE} \leq 15V$ $T_{vj} \leq 125^\circ C, V_{CC} = 1000V, V_{CEmax} = V_{CES} - L_{sCE} \cdot di/dt$	$I_{SC}$		9600	A
Modulinduktivität stray inductance module		$L_{sCE}$		10	nH
Modulleitungswiderstand, Anschlüsse - Chip module lead resistance, terminals - chip	pro Zweig / per arm	$R_{CC+EE}$		0,06	m $\Omega$
<b>Charakteristische Werte / Characteristic values</b>					
<b>Diode / Diode</b>					
			<b>min.</b>	<b>typ.</b>	<b>max.</b>
Durchlaßspannung forward voltage	$I_F = 2400A, V_{GE} = 0V, T_{vj} = 25^\circ C$	$V_F$		2,1	2,5
	$I_F = 2400A, V_{GE} = 0V, T_{vj} = 125^\circ C$		2,1	2,5	V
Rückstromspitze peak reverse recovery current	$I_F = 2400A, -di_F/dt = 11000A/\mu sec$	$I_{RM}$			
	$V_R = 900V, V_{GE} = -10V, T_{vj} = 25^\circ C$		1750		A
	$V_R = 900V, V_{GE} = -10V, T_{vj} = 125^\circ C$			2200	A
Sperrverzögerungsladung recovered charge	$I_F = 2400A, -di_F/dt = 11000A/\mu sec$	$Q_r$			
	$V_R = 900V, V_{GE} = -10V, T_{vj} = 25^\circ C$		530		$\mu As$
	$V_R = 900V, V_{GE} = -10V, T_{vj} = 125^\circ C$			960	$\mu As$
Abschaltenergie pro Puls reverse recovery energy	$I_F = 2400A, -di_F/dt = 11000A/\mu sec$	$E_{rec}$			
	$V_R = 900V, V_{GE} = -10V, T_{vj} = 25^\circ C$		320		mWs
	$V_R = 900V, V_{GE} = -10V, T_{vj} = 125^\circ C$			600	mWs

Technische Information / Technical Information IGBT-Module IGBT-Modules		FZ2400R17KF6C B2		eupec	
					
<b>Thermische Eigenschaften / Thermal properties</b>					
			<b>min.</b>	<b>typ.</b>	<b>max.</b>
Innerer Wärmewiderstand thermal resistance, junction to case	Transistor / transistor, DC	$R_{thJC}$			0,007 K/W
	Diode/Diode, DC				0,012 K/W
Übergangs-Wärmewiderstand thermal resistance, case to heatsink	pro Modul / per module $\lambda_{Paste} = 1 \text{ W/m}^2\text{K}$ / $\lambda_{grease} = 1 \text{ W/m}^2\text{K}$	$R_{thCK}$		0,006	K/W
Höchstzulässige Sperrschichttemperatur maximum junction temperature		$T_{vj}$			150 °C
Betriebstemperatur operation temperature		$T_{op}$	-40		125 °C
Lagertemperatur storage temperature		$T_{stg}$	-40		125 °C
<b>Mechanische Eigenschaften / Mechanical properties</b>					
Gehäuse, siehe Anlage case, see appendix					
Innere Isolation internal insulation				AIN	
Kriechstrecke creepage distance				32	mm
Luftstrecke clearance				20	mm
CTI comperative tracking index		min.		>400	
Anzugsdrehmoment f. mech. Befestigung mounting torque		M1		5	Nm
Anzugsdrehmoment f. elektr. Anschlüsse terminal connection torque	terminals M4	M2		2	Nm
	terminals M8			8 - 10	Nm
Gewicht weight		G		1500	g
<p>Mit dieser technischen Information werden Halbleiterbauelemente spezifiziert, jedoch keine Eigenschaften zugesichert. Sie gilt in Verbindung mit den zugehörigen Technischen Erläuterungen.</p> <p>This technical information specifies semiconductor devices but promises no characteristics. It is valid in combination with the belonging technical notes.</p>					











## E.2 IGBT-Modul *Infineon FS450R17KE3*

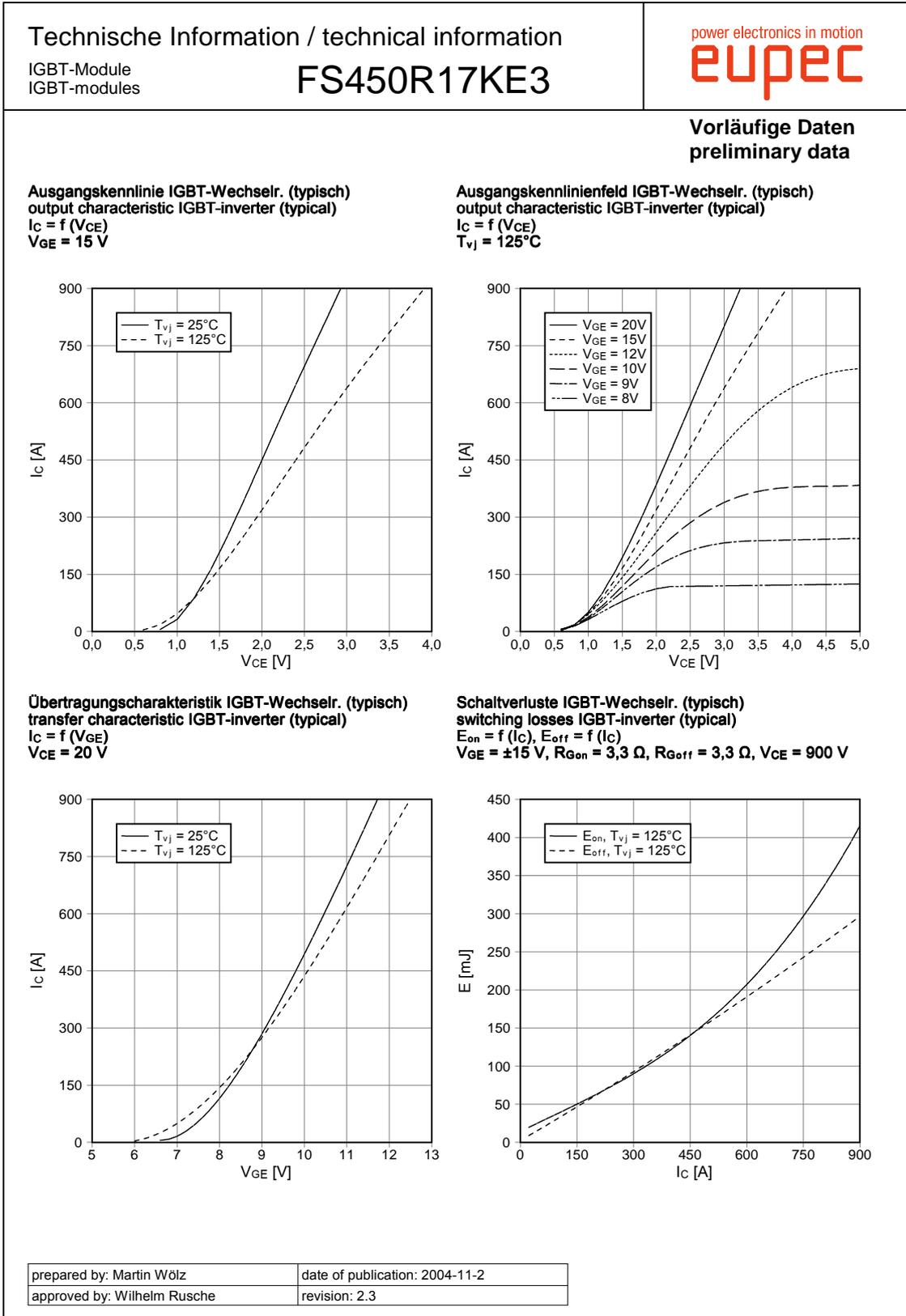
Technische Information / technical information		power electronics in motion <b>eupec</b>			
IGBT-Module IGBT-modules		<b>FS450R17KE3</b>			
EconoPACK™+ Modul mit Trench/Feldstop IGBT <sup>3</sup> und EmCon3 Diode EconoPACK™+ module with trench/fieldstop IGBT <sup>3</sup> and EmCon3 diode					
<b>IGBT-Wechselrichter / IGBT-inverter</b>		<b>Vorläufige Daten / preliminary data</b>			
<b>Höchstzulässige Werte / maximum rated values</b>					
Kollektor-Emitter-Sperrspannung collector-emitter voltage	$T_{vj} = 25^{\circ}\text{C}$	$V_{CES}$	1700	V	
Kollektor-Dauergleichstrom DC-collector current	$T_C = 80^{\circ}\text{C}, T_{vj} = 150^{\circ}\text{C}$ $T_C = 25^{\circ}\text{C}, T_{vj} = 150^{\circ}\text{C}$	$I_{C\ nom}$ $I_C$	450 605	A A	
Periodischer Kollektor Spitzenstrom repetitive peak collector current	$t_p = 1\ \text{ms}$	$I_{CRM}$	900	A	
Gesamt-Verlustleistung total power dissipation	$T_C = 25^{\circ}\text{C}, T_{vj} = 150^{\circ}\text{C}$	$P_{tot}$	2250	W	
Gate-Emitter-Spitzenspannung gate-emitter peak voltage		$V_{GES}$	+/-20	V	
<b>Charakteristische Werte / characteristic values</b>					
			min.	typ.	max.
Kollektor-Emitter Sättigungsspannung collector-emitter saturation voltage	$I_C = 450\ \text{A}, V_{GE} = 15\ \text{V}$ $I_C = 450\ \text{A}, V_{GE} = 15\ \text{V}$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$V_{CE\ sat}$	2,00 2,40	2,45 V
Gate-Schwellenspannung gate threshold voltage	$I_C = 18,0\ \text{mA}, V_{CE} = V_{GE}, T_{vj} = 25^{\circ}\text{C}$		$V_{GEth}$	5,2 5,8	6,4 V
Gateladung gate charge	$V_{GE} = -15\ \text{V} \dots +15\ \text{V}$		$Q_G$	5,10	$\mu\text{C}$
Interner Gatewiderstand internal gate resistor	$T_{vj} = 25^{\circ}\text{C}$		$R_{Gint}$	1,7	$\Omega$
Eingangskapazität input capacitance	$f = 1\ \text{MHz}, T_{vj} = 25^{\circ}\text{C}, V_{CE} = 25\ \text{V}, V_{GE} = 0\ \text{V}$		$C_{ies}$	40,5	nF
Rückwirkungskapazität reverse transfer capacitance	$f = 1\ \text{MHz}, T_{vj} = 25^{\circ}\text{C}, V_{CE} = 25\ \text{V}, V_{GE} = 0\ \text{V}$		$C_{res}$	1,30	nF
Kollektor-Emitter Reststrom collector-emitter cut-off current	$V_{CE} = 1700\ \text{V}, V_{GE} = 0\ \text{V}, T_{vj} = 25^{\circ}\text{C}$		$I_{CES}$		3,0 mA
Gate-Emitter Reststrom gate-emitter leakage current	$V_{CE} = 0\ \text{V}, V_{GE} = 20\ \text{V}, T_{vj} = 25^{\circ}\text{C}$		$I_{GES}$		400 nA
Einschaltverzögerungszeit (ind. Last) turn-on delay time (inductive load)	$I_C = 450\ \text{A}, V_{CE} = 900\ \text{V}$ $V_{GE} = \pm 15\ \text{V}$ $R_{Gon} = 3,3\ \Omega$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$t_{d\ on}$	0,28 0,30	$\mu\text{s}$ $\mu\text{s}$
Anstiegszeit (induktive Last) rise time (inductive load)	$I_C = 450\ \text{A}, V_{CE} = 900\ \text{V}$ $V_{GE} = \pm 15\ \text{V}$ $R_{Gon} = 3,3\ \Omega$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$t_r$	0,08 0,10	$\mu\text{s}$ $\mu\text{s}$
Abschaltverzögerungszeit (ind. Last) turn-off delay time (inductive load)	$I_C = 450\ \text{A}, V_{CE} = 900\ \text{V}$ $V_{GE} = \pm 15\ \text{V}$ $R_{Goff} = 3,3\ \Omega$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$t_{d\ off}$	0,81 1,00	$\mu\text{s}$ $\mu\text{s}$
Fallzeit (induktive Last) fall time (inductive load)	$I_C = 450\ \text{A}, V_{CE} = 900\ \text{V}$ $V_{GE} = \pm 15\ \text{V}$ $R_{Goff} = 3,3\ \Omega$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$t_f$	0,18 0,30	$\mu\text{s}$ $\mu\text{s}$
Einschaltverlustenergie pro Puls turn-on energy loss per pulse	$I_C = 450\ \text{A}, V_{CE} = 900\ \text{V}$ $V_{GE} = \pm 15\ \text{V}, L_S = 80\ \text{nH}$ $R_{Gon} = 3,3\ \Omega$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$E_{on}$	96,5 140	mJ mJ
Abschaltverlustenergie pro Puls turn-off energy loss per pulse	$I_C = 450\ \text{A}, V_{CE} = 900\ \text{V}$ $V_{GE} = \pm 15\ \text{V}, L_S = 80\ \text{nH}$ $R_{Goff} = 3,3\ \Omega$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$E_{off}$	96,0 140	mJ mJ
Kurzschlussverhalten SC data	$t_p \leq 10\ \mu\text{s}, V_{GE} \leq 15\ \text{V}$ $T_{vj} = 125^{\circ}\text{C}, V_{CC} = 1000\ \text{V}, V_{CEmax} = V_{CES} - L_{sCE} \cdot di/dt$		$I_{SC}$	1800	A
Innerer Wärmewiderstand thermal resistance, junction to case	pro IGBT per IGBT		$R_{thJC}$		0,055 K/W
Übergangs-Wärmewiderstand thermal resistance, case to heatsink	pro IGBT / per IGBT $\lambda_{Paste} = 1\ \text{W}/(\text{m}\cdot\text{K}) / \lambda_{grease} = 1\ \text{W}/(\text{m}\cdot\text{K})$		$R_{thCH}$	0,047	K/W
prepared by: Martin Wölz	date of publication: 2004-11-2				
approved by: Wilhelm Rusche	revision: 2.3				

Technische Information / technical information		power electronics in motion <b>eupec</b>				
IGBT-Module IGBT-modules		<b>FS450R17KE3</b>				
		<b>Vorläufige Daten preliminary data</b>				
<b>Diode-Wechselrichter / diode-inverter</b>						
<b>Höchstzulässige Werte / maximum rated values</b>						
Periodische Spitzensperrspannung repetitive peak reverse voltage	$T_{vj} = 25^{\circ}\text{C}$	$V_{RRM}$	1700 V			
Dauergleichstrom DC forward current		$I_F$	450 A			
Periodischer Spitzenstrom repetitive peak forward current	$t_p = 1 \text{ ms}$	$I_{FRM}$	900 A			
Grenzlastintegral $I^2t$ - value	$V_R = 0 \text{ V}, t_p = 10 \text{ ms}, T_{vj} = 125^{\circ}\text{C}$	$I^2t$	20000 A <sup>2</sup> s			
<b>Charakteristische Werte / characteristic values</b>						
			min. typ. max.			
Durchlassspannung forward voltage	$I_F = 450 \text{ A}, V_{GE} = 0 \text{ V}$ $I_F = 450 \text{ A}, V_{GE} = 0 \text{ V}$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$V_F$	1,80 1,90	2,20	V V
Rückstromspitze peak reverse recovery current	$I_F = 450 \text{ A}, -di_F/dt = 4450 \text{ A}/\mu\text{s}$ $V_R = 900 \text{ V}$ $V_{GE} = -15 \text{ V}$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$I_{RM}$	525 570		A A
Sperrverzögerungsladung recovered charge	$I_F = 450 \text{ A}, -di_F/dt = 4450 \text{ A}/\mu\text{s}$ $V_R = 900 \text{ V}$ $V_{GE} = -15 \text{ V}$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$Q_r$	115 195		$\mu\text{C}$ $\mu\text{C}$
Abschaltenergie pro Puls reverse recovery energy	$I_F = 450 \text{ A}, -di_F/dt = 4450 \text{ A}/\mu\text{s}$ $V_R = 900 \text{ V}$ $V_{GE} = -15 \text{ V}$	$T_{vj} = 25^{\circ}\text{C}$ $T_{vj} = 125^{\circ}\text{C}$	$E_{rec}$	60,5 110		mJ mJ
Innerer Wärmewiderstand thermal resistance, junction to case	pro Diode per diode		$R_{thJC}$		0,10	K/W
Übergangs-Wärmewiderstand thermal resistance, case to heatsink	pro Diode / per diode $\lambda_{Paste} = 1 \text{ W}/(\text{m}\cdot\text{K}) / \lambda_{grease} = 1 \text{ W}/(\text{m}\cdot\text{K})$		$R_{thCH}$	0,085		K/W
<b>NTC-Widerstand / NTC-thermistor</b>						
<b>Charakteristische Werte / characteristic values</b>						
				min. typ. max.		
Nennwiderstand rated resistance	$T_C = 25^{\circ}\text{C}$		$R_{25}$	5,00		k $\Omega$
Abweichung von $R_{100}$ deviation of $R_{100}$	$T_C = 100^{\circ}\text{C}, R_{100} = 493 \Omega$		$\Delta R/R$	-5	5	%
Verlustleistung power dissipation	$T_C = 25^{\circ}\text{C}$		$P_{25}$		20,0	mW
B-Wert B-value	$R_2 = R_{25} \exp [B_{25/50}(1/T_2 - 1/(298,15 \text{ K}))]$		$B_{25/50}$	3375		K
prepared by: Martin Wölz	date of publication: 2004-11-2					
approved by: Wilhelm Rusche	revision: 2.3					

Technische Information / technical information		power electronics in motion <b>eupec</b>			
IGBT-Module IGBT-modules		<b>FS450R17KE3</b>			
		<b>Vorläufige Daten preliminary data</b>			
<b>Modul / module</b>					
Isolations-Prüfspannung insulation test voltage	RMS, f = 50 Hz, t = 1 min.	V <sub>ISOL</sub>	3,4		kV
Material Modulgrundplatte material of module baseplate			Cu		
Material für innere Isolation material for internal insulation			Al <sub>2</sub> O <sub>3</sub>		
Kriechstrecke creepage distance	Kontakt - Kühlkörper / terminal to heatsink Kontakt - Kontakt / terminal to terminal		14,5		mm
Luftstrecke clearance distance	Kontakt - Kühlkörper / terminal to heatsink Kontakt - Kontakt / terminal to terminal		10,0		mm
Vergleichszahl der Kriechwegbildung comparative tracking index		CTI	> 225		
			min.	typ.	max.
Übergangs-Wärmewiderstand thermal resistance, case to heatsink	pro Modul / per module $\lambda_{\text{paste}} = 1 \text{ W/(m}\cdot\text{K)} / \lambda_{\text{grease}} = 1 \text{ W/(m}\cdot\text{K)}$	R <sub>thCH</sub>	0,005		K/W
Modulinduktivität stray inductance module		L <sub>sCE</sub>	20		nH
Modulleitungswiderstand, Anschlüsse - Chip module lead resistance, terminals - chip	T <sub>C</sub> = 25°C, pro Schalter / per switch	R <sub>CC-EE'</sub>	1,10		mΩ
Höchstzulässige Sperrschichttemperatur maximum junction temperature	Wechselrichter, Brems-Chopper / Inverter, Brake-Chopper	T <sub>vj max</sub>		150	°C
Temperatur im Schaltbetrieb temperature under switching conditions	Wechselrichter, Brems-Chopper / Inverter, Brake-Chopper	T <sub>vj op</sub>	-40	125	°C
Lagertemperatur storage temperature		T <sub>stg</sub>	-40	125	°C
Anzugsdrehmoment f. mech. Befestigung mounting torque	Schraube / screw M5	M	3,00	-	6,00 Nm
Anzugsdrehmoment f. elektr. Anschlüsse terminal connection torque	Schraube / screw M6	M	3,0	-	6,0 Nm
Gewicht weight		G		916	g

prepared by: Martin Wölz	date of publication: 2004-11-2
approved by: Wilhelm Rusche	revision: 2.3



<p style="text-align: center;"><b>Technische Information / technical information</b></p> <p>IGBT-Module IGBT-modules</p> <p style="text-align: center; font-size: 1.2em;"><b>FS450R17KE3</b></p>	<p style="font-size: 0.8em; color: red;">power electronics in motion</p> <p style="font-size: 1.5em; color: red; font-weight: bold;">eupec</p>				
<p><b>Vorläufige Daten</b> preliminary data</p>					
<p><b>Schaltverluste IGBT-Wechselr. (typisch)</b> switching losses IGBT-Inverter (typical) <math>E_{on} = f(R_G), E_{off} = f(R_G)</math> <math>V_{GE} = \pm 15\text{ V}, I_c = 450\text{ A}, V_{CE} = 900\text{ V}</math></p>	<p><b>Transienter Wärmewiderstand IGBT-Wechselr.</b> transient thermal impedance IGBT-inverter <math>Z_{thJC} = f(t)</math></p>				
<p><b>Sicherer Rückwärts-Arbeitsbereich IGBT-Wr. (RBSOA)</b> reverse bias safe operating area IGBT-inv. (RBSOA) <math>I_c = f(V_{CE})</math> <math>V_{GE} = \pm 15\text{ V}, R_{Goff} = 3,3\ \Omega, T_{vj} = 125^\circ\text{C}</math></p>	<p><b>Durchlaßkennlinie der Diode-Wechselr. (typisch)</b> forward characteristic of diode-inverter (typical) <math>I_F = f(V_F)</math></p>				
<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 50%; font-size: 0.8em;">prepared by: Martin Wölz</td> <td style="width: 50%; font-size: 0.8em;">date of publication: 2004-11-2</td> </tr> <tr> <td style="font-size: 0.8em;">approved by: Wilhelm Rusche</td> <td style="font-size: 0.8em;">revision: 2.3</td> </tr> </table>		prepared by: Martin Wölz	date of publication: 2004-11-2	approved by: Wilhelm Rusche	revision: 2.3
prepared by: Martin Wölz	date of publication: 2004-11-2				
approved by: Wilhelm Rusche	revision: 2.3				

<p>Technische Information / technical information</p> <p>IGBT-Module IGBT-modules</p> <p style="text-align: center; font-size: 1.2em; font-weight: bold;">FS450R17KE3</p>	<p style="font-size: 0.8em; color: red;">power electronics in motion</p> <p style="font-size: 1.5em; color: red; font-weight: bold;">eupec</p>															
Vorläufige Daten preliminary data																
<p><b>Schaltverluste Diode-Wechsel. (typisch)</b> switching losses diode-inverter (typical) <math>E_{rec} = f(I_F)</math> <math>R_{Gon} = 3,3 \Omega, V_{CE} = 900 V</math></p>	<p><b>Schaltverluste Diode-Wechsel. (typisch)</b> switching losses diode-inverter (typical) <math>E_{rec} = f(R_G)</math> <math>I_F = 450 A, V_{CE} = 900 V</math></p>															
<p><b>Transienter Wärmewiderstand Diode-Wechsel.</b> transient thermal impedance diode-inverter <math>Z_{thJC} = f(t)</math></p>	<p><b>NTC-Temperaturkennlinie (typisch)</b> NTC-temperature characteristic (typical) <math>R = f(T)</math></p>															
<table border="1" style="margin-left: auto; margin-right: auto; font-size: 0.8em;"> <tr> <td><math>i_i</math></td> <td>1</td> <td>2</td> <td>3</td> <td>4</td> </tr> <tr> <td><math>\tau_i</math> [K/W]</td> <td>0,01</td> <td>0,03</td> <td>0,04</td> <td>0,02</td> </tr> <tr> <td><math>\tau_i</math> [s]</td> <td>0,01</td> <td>0,04</td> <td>0,06</td> <td>0,3</td> </tr> </table>	$i_i$	1	2	3	4	$\tau_i$ [K/W]	0,01	0,03	0,04	0,02	$\tau_i$ [s]	0,01	0,04	0,06	0,3	
$i_i$	1	2	3	4												
$\tau_i$ [K/W]	0,01	0,03	0,04	0,02												
$\tau_i$ [s]	0,01	0,04	0,06	0,3												
<table border="1" style="width: 100%; border-collapse: collapse; font-size: 0.8em;"> <tr> <td style="width: 50%;">prepared by: Martin Wölz</td> <td style="width: 50%;">date of publication: 2004-11-2</td> </tr> <tr> <td>approved by: Wilhelm Rusche</td> <td>revision: 2.3</td> </tr> </table>		prepared by: Martin Wölz	date of publication: 2004-11-2	approved by: Wilhelm Rusche	revision: 2.3											
prepared by: Martin Wölz	date of publication: 2004-11-2															
approved by: Wilhelm Rusche	revision: 2.3															

<p>Technische Information / technical information</p> <p>IGBT-Module IGBT-modules</p> <p style="text-align: center; font-size: 1.2em; font-weight: bold;">FS450R17KE3</p>	<p style="font-size: 0.8em; color: red;">power electronics in motion</p> <p style="font-size: 1.5em; font-weight: bold; color: red;">eupec</p>
<p><b>Schaltplan / circuit diagram</b></p>	<p><b>Vorläufige Daten preliminary data</b></p>
<p><b>Gehäuseabmessungen / package outlines</b></p> <p>Freimaßtoleranzen:          - Kunststoffteile nach DIN 16901-130-          - Metallteile nach ISO 2768 -m-</p> <p>* = alle Maße mit einer Toleranz von <math>\pm 0.5</math></p>	
<p>prepared by: Martin Wölz</p> <p>approved by: Wilhelm Rusche</p>	<p>date of publication: 2004-11-2</p> <p>revision: 2.3</p>

<p>Technische Information / technical information</p> <p>IGBT-Module IGBT-modules</p> <p style="text-align: center;"><b>FS450R17KE3</b></p>	<p style="text-align: right; font-size: small;">power electronics in motion</p> 				
<p style="text-align: right;"><b>Vorläufige Daten</b> preliminary data</p> <p><b>Nutzungsbedingungen</b></p> <p>Die in diesem Produktdatenblatt enthaltenen Daten sind ausschließlich für technisch geschultes Fachpersonal bestimmt. Die Beurteilung der Geeignetheit dieses Produktes für die von Ihnen anvisierte Anwendung sowie die Beurteilung der Vollständigkeit der bereitgestellten Produktdaten für diese Anwendung obliegt Ihnen bzw. Ihren technischen Abteilungen.</p> <p>In diesem Produktdatenblatt werden diejenigen Merkmale beschrieben, für die wir eine liefervertragliche Gewährleistung übernehmen. Eine solche Gewährleistung richtet sich ausschließlich nach Maßgabe der im jeweiligen Liefervertrag enthaltenen Bestimmungen. Garantien jeglicher Art werden für das Produkt und dessen Eigenschaften keinesfalls übernommen.</p> <p>Sollten Sie von uns Produktinformationen benötigen, die über den Inhalt dieses Produktdatenblatts hinausgehen und insbesondere eine spezifische Verwendung und den Einsatz dieses Produktes betreffen, setzen Sie sich bitte mit dem für Sie zuständigen Vertriebsbüro in Verbindung (siehe <a href="http://www.eupec.com">www.eupec.com</a>, Vertrieb&amp;Kontakt). Für Interessenten halten wir Application Notes bereit.</p> <p>Aufgrund der technischen Anforderungen könnte unser Produkt gesundheitsgefährdende Substanzen enthalten. Bei Rückfragen zu den in diesem Produkt jeweils enthaltenen Substanzen setzen Sie sich bitte ebenfalls mit dem für Sie zuständigen Vertriebsbüro in Verbindung.</p> <p>Sollten Sie beabsichtigen, das Produkt in gesundheits- oder lebensgefährdenden oder lebenserhaltenden Anwendungsbereichen einzusetzen, bitten wir um Mitteilung. Wir weisen darauf hin, dass wir für diese Fälle</p> <ul style="list-style-type: none"> <li>- die gemeinsame Durchführung eines Risiko- und Qualitätsassessments;</li> <li>- den Abschluss von speziellen Qualitätssicherungsvereinbarungen;</li> <li>- die gemeinsame Einführung von Maßnahmen zu einer laufenden Produktbeobachtung dringend empfehlen und gegebenenfalls die Belieferung von der Umsetzung solcher Maßnahmen abhängig machen.</li> </ul> <p>Soweit erforderlich, bitten wir Sie, entsprechende Hinweise an Ihre Kunden zu geben.</p> <p>Inhaltliche Änderungen dieses Produktdatenblatts bleiben vorbehalten.</p> <p><b>Terms &amp; Conditions of usage</b></p> <p>The data contained in this product data sheet is exclusively intended for technically trained staff. You and your technical departments will have to evaluate the suitability of the product for the intended application and the completeness of the product data with respect to such application.</p> <p>This product data sheet is describing the characteristics of this product for which a warranty is granted. Any such warranty is granted exclusively pursuant the terms and conditions of the supply agreement. There will be no guarantee of any kind for the product and its characteristics.</p> <p>Should you require product information in excess of the data given in this product data sheet or which concerns the specific application of our product, please contact the sales office, which is responsible for you (see <a href="http://www.eupec.com">www.eupec.com</a>, sales&amp;contact). For those that are specifically interested we may provide application notes.</p> <p>Due to technical requirements our product may contain dangerous substances. For information on the types in question please contact the sales office, which is responsible for you.</p> <p>Should you intend to use the Product in health or live endangering or life support applications, please notify. Please note, that for any such applications we urgently recommend</p> <ul style="list-style-type: none"> <li>- to perform joint Risk and Quality Assessments;</li> <li>- the conclusion of Quality Agreements;</li> <li>- to establish joint measures of an ongoing product survey, and that we may make delivery depended on the realization of any such measures.</li> </ul> <p>If and to the extent necessary, please forward equivalent notices to your customers.</p> <p>Changes of this product data sheet are reserved.</p> <table border="1" data-bbox="311 1854 976 1906"> <tr> <td>prepared by: Martin Wölz</td> <td>date of publication: 2004-11-2</td> </tr> <tr> <td>approved by: Wilhelm Rusche</td> <td>revision: 2.3</td> </tr> </table>		prepared by: Martin Wölz	date of publication: 2004-11-2	approved by: Wilhelm Rusche	revision: 2.3
prepared by: Martin Wölz	date of publication: 2004-11-2				
approved by: Wilhelm Rusche	revision: 2.3				



# Literatur- und Quellenverzeichnis

## Buchveröffentlichungen

- [Föllinger et al. 1994] Föllinger, O., Dörrscheidt, F., und Klittich, M., *Regelungstechnik*. Hüthig GmbH Heidelberg, 8. Auflage.
- [Khanna 2003] Khanna, V. K., *IGBT Theory and Design*. IEEE Press, Wiley-Interscience.
- [Lutz 2006] Lutz, J., *Halbleiter-Leistungsbaulemente : Physik, Eigenschaften, Zuverlässigkeit*. Springer Verlag Berlin Heidelberg. ISBN 3-540-34206-0.
- [Mohan et al. 2003] Mohan, N., Undeland, T. M., und Robbins, W. P., *Power Electronics – Converters, Applications and Design*. Jon Wiley & Sons, Inc., 3. Auflage.
- [Nicolai et al. 1998] Nicolai, U., Reimann, T., Petzoldt, J., und Lutz, J., *Applikationshandbuch IGBT- und MOSFET- Leistungsmodule*. Verlag ISLE, SEMIKRON International.
- [Porst 1979] Porst, A., *Bipolare Halbleiter*. Hüthig und Pflaum Verlag München/Heidelberg, 2. Auflage. ISBN 3-8101-0051-X.
- [Schröder 2006] Schröder, D., *Leistungselektronische Bauelemente*. Springer Verlag Berlin Heidelberg, 2. Auflage. ISBN 3-540-28728-0.
- [Tietze und Schenk 1999] Tietze, U. und Schenk, C., *Halbleiter-Schaltungstechnik*. Springer Verlag Berlin Heidelberg, 11. Auflage. ISBN 3-540-64192-0.

## Dissertationen und Abschlussarbeiten

- [Alvarez 2005] Alvarez, R., Development and Investigation of an advanced Gate Unit for HV-IGBTs. Master thesis, TU Berlin Institut für Energie- und Automatisierungstechnik Fachgebiet Leistungselektronik.
- [Berberich 2005] Berberich, S., *Entwicklung, Herstellung und Charakterisierung von integrierbaren Leistungsbaulementen und einer Trench-Gate Technologie*. Dissertationsschrift, Universität Erlangen-Nürnberg.
- [Bruckmann 2004] Bruckmann, M., *Reihenschaltung von Insulated-Gate-Bipolar-Transistoren (IGBT)*. Dissertationsschrift, Universität Erlangen-Nürnberg.

- [Brückner 2005] Brückner, T., *The Active NPC Converter for Medium-Voltage Drives*. Dissertationsschrift, TU Dresden.
- [Dörlemann 2002] Dörlemann, C., *Geregelte Ansteuerung von Insulated Gate Bipolar Transistoren (IGBT) - Anwendung im Frequenzumrichter*. Dissertationsschrift, Ruhr-Universität Bochum.
- [Gerster 1995] Gerster, C., *Reihenschaltung von Leistungshalbleitern mit steuerseitig geregelter Spannungsverteilung*. Dissertationsschrift, Eidgenössische Technische Hochschule Zürich.
- [Hofer-Noser 1997] Hofer-Noser, P., *Parallelschaltung von Leistungshalbleitern mit steuerseitig geregelter Stromverteilung*. Dissertationsschrift, Eidgenössische Technische Hochschule Zürich.
- [Rohner 2005] Rohner, S., *Aufbau und Inbetriebnahme eines IGBT-Modul-Teststands*. Studienarbeit, TU Berlin Institut für Energie- und Automatisierungstechnik Fachgebiet Leistungselektronik.
- [Thalheim 2003] Thalheim, J., *Control Strategies for Balancing of Series and Parallel Connected IGBT/Diode Modules*. Dissertationsschrift, Swiss Federal Institute of Technology Zürich.
- [Tschirley 2007] Tschirley, S., *Automatisierte messtechnische Charakterisierung von 10kV Integrierten Gate-kommutierten Thyristoren (IGCTs)*. Dissertationsschrift, TU Berlin.
- [Wernicke 2005] Wernicke, T., *Entwurf und Implementierung einer digitalen Spannungserfassung an HV-IGBTs*. Diplomarbeit, TU Berlin Institut für Energie- und Automatisierungstechnik Fachgebiet Leistungselektronik.
- [Wintrich 1996] Wintrich, A., *Verhaltensmodellierung von Leistungshalbleitern für den rechnergestützten Entwurf leistungselektronischer Schaltungen*. Dissertationsschrift, Technischen Universität Chemnitz.

## Veröffentlichungen

- [Abraham et al. 1993] Abraham, L., Bramm, G., und Reddig, M., Investigation on IGBT switching process with variable gate charge current. In *Fifth European Conference on Power Electronics and Applications, 1993*, Volume 2, Seiten 323 – 327, Brighton. IEEE.
- [Azar et al. 2002] Azar, R., Udrea, F., Silva, M. D., Amaratunga, G., Ng, W. T., Dawson, F., Findlay, W., und Waind, P., Advanced SPICE modeling of large power IGBT modules. In *Industry Applications Conference, 2002. 37th IAS Annual Meeting. Conference Record of the*, Volume 4, Seiten 2433–2436.
- [Azar et al. 2008] Azar, R., Udrea, R., Ng, W. T., Dawson, F., Findlay, W., und Waind, P., The current sharing optimization of paralleled IGBTs in a power module tile using a PSpice frequency dependent impedance model. *IEEE Transactions on Power Electronics*, 23(1):206–217.
- [Azzopardi et al. 2000] Azzopardi, S., Kawamura, A., und Iwamoto, H., Characterization of 1200 v trench IGBT using local lifetime control for clamped inductive load under extensive measurements without freewheeling diode reverse recovery influence. In *Power Electronics Congress, 2000. CIEP 2000. VII IEEE International*, Seiten 249–256, Acapulco.

- [Bakran und Eckel 2000] Bakran, M. M. und Eckel, H. G., Evolution of IGBT converters for mass transit applications. In *Industry Applications Conference, 2000. Conference Record of the 2000 IEEE*, Volume 3, Seiten 1930–1935, Rome.
- [Bakran et al. 2006] Bakran, M. M., Helsper, M., und Eckel, H.-G., Multiple turn on of IGBTs in Large Inverters. In *32nd Annual Conference on IEEE Industrial Electronics, IECON 2006*, Seiten 1609 – 1614, Paris, France. IEEE.
- [Baliga 1979] Baliga, B., Enhancement- and depletion-mode vertical-channel m.o.s. gated thyristors. *Electronics Letters*, 15:645–647.
- [Baliga et al. 1982] Baliga, B. J., Adler, M. S., Gray, P. V., Love, R. P., und Zommer, N., The insulated gate rectifier (IGR): A new power switching device. In *Electron Devices Meeting, 1982 International*, Volume 28, Seiten 264–267.
- [Barnes et al. 2005] Barnes, M. J., Blackmore, E., Wait, G. D., Lemire-Elmore, J., Rablah, B., Leyh, G., Nguyen, M. N., und Pappas, C., Analysis of high-power IGBT short circuit failures. *IEEE Transactions on Plasma Science*, 33:1252–1261.
- [Bernet 2000] Bernet, S., Recent developments of high power converters for industry and traction applications. *IEEE Transactions on Power Electronics*, 15(6):1102–1117.
- [Bernet 2006] Bernet, S., State of the art and developments of medium voltage converters – an overview. In *Przeglad Elektrotechniczny (Electrical Review)*, Volume 82, Seiten 1–10.
- [Biswas et al. 1991] Biswas, S., Basak, B., und Rajashekara, K., A modular gate drive circuit for insulated gate bipolar transistors. In *Conference Record of the 1991 IEEE Industry Applications Society Annual Meeting*, Volume 2, Seiten 1490 – 1496, Dearborn, MI. IEEE.
- [Bruckmann et al. 1998] Bruckmann, M., Sommer, R., Fasching, M., und Sigg, J., Series connection of high voltage IGBT modules. In *The 1998 IEEE Industry Applications Conference, Thirty-Third IAS Annual Meeting.*, Seiten 1067 – 1072, St. Louis, MO. IEEE.
- [Bryant et al. 2007a] Bryant, A., Wang, Y., Finney, S., Lim, T. C., und Palmer, P., Numerical Optimization of an Active Voltage Controller for High-Power IGBT Converters. *IEEE Transactions on Power Electronics*, 22:374 – 383.
- [Bryant et al. 2006] Bryant, A. T., Kang, X., Santi, E., Palmer, P. R., und Hudgins, J. L., Two-step parameter extraction procedure with formal optimization for physics-based circuit simulator IGBT and p-i-n diode models. *IEEE Transactions on Power Electronics*, 21(2):295–309.
- [Bryant et al. 2008] Bryant, A. T., Lu, L., Santi, E., Hudgins, J. L., und Palmer, P. R., Modeling of IGBT resistive and inductive turn-on behavior. *IEEE Transactions on Industry Applications*, 44(3):904–914.
- [Bryant et al. 2007b] Bryant, A. T., Palmer, P. R., Santi, E., und Hudgins, J. L., Simulation and optimization of diode and insulated gate bipolar transistor interaction in a chopper cell using MATLAB and simulink. *IEEE Transactions on Industry Applications*, 43(4):874–883.

- [Busatto et al. 2005] Busatto, G., Abbate, C., Iannuzzo, F., Cascone, L. F. B., und Giannini, G., EMI Characterisation of high power IGBT modules for Traction Application. In *IEEE 36th Power Electronics Specialists Conference, PESC '05.*, Seiten 2180 – 2186, Recife. IEEE.
- [Cacciato et al. 2005] Cacciato, M., Consoli, A., Frascadore, G., Testa, A., Giannini, G., und Nisci, R., Driving optimization of IGBT devices for traction applications. In *2005 European Conference on Power Electronics and Applications*, Seite 9 pp. IEEE.
- [Chen und Peng 2009] Chen, L. und Peng, F. Z., Closed-loop gate drive for high power IGBTs. In *Applied Power Electronics Conference and Exposition, 2009. APEC 2009. Twenty-Fourth Annual IEEE*, Seiten 1331–1337, Washington, DC, USA.
- [Chokhawala et al. 1993] Chokhawala, R., Catt, J., und Kiraly, L., A discussion on IGBT short circuit behavior and fault protection schemes. In *Applied Power Electronics Conference and Exposition, 1993. APEC '93. Conference Proceedings 1993., Eighth Annual*, Seiten 393–401, San Diego, CA.
- [Consoli et al. 1994] Consoli, A., Musumeci, S., Oriti, G., und Testa, A., Conducted emission improvement of modern gate controlled devices. In *Ninth International Conference on Electromagnetic Compatibility (Conf. Publ. No. 396)*, Seiten 191 – 195, Manchester. IEEE.
- [Cotorogea 1998a] Cotorogea, M., Implementation of mathematical models of power devices for circuit simulation in PSpice. In *Computers in Power Electronics, 1998. 6th Workshop on*, Seiten 17–22, Cernobbio.
- [Cotorogea 1998b] Cotorogea, M., Using analog behavioral modeling in PSpice for the implementation of subcircuit-models of power devices. In *Power Electronics Congress, 1998. CIEP 98. VI IEEE International*, Seiten 158–163, Morelia.
- [Cottet und Hamidi 2005] Cottet, D. und Hamidi, A., Numerical comparison of packaging technologies for power electronics modules. In *Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th*, Seiten 2187–2193, Recife.
- [de Vries 2002] de Vries, I., A resonant power MOSFET/IGBT gate driver. In *Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition, APEC 2002*, Volume 1, Seiten 179 – 185, Dallas, TX. IEEE.
- [Dulau et al. 2006] Dulau, L., Pontarollo, S., Boimond, A., Garnier, J.-F., Giraud, N., und Terrasse, O., A new gate driver integrated circuit for IGBT devices with advanced protections. *IEEE Transactions on Power Electronics*, 21:38 – 44.
- [Duong et al. 2006] Duong, T. H., Hefner, A. R., und Berning, D. W., Automated parameter extraction software for high-voltage, high-frequency sic power MOSFETs. In *Computers in Power Electronics, 2006. COMPEL '06. IEEE Workshops on*, Seiten 205–211, Troy, NY.
- [Eberle et al. 2006] Eberle, W., Sen, P., und Liu, Y.-F., A novel high performance resonant gate drive circuit with low circulating current. In *Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, APEC '06.*, Seite 7 pp. IEEE.
- [Eckel und Bakran 2006] Eckel, H.-G. und Bakran, M. M., Modern high-voltage IGBTs and their turn-off performance. In *32nd Annual Conference on IEEE Industrial Electronics, IECON 2006*, Seiten 2529 – 2534, Paris, France. IEEE.

- [Eicher et al. 2004] Eicher, S., Rahimo, M., Tsyplakov, E., Schneider, D., Kopta, A., Schlapbach, U., und Carroll, E., 4.5kv press pack IGBT designed for ruggedness and reliability. In *Industry Applications Conference, 2004. 39th IAS Annual Meeting. Conference Record of the 2004 IEEE*, Volume 3, Seiten 1534–1539.
- [Fatemizadeh und Silber 1993] Fatemizadeh, B. und Silber, D., A versatile electrical model for IGBT including thermal effects. In *Power Electronics Specialists Conference, 1993. PESC '93 Record., 24th Annual IEEE*, Seiten 85–92, Seattle, WA.
- [Fatemizadeh et al. 1996] Fatemizadeh, B., Tchouangue, G., und Silber, D., A user-optimized electro-thermal IGBT model for power electronic circuit simulation in the circuit simulator ELDO. In *Applied Power Electronics Conference and Exposition, 1996. APEC '96. Conference Proceedings 1996., Eleventh Annual*, Volume 1, Seiten 81–87, San Jose, CA.
- [Fazel et al. 2007] Fazel, S. S., Bernet, S., Krug, D., und Jalili, K., Design and comparison of 4-kv neutral-point-clamped, flying-capacitor, and series-connected h-bridge multilevel converters. *IEEE Transactions on Industry Applications*, 43(4):1032–1040.
- [Gediga et al. 1995] Gediga, S., Marquardt, R., und Sommer, R., High Power IGBT Converters with new Gate Drive and Protection Circuit. In *European Conference on Power Electronics and Applications, Proceedings*, Seiten 1066–1070, Sevilla, Spain. EPE Assoc.
- [Gerster 1994] Gerster, C., Fast high-power/high-voltage switch using series-connected IGBTs with active gate-controlled voltage-balancing. In *Ninth Annual Applied Power Electronics Conference and Exposition, APEC '94 Conference Proceedings*, Volume 1, Seiten 469 – 472, Orlando, FL. IEEE.
- [Gerster und Hofer 1996] Gerster, C. und Hofer, P., Gate-controlled dv/dt- and di/dt-limitation in high power IGBT converters. *EPE Journal*, 5:11–16.
- [Githiari et al. 1996] Githiari, A., Leedham, R., und Palmer, P., High performance gate drives for utilizing the IGBT in the active region. In *27th Annual IEEE Power Electronics Specialists Conference, PESC '96 Record*, Volume 2, Seiten 1754 – 1759, Baveno. IEEE.
- [Goebel 1994] Goebel, H., A unified method for modeling semiconductor power devices. *IEEE Transactions on Power Electronics*, 9(5):497–505.
- [Goebel et al. 1993] Goebel, H., Kraus, R., und Mattausch, H. J., A hybrid-method for modeling semiconductor power devices. In *Power Electronics Specialists Conference, 1993. PESC '93 Record., 24th Annual IEEE*, Seiten 45–52, Seattle, WA.
- [Grbovic 2007] Grbovic, P. J., Gate driver with feed forward control of turn-off performances of an IGBT in short circuit conditions. In *Power Electronics and Applications, 2007 European Conference on*, Seiten 1–10, Aalborg.
- [Grbovic 2008] Grbovic, P. J., An IGBT gate driver for feed-forward control of turn-on losses and reverse recovery current. *IEEE Transactions on Power Electronics*, 23(2):643–652.
- [Hefner 1990a] Hefner, A., An investigation of the drive circuit requirements for the power insulated gate bipolar transistor (IGBT). In *21st Annual IEEE Power Electronics Specialists Conference, PESC '90 Record*, Seiten 126 – 137, San Antonio, TX. IEEE.

- [Hefner 1991] Hefner, A., An investigation of the drive circuit requirements for the power insulated gate bipolar transistor (IGBT). *IEEE Transactions on Power Electronics*, 6:208 – 219.
- [Hefner 1995] Hefner, A. R., Modeling buffer layer IGBTs for circuit simulation. *IEEE Transactions on Power Electronics*, 10(2):111–123.
- [Hefner 1988] Hefner, A. R. J., Analytical modeling of device-circuit interactions for the power insulated gate bipolar transistor (IGBT). In *Industry Applications Society Annual Meeting, 1988., Conference Record of the 1988 IEEE*, Seiten 606–614, Pittsburgh, PA.
- [Hefner 1990b] Hefner, A. R. J., Analytical modeling of device-circuit interactions for the power insulated gate bipolar transistor (IGBT). *IEEE Transactions on Industry Applications*, 26(6):995–1005.
- [Hefner 1990c] Hefner, A. R. J., Device models, circuit simulation, and computer-controlled measurements for the IGBT. In *Computers in Power Electronics, 1990 IEEE Workshop on*, Seiten 233–243.
- [Hefner 1990d] Hefner, A. R. J., An improved understanding for the transient operation of the power insulated gate bipolar transistor (IGBT). *IEEE Transactions on Power Electronics*, 5(4):459–468.
- [Hefner 1992] Hefner, A. R. J., A dynamic electro-thermal model for the IGBT. In *Industry Applications Society Annual Meeting, 1992., Conference Record of the 1992 IEEE*, Seiten 1094–1104, Houston, TX.
- [Hefner und Diebolt 1994] Hefner, A. R. J. und Diebolt, D. M., An experimentally verified IGBT model implemented in the saber circuit simulator. *IEEE Transactions on Power Electronics*, 9(5):532–542.
- [Helsper und Fuchs 2003] Helsper, M. und Fuchs, F. W., Adaptation of IGBT Switching Behaviour by Means of Active Gate Drive Control for Low and Medium Power. In *10th European Conference on Power Electronics and Applications, EPE 2003*, Toulouse, France. EPE.
- [Hiller et al. 2008] Hiller, M., Sommer, R., und Beuermann, M., Converter topologies and power semiconductors for industrial medium voltage converters. In *Industry Applications Society Annual Meeting, 2008. IAS '08. IEEE*, Seiten 1–8, Edmonton, Alta.
- [Hong et al. 1999] Hong, S., Chitta, V., und Torrey, D., Series connection of IGBT's with active voltage balancing. *IEEE Transactions on Industry Applications*, 35:917 – 923.
- [Hsu und Ngo 1995] Hsu, J. T. und Ngo, K. D. T., A behavioral model of the IGBT for circuit simulation. In *Power Electronics Specialists Conference, 1995. PESC '95 Record., 26th Annual IEEE*, Volume 2, Seiten 865–871, Atlanta, GA.
- [Hwang et al. 2003] Hwang, D.-H., Kim, Y.-J., Bae, S.-W., Kim, D.-H., Ro, C.-G., und Lee, I.-W., Analysis of voltage stress in stator winding of IGBT PWM inverter-fed induction motor systems. In *Sixth International Conference on Electrical Machines and Systems, ICEMS 2003*, Seiten 440 – 444. IEEE.

- [Ibrahim et al. 2007] Ibrahim, T., Allard, B., Morel, H., und MRad, S., VHDL-AMS model of IGBT for electro-thermal simulation. In *Power Electronics and Applications, 2007 European Conference on*, Seiten 1–10, Aalborg.
- [Idir et al. 2006] Idir, N., Bausiere, R., und Franchaud, J., Active gate voltage control of turn-on di/dt and turn-off dv/dt in insulated gate transistors. *IEEE Transactions on Power Electronics*, 21:849 – 855.
- [Igarashi et al. 1997] Igarashi, S., Takizawa, S., Tabata, M., Takei, M., und Kuroki, K., An active control gate drive circuit for IGBTs to realize low-noise and snubberless system. In *1997 IEEE International Symposium on Power Semiconductor Devices and IC's, ISPSD '97*, Seiten 69 – 72, Weimar. IEEE.
- [Jankovic et al. 2006] Jankovic, N., Zhou, Z., Batcup, S., und Igetic, P., An advance physics-based sub-circuit model of IGBT. In *Industrial Electronics, 2006 IEEE International Symposium on*, Volume 1, Seiten 447–452, Montreal, Que.
- [Jin und Weiming 2005] Jin, M. und Weiming, M., Power converter EMI analysis including IGBT nonlinear switching transient model. In *Proceedings of the IEEE International Symposium on Industrial Electronics, ISIE 2005*, Volume 2, Seiten 499 – 504. IEEE.
- [John et al. 1998] John, V., Suh, B.-S., und Lipo, T., High performance active gate drive for high power IGBTs. In *The 1998 IEEE Industry Applications Conference, Thirty-Third IAS Annual Meeting*, Volume 2, Seiten 1519 – 1529, St. Louis, MO. IEEE.
- [John et al. 1999] John, V., Suh, B.-S., und Lipo, T., High-performance active gate drive for high-power IGBT's. *IEEE Transactions on Industry Applications*, 35:1108 – 1117.
- [Kagerbauer und Jahns 2007] Kagerbauer, J. D. und Jahns, T. M., Development of an Active dv/dt Control Algorithm for Reducing Inverter Conducted EMI with Minimal Impact on Switching Losses. In *IEEE Power Electronics Specialists Conference, PESC 2007*, Seiten 894 – 900, Orlando, FL, USA. IEEE.
- [Kang et al. 2003a] Kang, X., Caiafa, A., Santi, E., Hudgins, J. L., und Palmer, P. R., Characterization and modeling of high-voltage field-stop IGBTs. *IEEE Transactions on Industry Applications*, 39(4):922–928.
- [Kang et al. 2003b] Kang, X., Santi, E., Hudgins, J. L., Palmer, P. R., und Donlon, J. F., Parameter extraction for a physics-based circuit simulator IGBT model. In *Applied Power Electronics Conference and Exposition, 2003. APEC '03. Eighteenth Annual IEEE*, Volume 2, Seiten 946–952.
- [Kao et al. 2005a] Kao, C.-H., Tseng, C.-C., Lee, F.-M., und Shen, Z. J., A new equivalent circuit model of IGBT for simulation of current sensors. *IEEE Transactions on Power Electronics*, 20(4):725–731.
- [Kao et al. 2005b] Kao, C. H., Tseng, C. C., und Liang, Y. C., Equivalent circuit model for an insulated gate bipolar transistor. In *Electric Power Applications, IEE Proceedings -*, Volume 152, Seiten 1410–1416.

- [Kim et al. 2007] Kim, J.-H., Park, D.-H., Kim, J.-B., und Kwon, B.-H., An active gate drive circuit for high power inverter system to reduce turn-off spike voltage of IGBT. In *Power Electronics, 2007. ICPE '07. 7th International Conference on*, Seiten 127–131, Daegu.
- [Kimata et al. 1998] Kimata, M., Chikai, S., Tanaka, T., und Ishii, K., High performance gate drive circuit of high voltage IPMs (HVIPMs). In *29th Annual Power Electronics Specialists Conference, PESC 98*, Volume 2, Seiten 1196 – 1200, Fukuoka. IEEE.
- [Kraus und Hoffmann 1993] Kraus, R. und Hoffmann, K., An analytical model of IGBTs with low emitter efficiency. In *Power Semiconductor Devices and ICs, 1993. ISPSD '93., Proceedings of the 5th International Symposium on*, Seiten 30–34, Monterey, CA.
- [Kraus et al. 1998] Kraus, R., Turkes, P., und Sigg, J., Physics-based models of power semiconductor devices for the circuit simulator SPICE. In *Power Electronics Specialists Conference, 1998. PESC 98 Record. 29th Annual IEEE*, Volume 2, Seiten 1726–1731, Fukuoka.
- [Kuhn et al. 2008a] Kuhn, H., Koneke, T., und Mertens, A., Considerations for a digital gate unit in high power applications. In *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, Seiten 2784–2790, Rhodes.
- [Kuhn et al. 2008b] Kuhn, H., Koneke, T., und Mertens, A., Potential of digital gate units in high power applications. In *Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13th*, Seiten 1458–1464, Poznan.
- [Kuratli et al. 1996] Kuratli, C., Huang, Q., und Biber, A., Implementation of high peak-current IGBT gate drive circuits in VLSI compatible BiCMOS technology. In *IEEE Journal of Solid-State Circuits*, Volume 31, Seiten 924 – 932, Lille. IEEE.
- [Kviz et al. 2009] Kviz, P., Hemmer, R., und Wendt, M., Digital Drivers with Exceptional Protection. *Bodo's Power Systems (www.bodospower.com)*, Seiten 28–29.
- [Laska et al. 2000] Laska, T., Munzer, M., Pfirsch, F., Schaeffer, C., und Schmidt, T., The field stop IGBT (FS IGBT). a new power device concept with a great improvement potential. In *Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on*, Seiten 355–358, Toulouse.
- [Lauritzen et al. 2001] Lauritzen, P. O., Andersen, G. K., und Helsper, M., A basic IGBT model with easy parameter extraction. In *Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual*, Volume 4, Seiten 2160–2165, Vancouver, BC.
- [Lee et al. 1997] Lee, H.-G., Lee, Y.-H., Suh, B.-S., und Hyun, D.-S., An improved gate control scheme for snubberless operation of high power IGBTs. In *Conference Record of the 1997 IEEE Industry Applications Conference, Thirty-Second IAS Annual Meeting, IAS '97*, Seiten 975 – 982. IEEE.
- [Leturcq 1997] Leturcq, P., A study of distributed switching processes in IGBTs and other power bipolar devices. In *Power Electronics Specialists Conference, 1997. PESC '97 Record., 28th Annual IEEE*, Volume 1, Seiten 139–147, St. Louis, MO.

- [Lindberg et al. 1997] Lindberg, A., Belwon, W., und Oom, P., MACS ICON - IGBT Based Propulsion Systems. In *European Conference on Power Electronics and Applications, Proceedings*, Seiten 3492–3497, Trondheim, Norway. EPE Assoc.
- [Liu et al. 2004] Liu, Z., Zhou, D., Sun, K., Huang, L., Matsuse, K., und Sasagawa, K., A novel driving and protection circuit for reverse blocking IGBT used in matrix converter. In *Conference Record of the 2004 IEEE Industry Applications Conference, 39th IAS Annual Meeting*, Volume 3, Seiten 1910 – 1916. IEEE.
- [Lorenz 2002] Lorenz, L., Dynamic behaviour of new IGBT and EMCON-diodes for low and high voltage applications. In *Power Conversion Conference, 2002. PCC Osaka 2002. Proceedings of the*, Volume 1, Seiten 240–247, Osaka.
- [Lu et al. 2005] Lu, L., Pytel, S. G., Santi, E., Bryant, A. T., Hudgins, J. L., und Palmer, P. R., Modeling of IGBT resistive and inductive turn-on behavior. In *Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005*, Volume 4, Seiten 2643–2650.
- [Mansmann et al. 1988] Mansmann, J., Wildi, E., Fujino, K., und Hasegawa, Y., ASIC like HVIC for interfacing to half-bridge based power circuits. In *19th Annual IEEE Power Electronics Specialists Conference, 1988. PESC '88 Record*, Volume 2, Seiten 1319 – 1324, Kyoto, Japan. IEEE.
- [Matsudai und Nakagawa 2002] Matsudai, T. und Nakagawa, A., Ultra high switching speed 600 v thin wafer PT-IGBT based on new turn-off mechanism. In *Power Semiconductor Devices and ICs, 2002. Proceedings of the 14th International Symposium on*, Seiten 285–288.
- [McNeill et al. 1996] McNeill, N., Finney, S., und Williams, B., Assessment of off-state negative gate voltage requirements for IGBTs. In *27th Annual IEEE Power Electronics Specialists Conference, 1996. PESC '96 Record*, Volume 1, Seiten 627 – 630, Baveno. IEEE.
- [Metzner et al. 1994] Metzner, D., Vogler, T., und Schroder, D., A modular concept for the circuit simulation of bipolar power semiconductors. *IEEE Transactions on Power Electronics*, 9(5):506–513.
- [Mihalic et al. 1995] Mihalic, F., Jezernik, K., Krischan, K., und Rentmeister, M., IGBT SPICE model. *IEEE Transactions on Industrial Electronics*, 42(1):98–105.
- [Mihalic et al. 1992] Mihalic, F., Milanovic, M., Zadavec, D., Jezernik, K., Reisinger, E., Krischan, K., Filiptsch, R., und Rentmeister, M., IGBT SPICE macro model. In *Industrial Electronics, Control, Instrumentation, and Automation, 1992. 'Power Electronics and Motion Control'. Proceedings of the 1992 International Conference on*, Seiten 240–245, San Diego, CA.
- [Miller und Sack 1989] Miller, G. und Sack, J., A new concept for a non punch through IGBT with MOSFET like switching characteristics. In *Power Electronics Specialists Conference, 1989. PESC '89 Record., 20th Annual IEEE*, Seiten 21–25, Milwaukee, WI.
- [Mitter et al. 1991] Mitter, C. S., Hefner, A. R., Chen, D. Y., und Lee, F. C., Insulated gate bipolar transistor (IGBT) modeling using IG-SPICE. In *Industry Applications Society Annual Meeting, 1991., Conference Record of the 1991 IEEE*, Seiten 1515–1521, Dearborn, MI.

- [Mitter et al. 1994] Mitter, C. S., Hefner, A. R., Chen, D. Y., und Lee, F. C., Insulated gate bipolar transistor (IGBT) modeling using IG-SPICE. *IEEE Transactions on Industry Applications*, 30(1):24–33.
- [Mochizuki et al. 2002] Mochizuki, K., Suekawa, E., Iura, S., und Satoh, K., Development of 6.5 kv class IGBT with wide safety operation area. In *Power Conversion Conference, 2002. PCC Osaka 2002. Proceedings of the*, Volume 1, Seiten 248–252, Osaka.
- [Mori et al. 1997] Mori, M., Kobayashi, H., Saiki, T., Nagasu, M., Sakano, J., und Saitou, R., 3.3 kv punchthrough IGBT with low loss and fast switching. In *Power Semiconductor Devices and IC's, 1997. ISPSD '97., 1997 IEEE International Symposium on*, Seiten 229–232, Weimar.
- [Musumeci et al. 1996] Musumeci, S., Raciti, A., Sardo, M., Frisina, F., und Letor, R., PT-IGBT PSpice model with new parameter extraction for life-time and epy dependent behaviour simulation. In *Power Electronics Specialists Conference, 1996. PESC '96 Record., 27th Annual IEEE*, Volume 2, Seiten 1682–1688, Baveno.
- [Musumeci et al. 1994] Musumeci, S., Raciti, A., Testa, A., Galluzzo, A., und Melito, M., A new adaptive driving technique for high current gate controlled devices. In *Conference Proceedings 1994 Ninth Annual Applied Power Electronics Conference and Exposition, APEC '94*, Volume 1, Seiten 480 – 486, Orlando, FL. IEEE.
- [Paakkinen und Cottet 2008] Paakkinen, M. und Cottet, D., Simulation of the non-idealities in current sharing in parallel IGBT subsystem. In *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, Seiten 211–215, Austin, TX.
- [Palmer et al. 1997] Palmer, P., Githiari, A., und Leedham, R., Some scaling issues in the active voltage control of IGBT modules for high power applications. In *28th Annual IEEE Power Electronics Specialists Conference, PESC '97 Record*, Volume 2, Seiten 854 – 860, St. Louis, MO. IEEE.
- [Palmer und Joyce 1998] Palmer, P. und Joyce, J., Current redistribution in multi-chip IGBT modules under various gate drive conditions. In *Seventh International Conference on Power Electronics and Variable Speed Drives, (IEE Conf. Publ. No. 456)*, Seiten 246 – 251, London. IEEE.
- [Palmer et al. 2004] Palmer, P., Wang, Y., Abu-Khaizaranand, M., und Finney, S., Design of the active voltage controller for series IGBTs. In *2004 IEEE 35th Annual Power Electronics Specialists Conference, 2004. PESC 04*, Volume 4, Seiten 3248 – 3254. IEEE.
- [Palmer et al. 2002] Palmer, P. R., Bryant, A. T., Hudgins, J., und Santi, E., Simulation and optimisation of diode and IGBT interaction in a chopper cell using MATLAB and simulink. In *Industry Applications Conference, 2002. 37th IAS Annual Meeting. Conference Record of the*, Volume 4, Seiten 2437–2444.
- [Palmer et al. 2001] Palmer, P. R., Joyce, J. C., Eng, P. Y., Hudgins, J., Santi, E., und Dougal, R., Circuit simulator models for the diode and IGBT with full temperature dependent features. In *Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual*, Volume 4, Seiten 2171–2177, Vancouver, BC.

- [Palmer und Rajamani 2004] Palmer, P. R. und Rajamani, H. S., Active Voltage Control of IGBTs for High Power Applications. *IEEE Transactions on Power Electronics*, Volume 19, Issue: 4:894 – 901.
- [Park und Jahns 2001] Park, S. und Jahns, T., Flexible dv/dt and di/dt control method for insulated gate power switches. In *Conference Record of the 2001 IEEE Industry Applications Conference, Thirty-Sixth IAS Annual Meeting*, Volume 2, Seiten 1038 – 1045. IEEE.
- [Park und Jahns 2003] Park, S. und Jahns, T., Flexible dv/dt and di/dt control method for insulated gate power switches. *IEEE Transactions on Industry Applications*, 39:657 – 664.
- [Perez et al. 2003] Perez, A., Jorda, X., Godignon, P., Vellvehi, M., Galvez, J., und Millan, J., An IGBT gate driver integrated circuit with full-bridge output stage and short circuit protections. In *International Semiconductor Conference, 2003*, Volume 2, Seite 248. IEEE.
- [Raciti et al. 1998] Raciti, A., Torrisi, S., Frisina, F., und Letor, R., Charge control modeling during transient behavior of PT-IGBT using PSpice macromodel. In *Power Electronics Specialists Conference, 1998. PESC 98 Record. 29th Annual IEEE*, Volume 2, Seiten 1704–1710, Fukuoka.
- [Rahimo 1998] Rahimo, M., A comprehensive study of failure mode in IGBT applications due to freewheeling diode snappy recovery. In *The 1998 IEEE Industry Applications Conference, Thirty-Third IAS Annual Meeting.*, Volume 2, Seiten 840 – 847, St. Louis, MO. IEEE.
- [Rasmussen 2005] Rasmussen, T., Active gate driver for dv/dt control and active voltage clamping in an IGBT stack. In *2005 European Conference on Power Electronics and Applications*, Seite 8 pp. IEEE.
- [Reimann et al. 1997] Reimann, T., Krümmer, R., und Petzoldt, J., Active Voltage Clamping Techniques for Overvoltage Protection of MOS-controlled Power Transistors. In *European Conference on Power Electronics and Applications, Proceedings*, Seiten 1043–1048, Trondheim, Norway. EPE Assoc.
- [Rüedi und Köhli 1995] Rüedi, H. und Köhli, P., Dynamic Gate Controller (DGC) - A new IGBT Gate Unit for High Current / High Voltage IGBT Modules. In *PCIM'95, Official Proceedings of the International Power Conversion NÜRNBERG, GERMANY*, Nürnberg. PCIM.
- [Rüedi und Köhli 1999] Rüedi, H. und Köhli, P., SCALE Driver for High Voltage IGBTs. In *PCIM'99*. PCIM.
- [Ruething et al. 2003] Ruething, H., Umbach, F., Hellmund, O., Kanschat, P., und Schmidt, G., 600v-IGBT3: trench field stop technology in 70 & 956; m ultra thin wafer technology. In *Power Semiconductor Devices and ICs, 2003. Proceedings. ISPSD '03. 2003 IEEE 15th International Symposium on*, Seiten 63–66.
- [Sachdeva und Nowicki 2001] Sachdeva, R. und Nowicki, E., A novel gate driver circuit for snubberless, low-noise operation of high power IGBT. In *Canadian Conference on Electrical and Computer Engineering*, Volume 2, Seiten 1085 – 1089, Toronto, Ont. IEEE.
- [Sachdeva und Nowicki 2002] Sachdeva, R. und Nowicki, E., A novel gate driver circuit for snubberless, low-noise operation of high power IGBT. In *Canadian Conference on Electrical and Computer Engineering, IEEE CCECE 2002*, Volume 1, Seiten 212 – 217. IEEE.

- [Saiz et al. 2001] Saiz, J., Mermet, M., Frey, D., Jeannin, P., Schanen, J., und Muszicki, P., Optimisation and integration of an active clamping circuit for IGBT series association. In *Conference Record of the 2001 IEEE Industry Applications Conference, Thirty-Sixth IAS Annual Meeting*, Volume 2, Seiten 1046 – 1051, Chicago, IL. IEEE.
- [Sandali et al. 1990] Sandali, A., Jaafari, A., und Picard, J., Study of negative bias on the IGBT's gate. In *16th Annual Conference of IEEE Industrial Electronics Society, 1990. IECON '90*, Volume 2, Seiten 1084 – 1089, Pacific Grove, CA. IEEE.
- [Schmitt et al. 2008] Schmitt, G., Kennel, R., und Holtz, J., Voltage gradient limitation of IGBTs by optimised gate-current profiles. In *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, Seiten 3592–3596, Rhodes.
- [Schütze 2008] Schütze, T., Hochleistungs-IGBTs in Traktion- und Industrie: Anwendungen und Anforderungen, Technologie und Zuverlässigkeit. Vortrag im Rahmen der Lehrveranstaltung *Leistungselektronik 3, TU Berlin, Fachgebiet Leistungselektronik*.
- [Seng und Wahi 2006] Seng, D. und Wahi, A., High performance cost effective inverter design — 1200v SPT+ IGBT chip in combination with CAL4 diode and 17mm IGBT module platform. In *Power Electronics, 2006. IICPE 2006. India International Conference on*, Seiten 74–76, Chennai.
- [Shen und Chow 1993] Shen, Z. und Chow, T. P., Modeling and characterization of the insulated gate bipolar transistor (IGBT) for SPICE simulation. In *Power Semiconductor Devices and ICs, 1993. ISPSD '93., Proceedings of the 5th International Symposium on*, Seiten 165–170, Monterey, CA.
- [Sheng et al. 1999] Sheng, K., Finney, S. J., und Williams, B. W., A new analytical IGBT model with improved electrical characteristics. *IEEE Transactions on Power Electronics*, 14(1):98–107.
- [Sheng et al. 2000] Sheng, K., Williams, B. W., und Finney, S. J., A review of IGBT models. *IEEE Transactions on Power Electronics*, 15(6):1250–1266.
- [Sigg et al. 1997] Sigg, J., Turkes, P., und Kraus, R., Parameter extraction methodology and validation for an electro-thermal physics-based NPT IGBT model. In *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE*, Volume 2, Seiten 1166–1173, New Orleans, LA.
- [Sun et al. 2006] Sun, Y., Sun, L., Esmaeli, A., und Zhao, K., A Novel Three Stage Drive Circuit for IGBT. In *2006 1ST IEEE Conference on Industrial Electronics and Applications*, Seiten 1 – 6, Singapore. IEEE.
- [Takizawa et al. 1998] Takizawa, S., Igarashi, S., und Kuroki, K., A new di/dt control gate drive circuit for IGBTs to reduce EMI noise and switching losses. In *29th Annual IEEE Power Electronics Specialists Conference, PESC 98*, Volume 2, Seiten 1443 – 1449, Fukuoka. IEEE.
- [Takizawa et al. 2001] Takizawa, S., Igarashi, S., und Kuroki, K., A novel gate drive circuit for low-loss system using IGBT saturation voltage characteristics. In *Proceedings of the 13th International Symposium on Power Semiconductor Devices and ICs, ISPSD '01*, Seiten 377 – 380, Osaka. IEEE.
- [Teichmann und Bernet 2005] Teichmann, R. und Bernet, S., A comparison of three-level converters versus two-level converters for low-voltage drives, traction, and utility applications. *IEEE Transactions on Industry Applications*, 41(3):855–865.

- [Thalheim 2008] Thalheim, J., Chipset for flexible and scalable high-performance gate drivers for 1200 v-6500 v IGBTs. In *Power Semiconductor Devices and IC's, 2008. ISPSD '08. 20th International Symposium on*, Seiten 197–200, Orlando, FL.
- [Tihanyi 1980] Tihanyi, J., Functional integration of power MOS and bipolar devices. In *Electron Devices Meeting, 1980 International*, Volume 26, Seiten 75–78.
- [Tschirley et al. 2008] Tschirley, S., Bernet, S., und Streit, P., Design and characteristics of reverse conducting 10-kv-IGCTs. In *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, Seiten 92–97, Rhodes.
- [Tzou und Hsu 1993] Tzou, Y.-Y. und Hsu, L.-J., A practical SPICE macro model for the IGBT. In *Industrial Electronics, Control, and Instrumentation, 1993. Proceedings of the IECON '93., International Conference on*, Seiten 762–766, Maui, HI.
- [Wang et al. 2005] Wang, Y., Bryant, A., Palmer, P., Finney, S., Abu-Khaizaran, M., und Li, G., An analysis of high power IGBT switching under cascade active voltage control. In *Fourtieth IAS Annual Meeting, Conference Record of the 2005 Industry Applications Conference*, Volume 2, Seiten 806 – 812. IEEE.
- [Wang et al. 2003] Wang, Y., Khaizaran, M. A., und Palmer, P., Controlled switching of high voltage IGBTs in series. In *2003 IEEE Conference on Electron Devices and Solid-State Circuits*, Seiten 297 – 300. IEEE.
- [Wang et al. 2006] Wang, Y., Palmer, P., Lim, T., Finney, S., und Bryant, A., Real-time Optimization of IGBT/Diode Cell Switching under Active Voltage Control. In *Conference Record of the 2006 IEEE Industry Applications Conference, 41st IAS Annual Meeting*, Volume 5, Seiten 2262 – 2268, Tampa, FL. IEEE.
- [Wang et al. 2009] Wang, Y., Palmer, P. R., Bryant, A. T., Finney, S. J., Abu-Khaizaran, M. S., und Li, G., An analysis of high-power IGBT switching under cascade active voltage control. *IEEE Transactions on Industry Applications*, 45(2):861–870.
- [Weis und Bruckmann 1998] Weis, B. und Bruckmann, M., A new gate driver circuit for improved turn-off characteristics of high current IGBT modules. In *The 1998 IEEE Industry Applications Conference, 1998. Thirty-Third IAS Annual Meeting*, Volume 2, Seiten 1073 – 1077, St. Louis, MO. IEEE.
- [Wong 1997] Wong, C., EMTP modeling of IGBT dynamic performance for power dissipation estimation. *IEEE Transactions on Industry Applications*, 33(1):64–71.
- [Yuan 2006] Yuan, S. C., IGBT spice - an experimentally verified model with parameters extraction by device nondestructive measurements. *IEEE Circuits and Devices Magazine*, 21(6):21–27.
- [Zhang et al. 1996] Zhang, L., Watthanasarn, C., und Shepherd, W., IGBT modelling using HSPICE. In *Power Electronics Congress, 1996. Technical Proceedings. CIEP '96., V IEEE International*, Seiten 160–169, Cuernavaca.
- [Zhou et al. 2007] Zhou, D., Sun, K., Liu, Z., Huang, L., Matsuse, K., und Sasagawa, K., A Novel Driving and Protection Circuit for Reverse-Blocking IGBT Used in Matrix Converter. *IEEE Transactions on Industry Applications*, 43:3 – 13.

## Datenblätter und Applikationshinweise

[Catena 2006] Catena, *SIMetrix 5.2 User's Manual 1/1/06*. Catena.

[Infineon 2004] Infineon, *FS450R17KE3 - EconoPACK™ + Modul mit Trench/Feldstop IGBT3 und EmCon3 Diode*.

[Power Electronic Measurements Ltd. 2005] Power Electronic Measurements Ltd., *CWT Specification*.

[Vishay Si9910] Vishay, *Si9910 Adaptive Power MOSFET Driver Improves Performance in High-Voltage Half-Bridge Applications*.